

HỌC VIỆN CÔNG NGHỆ BƯU CHÍNH VIỄN THÔNG



LƯU VĂN DƯƠNG

**CÔNG NGHỆ CHUYỂN MẠCH QUANG CHO CÁC
TRUNG TÂM DỮ LIỆU**

LUẬN VĂN THẠC SĨ KỸ THUẬT
(Theo định hướng ứng dụng)

HÀ NỘI – 2022

HỌC VIỆN CÔNG NGHỆ BƯU CHÍNH VIỄN THÔNG



LƯU VĂN DƯƠNG

**CÔNG NGHỆ CHUYỂN MẠCH QUANG CHO CÁC
TRUNG TÂM DỮ LIỆU**

Chuyên ngành: Kỹ thuật viễn thông

Mã số: 8.52.02.08

LUẬN VĂN THẠC SĨ KỸ THUẬT

(Theo định hướng ứng dụng)

NGƯỜI HƯỚNG DẪN KHOA HỌC:

TS. CAO HỒNG SƠN

HÀ NỘI - 2022

LỜI CAM ĐOAN

Tôi cam đoan đây là công trình nghiên cứu của riêng tôi.

Các số liệu, kết quả nêu trong luận văn là trung thực và chưa từng được công bố trong bất kỳ công trình nào khác.

Hà Nội, ngày 15 tháng 05 năm 2022

Tác giả luận văn

Lưu Văn Dương

LỜI CẢM ƠN

Tôi xin cảm ơn gia đình, người thân đã luôn bên cạnh tôi và là nguồn động lực lớn lao để tôi làm việc và học tập.

Tôi xin được gửi lời cảm ơn chân thành tới TS. Cao Hồng Sơn - Khoa Viễn thông I thuộc Học viện công nghệ bưu chính viễn thông đã hướng dẫn và chỉ bảo tận tình.

Đồng thời cũng xin gửi lời cảm ơn tới bạn bè và đồng nghiệp đã động viên, hỗ trợ để tôi có thể hoàn thành luận văn này.

Hà Nội, ngày 15 tháng 05 năm 2022

Lưu Văn Dương

MỤC LỤC

LỜI CAM ĐOAN	i
LỜI CẢM ƠN	ii
MỤC LỤC	iii
DANH MỤC CÁC THUẬT NGỮ, CHỮ VIẾT TẮT	v
DANH MỤC HÌNH VẼ	vi
LỜI MỞ ĐẦU	1
CHƯƠNG I: TỔNG QUAN VỀ TRUNG TÂM DỮ LIỆU	3
1.1. Giới thiệu chung.....	3
1.2. Cấu trúc của trung tâm dữ liệu	5
1.3. Viễn cảnh của trung tâm dữ liệu trong tương lai	7
1.4. Chi phí của trung tâm dữ liệu.....	8
1.5. Các đặc điểm của một trung tâm dữ liệu.....	10
1.5.1. Các thành phần cốt lõi.....	10
1.5.2. Phân loại trung tâm dữ liệu	11
1.5.3. Năng lượng tiêu thụ trong trung tâm dữ liệu	13
1.5.4. Tính năng lưu lượng của trung tâm dữ liệu	13
1.5.5. Độ trễ của trung tâm dữ liệu	15
1.6: Kết luận chương 1	15
CHƯƠNG II: CHUYỂN MẠCH QUANG CHO TRUNG TÂM DỮ LIỆU	16
2.1. Tổng quan về quang học trong trung tâm dữ liệu	16
2.1.1. Giới thiệu chung về quang học trong trung tâm dữ liệu	16
2.1.2. Những yêu cầu và thách thức.....	17
2.1.3. Thiếu bộ nhớ quang học.....	18
2.1.4. Tích hợp quang tử	19

2.2. Tổng quan về kiến trúc chuyển mạch quang.....	20
2.2.1. Các kiến trúc chuyển mạch quang	21
2.2.2. Kiến trúc Benes	21
2.2.3. Kiến trúc Spanke	26
2.3. Khảo sát hiệu năng	30
2.3.1. Mô hình dây chuyền.....	30
2.3.2. Thông lượng	32
2.3.3. Trễ	33
2.3.4 Mất gói trong hệ thống không có đệm	47
2.4 Kết luận chương 2	48
CHƯƠNG 3: NÚT CHUYỂN MẠCH QUANG ĐỀ XUẤT CHO MẠNG	
TRUNG TÂM DỮ LIỆU	49
3.1 Mô hình kiến trúc nút chuyển mạch quang đề xuất cho DC.....	49
3.2 Hoạt động của nút chuyển mạch gói quang	51
3.3 Đánh giá hiệu năng.....	53
3.4 Kết luận chương	56
KẾT LUẬN	57
DANH MỤC TÀI LIỆU THAM KHẢO.....	58
PHỤ LỤC	60
Phụ lục A: Giới thiệu phần mềm mô phỏng OptiSystem	60
Phụ lục B: Code phần mô phỏng trong chương 2 và chương 3.....	62
B-1. Chương 2: Chuyển mạch quang cho trung tâm dữ liệu	62
B-2. Chương 3: Nút chuyển mạch quang đề xuất cho mạng trung tâm dữ liệu ...	66

DANH MỤC CÁC THUẬT NGỮ, CHỮ VIẾT TẮT

AWG	Array waveguide grating	Cách tử ống dẫn sóng mảng
CNTT-TT		Công nghệ thông tin – truyền thông
DC	DataCener	Trung tâm dữ liệu
FDL	Fiber delay line	Đường dây trễ sợi quang
FTTH	Fiber to the home	Cáp quang đến tận nhà
MMFs	Multi Mode Fibers	Sợi đa mode
NGN	Next Generation Networks	Mạng thế hệ tiếp theo
OPS	Optical Packet Switching	Chuyển mạch gói quang
OTN	Optical Transport Network	Truyền tải quang
PICs	Photonic Integrated Circuits	Mạch tích hợp quang tử
PLC	Photonic Lightwave Circuit	Mạch ánh sáng quang tử
RTT	Round Trip Time	Thời gian khứ hồi
TOR	Top of rack	Đầu giá
UPS	Uninterruptible Power Supply	Cung cấp nguồn điện liên tục
WDM	Wavelength Division Multiplexing	Ghép kênh quang theo bước sóng

DANH MỤC HÌNH VẼ

Hình 1. 1: Sơ đồ cấu trúc “hình cây” của trung tâm dữ liệu	6
Hình 1. 2: Sơ đồ mô phỏng mạng nội bộ trung tâm dữ liệu sử dụng OPS ở lớp cụm 8	
Hình 2. 1: Sơ đồ hệ thống DCN sử dụng OPS	20
Hình 2. 2: Mô hình tổng quát chuyển mạch tái định hình với N đầu vào theo base-d.....	22
Hình 2. 3: Mô hình base-2 với a) N chẵn, b) N lẻ.....	23
Hình 2. 4: Mô hình chuyển mạch quang (16x16) theo base-2,	24
Hình 2. 5: Các trạng thái điều khiển của ở các chuyển mạch (2x2) trong cấu trúc-Benes	25
Hình 2. 6: Kiến trúc chuyển mạch Spanke sử dụng các bộ tách (1xN) và các bộ ghép (Nx1) có khả năng tự điều khiển	26
Hình 2. 7: Kiến trúc Spanke kết hợp công nghệ WDM	27
Hình 2. 8: Sơ đồ mô hình dây chuyền sử dụng để nghiên cứu độ trễ và thông lượng của hệ thống chuyển mạch quang	30
Hình 2. 9: Thể hiện sự biến đổi của $load_R$ theo load với sự ảnh hưởng của những lần truyền trước (I) trên hệ thống với 4 cổng vào/ra.	32
Hình 2. 10: Thông lượng trung bình hệ thống thay đổi theo số cổng đầu vào trong 2 kiến trúc chuyển mạch quang Spanke và Benes	33
Hình 2. 11: Thông số kỹ thuật áp dụng trong các kịch bản mô phỏng.	34
Hình 2. 12: Chi tiết kỹ thuật khối đầu vào	35
Hình 2. 13: Chi tiết kỹ thuật khối đầu ra.....	35
Hình 2. 14: Chi tiết kỹ thuật khối chuyển mạch.	36
Hình 2. 15: Kiến trúc Benes 4 đầu vào/đầu ra.	36
Hình 2. 16: Kiến trúc Benes 8 đầu vào/đầu ra	37
Hình 2. 17: Kiến trúc Benes 16 đầu vào/đầu ra.	37
Hình 2. 18: Chuyển mạch trong kiến trúc Benes 16 đầu vào/đầu ra.	38
Hình 2. 19: Trễ của hệ thống dùng Benes 4 đầu vào/đầu ra.	38
Hình 2. 20: Trễ của hệ thống dùng Benes 8 đầu vào/đầu ra.	39
Hình 2. 21: Trễ của hệ thống dùng Benes 16 đầu vào/đầu ra	39
Hình 2. 22: Trễ của kiến trúc Benes theo lý thuyết và theo mô phỏng.....	39
Hình 2. 23: Thông số kỹ thuật áp dụng trong các kịch bản mô phỏng	40

Hình 2. 24: Thông số kỹ thuật khối đầu vào.....	41
Hình 2. 25: Thông số kỹ thuật khối đầu ra.....	41
Hình 2. 26: Kiến trúc Spanke 4 đầu vào/đầu ra.	42
Hình 2. 27: Kiến trúc Spanke 8 đầu vào/đầu ra.	42
Hình 2. 28: Kiến trúc Spanke 16 đầu vào/đầu ra.	43
Hình 2. 29: Kiến trúc Spanke 128 đầu vào/đầu ra.	43
Hình 2. 30: Trễ của hệ thống dùng Spanke 4 đầu vào/đầu ra.	44
Hình 2. 31: Trễ của hệ thống dùng Spanke 8 đầu vào/đầu ra.	44
Hình 2. 32: Trễ của hệ thống dùng Spanke 16 đầu vào/đầu ra.	44
Hình 2. 33: Trễ của hệ thống dùng Spanke 128 đầu vào/đầu ra.	45
Hình 2. 34: Trễ của kiến trúc Spanke theo lý thuyết và theo mô phỏng.....	45
Hình 2. 35: Trễ của hệ thống sử dụng Spanke và hệ thống sử dụng Benes.....	46
Hình 2. 36: Tỷ lệ mất gói thay đổi theo tải và số cổng trong mô hình kiến trúc chuyển mạch Spanke kết hợp WDM	47
Hình 3. 1: Kiến trúc nút chuyển mạch quang dựa trên AWG.....	49
Hình 3. 2: Kiến trúc nút chuyển mạch quang dựa trên AWG.....	51
Hình 3. 3: Mô hình cấu trúc của khối OHP	52
Hình 3. 4: Cấu trúc khối giải quyết tranh chấp	52
Hình 3. 5: Thông lượng trung bình thay đổi theo số cổng đầu vào trong các kiến trúc nút chuyển mạch Spanke và nút chuyển mạch đề xuất (AWG-OS).	53
Hình 3. 6: Trễ của hệ thống sử dụng nút chuyển mạch Spanke và nút chuyển mạch đề xuất (AWG-OS).	54
Hình 3. 7: (a) Trễ của hệ thống sử dụng nút chuyển mạch Spanke và (b) Trễ của hệ thống sử dụng nút chuyển mạch đề xuất (AWG-OS).	55

LỜI MỞ ĐẦU

Chúng ta đang sống trong thời đại 4.0, các lĩnh vực trong cuộc sống đang dần chuyển mình để theo kịp với thời đại số hiện nay như: Công nghệ thông tin, Y học, Xây dựng, vv.... và trong lĩnh vực Điện tử- Viễn thông điều này cũng không thể thiếu được.

Xu thế phát triển mạng hiện nay trên thế giới và ở Việt Nam là xây dựng mạng truyền tải quang (OTN) cho mạng thế hệ kế tiếp (NGN) dựa trên công nghệ ghép kênh phân chia theo bước sóng (WDM). Những nỗ lực phi thường về công nghệ truyền dẫn quang trong đó tập trung vào việc nghiên cứu các vấn đề công nghệ mạng WDM trên thế giới hiện nay đang dần đáp ứng được nhu cầu phát triển tất yếu của mạng. Có nhiều vấn đề cần phải giải quyết trong mạng OTN nhằm ngày càng hoàn thiện đặc tính mạng. Trong các vấn đề đó, chuyển mạch quang trong mạng OTN được coi là những hướng đi hấp dẫn nhất và rất có ý nghĩa.

Một mặt, kỹ thuật này cho phép xây dựng được mạng truyền dẫn quang linh hoạt và bảo đảm thông suốt các lưu lượng thông tin lớn. Mặt khác nó cho phép nâng cao tính thông minh cho lớp quang trong khi vẫn đơn giản hoá được rất nhiều cấu trúc mạng. Điều đó có tác động lớn tới việc xây dựng, khai thác và bảo dưỡng mạng rất có hiệu quả về sau.

Việt Nam đã và đang trở thành điểm đến đầu tư hấp dẫn của các doanh nghiệp nước ngoài, trong đó có các hãng công nghệ lớn trên thế giới. Cùng với đó là nhu cầu đẩy mạnh ứng dụng công nghệ thông tin sâu rộng vào tất cả các lĩnh vực, nên nhu cầu sử dụng các dịch vụ về trung tâm dữ liệu (DC) sẽ rất lớn. Và ngày 11/4/2017, tại Hà Nội Trung tâm dữ liệu của VNPT chính thức được nhận chứng chỉ Uptime Tier III do Uptime Institute - đơn vị chuyên đánh giá các DC uy tín nhất trên thế giới của Mỹ chứng nhận.

Việc sử dụng công nghệ quang cho quá trình chuyển mạch trong môi trường DC để giải quyết những vấn đề tồn tại của chuyển mạch điện tử là khá hấp dẫn. Giúp

cho việc điều khiển linh hoạt, nhanh chóng và dễ dàng hơn, khả năng mở rộng của kiến trúc chuyển mạch gói quang (OPS) quy mô lớn sẽ cho phép làm phẳng topo trung tâm dữ liệu bên trong. Nó sẽ cải thiện hiệu suất DC về độ trễ đầu cuối- đầu cuối và tiêu thụ điện năng, cho phép băng thông lớn hơn, chia sẻ tài nguyên hiệu quả hơn giữa các máy chủ và tránh những chuyển đổi quang-điện-quang tốn kém và phức tạp.

Do đó đề tài: “*Công nghệ chuyển mạch quang cho các trung tâm dữ liệu (DC)*” sẽ giúp tìm ra được giải pháp phù hợp nhằm nâng cao hiệu quả các công nghệ chuyển mạch cho các trung tâm dữ liệu hiện nay.

Luận văn gồm 3 chương và trình bày các vấn đề sau:

Chương 1: Tổng quan về trung tâm dữ liệu (DC)

Chương 2: Các kiến trúc chuyển mạch quang cho các trung tâm dữ liệu

Chương 3: Nút chuyển mạch quang đề xuất cho mạng trung tâm dữ liệu.

CHƯƠNG I: TỔNG QUAN VỀ TRUNG TÂM DỮ LIỆU

Chương này sẽ trình bày khái quát về tầm quan trọng, đặc điểm kiến trúc mạng trung tâm dữ liệu. Tiếp đó sẽ trình bày về viễn cảnh của trung tâm dữ liệu trong tương lai và các vấn đề quan trọng đặt ra đối với các mạng trung tâm dữ liệu. Đây sẽ là cơ sở cho việc nghiên cứu, ứng dụng các chuyển mạch quang trong các mạng trung tâm dữ liệu, cũng như đề xuất kiến trúc nút chuyển mạch quang cho các mạng trung tâm dữ liệu tương lai được trình bày trong các chương tiếp theo.

1.1. Giới thiệu chung

Trong vài năm qua, các ứng dụng tập trung vào dữ liệu như phát trực tuyến video độ nét cao, mạng xã hội, điện toán đám mây, kết hợp với sự phổ biến rộng rãi của các thiết bị di động như điện thoại thông minh hay máy tính bảng đã góp phần vào sự phát triển nhanh chóng của lưu lượng truy cập vào Internet. Trung tâm dữ liệu đã tạo thành một thiết lập quan trọng của Internet ngày nay và đã cung cấp vô số các dịch vụ từ mạng xã hội đến các phép tính khoa học quy mô lớn [1].

Mặt khác, công nghệ quang học có khả năng cung cấp băng thông truyền thông lớn đang được sử dụng sâu rộng trong truyền thông toàn cầu hiện nay phải đối mặt với việc trao đổi dữ liệu đang ngày càng gia tăng theo thời gian. Toàn bộ thế giới được kết nối bằng cáp quang xuyên lục địa và liên kết quang học với dung lượng tổng hợp lên đến 1 tỷ bit/s. Hơn nữa, việc triển khai công nghệ cáp quang đến tận nhà (FTTH) trong mạng truy cập đang ngày càng tăng lên đã mở rộng tốc độ truy cập dữ liệu lên đến hàng Gb/s – đã trả lời cho nhu cầu kết nối tốc độ cao của người dùng. Hay nói cách khác, công nghệ quang học đang đóng vai trò quan trọng trong hệ thống các dịch vụ mới nổi có sẵn cho người dùng: đó là các trung tâm dữ liệu.

Một trung tâm dữ liệu (DC) thực tế bao gồm các thiết bị như: máy chủ (máy chủ web, máy chủ ứng dụng và máy chủ cơ sở dữ liệu), thiết bị chuyển mạch và các thiết bị lưu trữ dữ liệu – tất cả được kết nối với nhau bằng một mạng kết nối phức tạp. Các tài nguyên phần cứng và phần mềm khổng lồ có sẵn trong cơ sở dữ liệu này

cho phép có thể cung cấp nhiều dịch vụ cùng lúc. Nhìn chung, có thể nói rằng các trung tâm dữ liệu quản lý, xử lý và trao đổi các dữ liệu và thông tin số.

“Trung tâm dữ liệu có thể được định nghĩa là siêu trung tâm tài nguyên máy tính và lưu trữ giao tiếp rộng rãi với nhau để phục vụ nhu cầu ngày càng cao của khách hàng” – theo Habib và các cộng sự, 2012.

Khối lượng các dữ liệu khổng lồ đó được di chuyển đến và đi từ các trung tâm dữ liệu để đáp ứng yêu cầu của người dùng, và những thứ này chỉ đại diện cho một phần nhỏ trong tổng lưu lượng do các hệ thống này xử lý. Nghiên cứu về chỉ số dịch vụ đám mây toàn cầu của Cisco tiết lộ rằng: hơn 75% lưu lượng do trung tâm dữ liệu xử lý là lưu lượng nội bộ. Một lượng lớn các luồng được tạo ra để phân tán khối lượng công việc giữa các máy chủ để xử lý song song trong việc đọc/ghi, sao chép và sao lưu dữ liệu đến và đi từ các cơ sở lưu trữ. Lưu lượng từ trung tâm dữ liệu đến người dùng chỉ đóng góp cho 7% trong tổng số dữ liệu trao đổi. Kết quả là trung tâm dữ liệu được xây dựng bởi các nhà cung cấp dịch vụ lớn đã đạt đến tỷ lệ lớn để duy trì nhu cầu dịch vụ lớn của người dùng [2].

Các trung tâm dữ liệu là cơ sở hạ tầng CNTT-TT, do đó cần được xem xét lại về mặt thiết kế kết nối để hỗ trợ các trung tâm dữ liệu quy mô rất lớn trong khi vẫn dẫn đầu để tiết kiệm năng lượng tối ưu.

“Sự gia tăng của điện tích đám mây và các ứng dụng web mới nổi khác đã tạo ra cần phải có các trung tâm dữ liệu quy mô mạnh mẽ hơn. Các trung tâm dữ liệu này bao gồm hàng trăm nghìn máy chủ cần giao tiếp với nhau thông qua mạng kết nối liên thông hiệu suất cao và độ trễ thấp”, theo Kachris và các cộng sự, 2013.

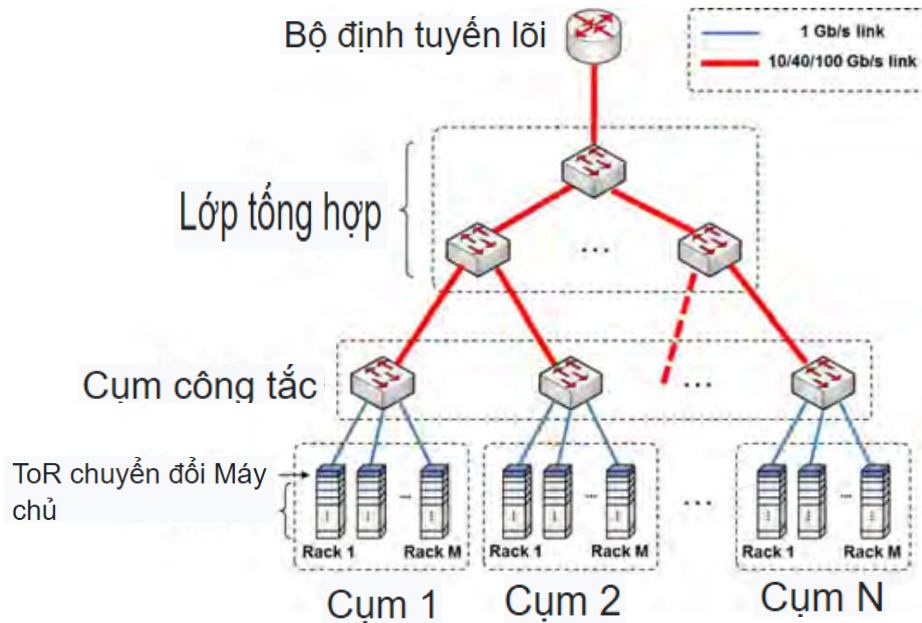
Với tốc độ phát triển nhanh của các ứng dụng Internet, các trung tâm dữ liệu đã chứng kiến nhu cầu để lưu trữ ngày càng nhiều hơn, sức mạnh tính toán và băng thông truyền thông. Trong môi trường viễn thông này nay, hàng ngàn máy chủ rất thường gặp trong các hệ thống trung tâm dữ liệu lớn. Trong báo cáo khảo gần đây do

Cisco đưa ra, lưu lượng trung tâm dữ liệu trên toàn thế giới hàng năm dự kiến đạt đến vài zetta-byte. Trong tương lai gần, lưu lượng dữ liệu được tạo ra giữa các trung tâm dữ liệu và trong trung tâm dữ liệu dự kiến sẽ phát triển một cách chuyên sâu. Sự gia tăng lưu lượng truy cập này sẽ tạo ra nhu cầu về hiệu suất cao các công nghệ và kiến trúc mạng cho các mạng trung tâm dữ liệu nội bộ và liên trung tâm. Bên trong mạng trung tâm dữ liệu hiện nay, thách thức lớn nhất trong việc thiết kế dữ liệu trung tâm là tiêu thụ điện năng của cơ sở hạ tầng, chủ yếu là do liên kết chi phí hoạt động. Và theo các nghiên cứu liên quan, trung tâm dữ liệu mạng tiêu thụ khoảng 10 – 20% tổng mức tiêu thụ của CNTT các địa điểm trung tâm, và con số này dự kiến sẽ sớm tăng lên trong tương lai gần.

Khi lưu lượng truy cập mạng trong mạng trung tâm dữ liệu tiếp tục phát triển, vì vậy nó rất khó quản lý lưu lượng truy cập thông qua các liên kết ethernet. Theo báo cáo khảo sát gần đây được ra bởi Cisco, lưu lượng truy cập IP của trung tâm dữ liệu toàn cầu sẽ tăng gấp ba lần trong giai đoạn 2018– 2023. Điều này đo lường tỷ lệ tăng trưởng kép hàng năm vào khoảng 25% (tăng từ 220 exabyte mỗi tháng trong năm lên 648 exabyte). Các thiết kế phân cấp không thể hỗ trợ các hệ thống trung tâm dữ liệu lưu lượng lớn ngày càng tăng sẽ được trang bị nhiều máy chủ hơn và cũng có nhiều lỗi vi xử lý hơn trên mỗi máy chủ [2].

1.2. Cấu trúc của trung tâm dữ liệu

Một trung tâm dữ liệu quy mô lớn có thể chứa hàng trăm nghìn máy chủ. Vì vậy có thể hình dung cấu trúc nội bộ của trung tâm dữ liệu được mô tả như kiểu kiến trúc sơ đồ hình cây như trên hình 1.1 [2][3].



Hình 1. 1: Sơ đồ cấu trúc “hình cây” của trung tâm dữ liệu

Trong mô hình cấu trúc trên hình 1.1 thì máy chủ được phân thành các nhánh (các giá) và các nhánh nhóm lại với nhau tạo thành cụm. Các máy chủ trong cùng một nhánh được kết nối với nhau bằng thiết bị chuyển mạch đầu giá (TOR), trong khi kết nối giữa các nhánh và giữa các cụm ở phân cấp bậc thứ 2 của trung tâm dữ liệu. Tùy thuộc và kích thước của trung tâm dữ liệu thì các nhánh có thể xuất hiện nhiều hơn trong các cụm.

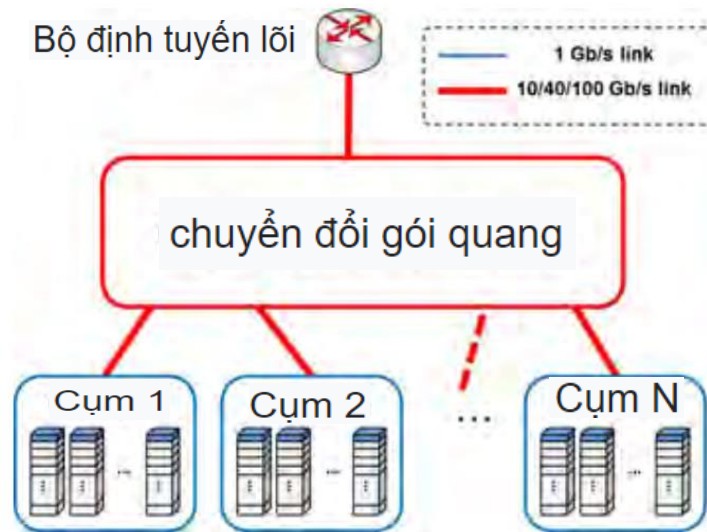
Mô hình kiến trúc này có hai ưu điểm, đó là nó có thể dễ dàng mở rộng và chịu được lỗi (một thiết bị TOR thường được kết nối với hai hoặc nhiều cụm máy chủ). Tuy nhiên, cấu trúc liên kết này cũng có một số nhược điểm đó là cần phải có số lượng các liên kết kết nối với nhau nhiều hơn. Hơn nữa, việc chuyển đổi quá trình là chuyển mạch gói điện tử trong khi các máy chủ và các liên kết chuyển mạch sang công nghệ chuyển mạch quang. Nguyên nhân chủ yếu là do bộ thu phát quang – điện (O – E) và điện – quang (E – O), năng lượng tiêu thụ bởi các loại chuyển mạch điện tử như bộ chuyển mạch, bộ đệm hay bộ nối tiếp/khử tốc độ cao. Điều này làm cho máy chủ đặt trong các nhánh khác nhau bị ảnh hưởng bởi độ trễ liên kết. Các gói chuyển mạch trong trung tâm dữ liệu trải qua nhiều chuyển đổi O – E và E – O, độ

trễ bị ảnh hưởng bởi thời gian chuyển tiếp xử lý tại mỗi nút chuyển mạch. Hơn nữa, có một nút giao tiếp giữa các cấp độ khác nhau của mô hình kiến trúc trung tâm dữ liệu. Thông thường một giá chứa được tới 40 máy chủ, trong khi một bộ chuyển đổi TOR thường sử dụng được cho 48 cổng, do đó chỉ một phần băng thông chuyển mạch TOR có sẵn cho việc truyền thông giữa các rack, hạn chế khả năng của việc liên lạc băng thông giữa các nhánh hoặc các cụm khác nhau [3].

1.3. Viễn cảnh của trung tâm dữ liệu trong tương lai

Trong bối cảnh số lượng các trung tâm dữ liệu để duy trì các dịch vụ ngày càng gia tăng, kéo theo đó là yêu cầu tương tác mạnh mẽ giữa các máy chủ và khả năng tính toán cũng ngày càng tăng lên cùng với yêu cầu về kết nối nguồn phải hiệu quả hơn. Về mặt lý thuyết, việc tối giản bớt mạng nội bộ trung tâm dữ liệu, cung cấp băng thông hai chiều đầy đủ giữa các máy chủ sẽ giải quyết được các vấn đề vừa nêu ở trên. Các vấn đề về mô hình cấu trúc liên kết dạng sơ đồ cây của trung tâm dữ liệu hiện đang được sử dụng sẽ tối đa hoá việc chia sẻ tài nguyên cũng như hiệu suất làm việc của trung tâm dữ liệu. Việc có thể kết nối từng máy chủ với bất kỳ đối tượng nào khác cũng sẽ làm giảm thiểu độ trễ và giảm số lượng kết nối về mạng có dây cần thiết của các thiết bị.

Tuy nhiên, việc sử dụng các thiết bị chuyển mạch gói quang (OPS) trong quá trình chuyển mạch có thể là một giải pháp cá giá trị trong trường hợp này; vì nó cung cấp băng thông cao hơn, độ trễ thấp hơn và giảm được sự tiêu thụ năng lượng [4]. Với gói quang nghìn cổng tốc độ cao thì hoàn toàn có thể được sử dụng để “làm phẳng” mạng nội bộ của trung tâm dữ liệu ở lớp cụm, như mô tả ở hình 1.2 [3].



Hình 1.2: Sơ đồ mô phỏng mạng nội bộ trung tâm dữ liệu sử dụng OPS ở lớp cụm

Với kiến trúc được mô tả như trên hình 1.2 sẽ dẫn đến được những cải tiến đáng kể về hiệu suất, băng thông liên lạc cũng như độ trễ và sẽ góp phần làm giảm các chi phí liên quan đến năng lượng của mạng trung tâm dữ liệu. Trên thực tế, việc chuyển đổi lưu lượng trong miền quang của trung tâm dữ liệu sẽ cho phép tránh được các chuyển đổi E – O và O – E – nguyên nhân làm tốn điện năng theo yêu cầu sử dụng hiện tại của chuyển mạch gói điện tử. “Làm phẳng” mạng trung tâm dữ liệu, thậm chí chỉ ở cấp độ cụm cũng sẽ cải thiện được việc chia sẻ tài nguyên giữa phần cứng, tăng số lượng thiết bị có thể truy cập được với độ trễ thấp nhất thông qua sơ đồ kết nối mở rộng. Hơn nữa, việc sử dụng một chuyển mạch cụm tập trung như vậy sẽ làm cho khoảng cách giữa các máy chủ với giá trở nên hợp lý hơn. Bên cạnh đó, cũng cải thiện được về độ trễ truyền tải, tài nguyên cũng như phân phối khối lượng công việc của trung tâm dữ liệu.

1.4. Chi phí của trung tâm dữ liệu

Trong những năm gần đây, các công ty dịch vụ đám mây lớn như Facebook, Google hay Apple đều đã đầu tư lớn cho việc hiện thực hoá các trung tâm dữ liệu quy mô lớn. Bên cạnh chi phí xây dựng và các chi phí ban đầu cho việc mua và lắp

đặt các phần cứng, phần mềm thì việc chạy hoạt động cho một trung tâm dữ liệu quy mô lớn chính là vấn đề tiêu tốn chủ yếu.

Trong một báo cáo gần đây chỉ ra rằng, các trung tâm dữ liệu ở Hoa Kỳ được ước tính đóng góp khoảng 1.5% tổng năng lượng tiêu thụ của cả nước trong năm 2006 với 61 tỷ kWh đã tiêu thụ tương đương với chi phí hơn 4.5 tỷ đô la. Và con số này được dự đoán là sẽ tăng lên hơn 1000 tỷ kWh vào năm 2020. Mặc dù các ước tính này có thể không chính xác vì tốc độ tăng trưởng tiêu thụ điện của trung tâm dữ liệu đang chậm lại nhưng tổng công suất tiêu thụ trong các hệ thống này đại diện cho một phần của nhu cầu năng lượng trên thế giới (chiếm từ 1,1% đến 1,5%) [3].

Ví dụ trong bài phân tích tổng mức tiêu thụ điện năng của trung tâm dữ liệu của Google trong năm 2007 đã được chia thành những phần sau: phần lớn các máy chủ tiêu thụ 45% tổng năng lượng, 25% điện năng bị tiêu thụ bởi sự phân phối điện và hệ thống làm mát; trong khi 15% là do tổn hao tiện ích và 15% cuối cùng là năng lượng tiêu thụ mạng [3].

Bên cạnh đó, việc giảm chi phí trong quản lý nhiệt độ của trung tâm dữ liệu đang ngày càng được quan tâm. Về chủ đề này, các nhà cung cấp dịch vụ cũng đã lựa chọn vị trí đặt trung tâm dữ liệu của họ có liên quan đến đặc điểm của khí hậu địa phương. Ví dụ như trung tâm dữ liệu của Facebook được đặt ở Thụy Điển còn trung tâm dữ liệu của Google thì lại được lựa chọn đặt ở Phần Lan – những quốc gia có khí hậu tương đối lạnh [3].

Ngay cả khi hệ thống mạng không có đóng góp nhiều về vấn đề năng lượng tiêu thụ nhưng với một hệ thống mạng hiệu quả hơn và tiên bộ hơn thì cũng sẽ là một “chìa khoá” trong việc giảm thiểu các chi phí liên quan đến năng lượng của trung tâm dữ liệu. Việc sử dụng công nghệ quang trong quá trình chuyển mạch có thể cung cấp các băng thông truyền tải cao hơn với độ trễ thấp hơn và đồng thời cũng làm giảm đáng kể mức tiêu thụ điện năng. Theo kết quả các nghiên cứu thì việc sử dụng chuyển mạch quang trong trung tâm dữ liệu sẽ giúp tiết kiệm hơn 150 triệu đô la [3].

Đây là một yêu cầu chính đáng của các nhà cung cấp trong việc sử dụng bộ chuyển mạch quang trong trung tâm dữ liệu để hạn chế sự tiêu tốn điện năng và từ đó cũng làm giảm bớt các chi phí mạng khác.

1.5. Các đặc điểm của một trung tâm dữ liệu

1.5.1. Các thành phần cốt lõi

Các kiến trúc và yêu cầu của trung tâm dữ liệu có thể có sự khác nhau khá đáng kể. Ví dụ: Một trung tâm dữ liệu được xây dựng cho một nhà cung cấp dịch vụ đám mây Amazon đáp ứng các yêu cầu về cơ sở vật chất, cơ sở hạ tầng và bảo mật khác biệt đáng kể so với một trung tâm dữ liệu hoàn toàn riêng tư – chẳng hạn như một trung tâm được xây dựng cho một cơ sở chính phủ chuyên dùng để bảo mật dữ liệu đã phân loại [3].

Dù bất kể phân loại nào, hoạt động trung tâm dữ liệu hiệu quả sẽ đạt được thông qua việc đầu tư cân bằng vào cơ sở vật chất và trang thiết bị mà nó có. Ngoài ra, vì các trung tâm dữ liệu thường chứa dữ liệu và ứng dụng quan trọng trong kinh doanh của một tổ chức, nên điều cần thiết là cả cơ sở và thiết bị đều được bảo mật trước những kẻ xâm nhập và tấn công mạng.

Do vậy, các yếu tố chính của một trung tâm dữ liệu có thể được chia nhỏ như sau [3]:

Một là cơ sở vật chất – không gian được sử dụng dành cho các thiết bị CNTT. Việc cung cấp quyền truy cập thông tin liên tục khiến các trung tâm dữ liệu trở thành một trong những cơ sở tiêu tốn nhiều năng lượng nhất trên thế giới. Vì thế, việc thiết kế để tối ưu hoá không gian và kiểm soát môi trường để giữ thiết bị trong phạm vi giới hạn về nhiệt độ và độ ẩm đều rất cần được quan tâm cẩn trọng.

Tiếp đến là các thiết bị và phần mềm phục vụ cho các hoạt động CNTT và lưu trữ dữ liệu cũng như lưu trữ ứng dụng. Chúng có thể bao gồm hệ thống lưu trữ; máy

chủ; cơ sở hạ tầng mạng (chẳng hạn như thiết bị chuyển mạch và bộ định tuyến) và các yếu tố bảo mật thông tin khác nhau (ví dụ như tường lửa,...) [3].

Ba là thành phần hỗ trợ cơ sở hạ tầng – thiết bị góp phần duy trì một cách an toàn tính khả dụng cao nhất có thể. Một số thành phần hỗ trợ cơ sở hạ tầng có thể kể đến như:

- Cung cấp nguồn điện liên tục (UPS): pin dự phòng, máy phát điện hoặc nguồn điện dự phòng.
- Kiểm soát môi trường: máy điều hoà không khí trong phòng máy tính; hệ thống sưởi, thông gió, hệ thống điều hoà không khí và hệ thống xả.
- Hệ thống an ninh vật lý – sinh trắc học và hệ thống camera giám sát.
- Nhân viên vận hành – lực lượng nhân sự sẵn sàng giám sát hoạt động và bảo trì thiết bị CNTT cũng như cơ sở hạ tầng suốt ngày đêm.

1.5.2. Phân loại trung tâm dữ liệu

Dựa theo tiêu chuẩn TIA-942 về cơ sở hạ tầng của trung tâm dữ liệu, thì có thể phân loại thành 4 cấp bậc với cấp bậc 1 là mức độ thấp nhất và cấp bậc 4 là mức độ tốt nhất [4].

- Cấp 1: Cơ sở hạ tầng với duy nhất một đường để cấp nguồn và làm mát, và không có các thành phần dự phòng. Nhân viên phải ngừng hoạt động hoàn toàn để bảo trì thường xuyên hoặc sửa chữa khẩn cấp. Thời gian hoạt động đạt 99,671% với 28,8 giờ downtime hằng năm.
- Cấp 2: Có tất cả các tính năng của trung tâm dữ liệu cấp 1 nhưng được bổ sung thêm một số các thành phần dự phòng khác. Thời gian hoạt động đạt 99,741% với 22 giờ downtime hằng năm.
- Cấp 3: Là cơ sở hạ tầng có thể bảo trì đồng thời nhiều đường dẫn phân phối điện và làm mát. Không giống như các trung tâm dữ liệu cấp 1 và cấp 2, cơ sở cấp 3 không yêu cầu tắt toàn bộ trong quá trình bảo trì hoặc thay thế thiết bị. Thời gian hoạt động đạt 99,98% với 1,6 giờ downtime hằng năm.

- Cấp 4: Đáp ứng được tất cả các yêu cầu của trung tâm cấp 3, bên cạnh đó các trung tâm dữ liệu cấp 4 còn có nhiều hệ thống được độc lập về mặt hoạt động vật lý như các thành phần dự phòng và các đường dẫn phân phối. Thời gian hoạt động đạt 99,995% với 0,4 giờ downtime hằng năm.

Ngoài ra dựa vào quy mô hoạt động của trung tâm dữ liệu, cũng như căn cứ vào lưu lượng sử dụng thì có thể phân loại trung tâm dữ liệu thành một số dạng sau:

a) Trung tâm dữ liệu quy mô nhỏ

Đây là dạng trung tâm dữ liệu có cơ sở tương đối nhỏ nằm trong vùng lân cận của dân cư. Các trung tâm dữ liệu này cho phép các tổ chức cung cấp nội dung và dịch vụ với độ trễ tối thiểu, đặc trưng của kiểu trung tâm này là khả năng kết nối của chúng với người dùng địa phương.

Loại trung tâm dữ liệu này thường được đặt trong cơ sở của tổ chức nên thường làm tăng tính tương đồng với các trung tâm dữ liệu tại chỗ. Các trung tâm dữ liệu này đóng vai trò rất quan trọng trong việc kiến trúc điện toán biên, do đó đưa việc lưu trữ và tính toán dữ liệu đến gần hơn với công việc cần thiết [3].

b) Trung tâm dữ liệu đám mây

Là loại trung tâm dữ liệu được phân phối và đôi khi được cung cấp cho khách hàng với sự trợ giúp của nhà cung cấp dịch vụ được quản lý bởi bên thứ 3. Nó cho phép khách hàng tự do chạy các ứng dụng và quản lý các trang web và dữ liệu trong phạm vi cơ sở hạ tầng ảo chạy trên các máy chủ.

Thời điểm dữ liệu được tải lên máy chủ, ngay lập tức sẽ được nhân bản thành nhiều phiên bản lưu tại nhiều vị trí khác nhau. Điều này giúp các nhà cung cấp đảm bảo sao lưu dự phòng dữ liệu của bạn trong trường hợp có sự cố không mong muốn.

Các loại dịch vụ của trung tâm dữ liệu đám mây rất đa dạng, các dịch vụ tương tác Internet, Instant Message Webmail, tìm kiếm, định vị, video cũng như hỗ trợ một số các ứng dụng hiển thị: Data mining, lưu trữ, cơ sở dữ liệu liên kết [3].

c) Trung tâm dữ liệu doanh nghiệp

Đây là kiểu trung tâm dữ liệu được thiết kế với mục đích chỉ để hỗ trợ một tổ chức hay một doanh nghiệp duy nhất và có tính bảo mật riêng tư rất cao.

Một doanh nghiệp được nhận nhiều hơn về quyền sở hữu cũng như mục đích so với quy mô và công suất của doanh nghiệp. Nó rất phù hợp cho các doanh nghiệp có yêu cầu về tính bảo mật mạng riêng biệt và sẽ nhận lại được doanh thu đáng kể nếu tận dụng lợi thế kinh tế theo quy mô.

Với kiểu trung tâm dữ liệu này, doanh nghiệp chỉ phải trả tiền cho các tài nguyên phần cứng mà mình sử dụng, ngoài ra không cần phải lo lắng về việc cập nhật máy chủ thường xuyên, chi phí làm mát cũng như các tính năng bảo mật khác [3].

1.5.3. Năng lượng tiêu thụ trong trung tâm dữ liệu

Đây là một trong những vấn đề thách thức nhất trong việc triển khai hệ thống trung tâm dữ liệu. Theo một báo cáo khảo sát gần đây, nhu cầu lượng điện tiêu thụ toàn cầu trong hệ thống trung tâm dữ liệu dự kiến sẽ tăng gấp ba lần từ 340 tỷ kWh đến 1000 tỷ kWh. Các nghiên cứu cũng cho thấy rằng trong hệ thống trung tâm dữ liệu, khoảng 40%, 37% và 23% năng lượng được tiêu thụ trong máy chủ, trong bộ lưu trữ và trong thiết bị mạng tương ứng. Đó là lý do tại sao tiết kiệm điện năng tiêu thụ của các phần tử mạng có tác động tích cực đến mức tiêu thụ điện năng tổng thể của các trang web trung tâm dữ liệu. Các liên kết và công tắc điện tử trong thiết kế trung tâm dữ liệu không để lại nhiều không gian để cải thiện trong lĩnh vực này vì chúng là những thiết bị ngốn điện, đặc biệt là khi tốc độ bit tăng lên. Những bất cập khác của các thiết kế hiện tại về mặt hiệu quả năng lượng phát từ thực tế là mức tiêu thụ điện năng của các máy chủ là không nhất thiết phải thấp kể cả khi không làm việc [5].

1.5.4. Tính năng lưu lượng của trung tâm dữ liệu

Các trung tâm dữ liệu cung cấp nhiều loại dịch vụ và nhìn chung có ba loại có thể được xác định đó là: trung tâm dữ liệu tư nhân, trung tâm dữ liệu trong trường đại học và trung tâm dữ liệu điện toán đám mây. Một vài đặc điểm chung của tất cả lưu lượng truy cập trong các hệ thống này ví dụ như là: kích thước gói trung bình, trong khi đó sẽ có một vài đặc điểm khá khác nhau theo chức năng của môi trường như: các ứng dụng hoặc các luồng lưu lượng. Ở đây, có thể hiểu luồng lưu lượng là một kết nối được thiết lập giữa hai máy chủ với nhau [3].

- Lưu lượng nội bộ: Gói tin được tạo bởi một máy chủ có thể được chuyển hướng đến các máy chủ của cùng một nhánh hoặc tới các máy chủ được đặt trong một nhánh

khác (có thể là liên nhánh hoặc luồng liên cụm). Tính năng lưu lượng này phụ thuộc nhiều vào môi trường làm việc. Ví dụ trong trung tâm dữ liệu của giáo dục, lưu lượng truy cập nội bộ chiếm khoảng từ 10% đến 40% tổng lưu lượng truy cập; trong khi đó con số này lên đến 80% trong các trung tâm dữ liệu điện toán đám mây. Tuy nhiên, việc truyền tin chuyển hướng nội bộ liên nhánh vẫn đang liên tục tăng trưởng. Trong trường hợp lưu lượng truy cập giữa các nhánh tăng lên cao thì yêu cầu phải có băng thông giữa các nhánh và trong khi đó thì chi phí về các thiết bị chuyển mạch có thể được sử dụng cho các mạng giao tiếp nội bộ.

- Sử dụng liên kết: Trong tất cả các lớp trung tâm dữ liệu thì việc sử dụng liên kết bên trong các nhánh và giữa các nhánh là khá thấp, sử dụng dưới 10% đối với 95% hoạt động và dưới 30% trong 99% thời gian hoạt động. Việc sử dụng các liên kết 1Gb/s sẽ phù hợp để kết nối các máy chủ trong cùng một nhánh có thể sẽ vẫn được tiếp tục duy trì trong tương lai. Do đó, việc thông tin liên lạc nội bộ không phải là vấn đề chính trong môi trường làm việc trung tâm dữ liệu. Ngược lại, việc sử dụng các liên kết giữa các cụm và các nhánh là một yêu cầu tất yếu phải đến.

- Quy mô và thời lượng lưu lượng: phần lớn thì lưu lượng khá nhỏ và nó ảnh hưởng đến sự lựa chọn của kiến trúc mạng và chuyển đổi mạng. Nếu hầu hết các lưu lượng truy cập mất thời gian dài thì một thiết bị quang học có cấu hình cao có thể được sử dụng thay thế trong quá trình chuyển đổi. Nhưng điều này không phù hợp cho trường hợp của môi trường trung tâm dữ liệu.

- Kích thức gói: Lưu lượng trung tâm dữ liệu chỉ hiển thị hai loại kích thước tối thiểu (40 bytes) và kích thước tối đa (1500 bytes). Hiện tượng này do kích thước các gói quá nhỏ hoặc các phần của tệp được trao đổi giữa các cơ sở lưu trữ của trung tâm dữ liệu lại quá lớn.

Từ những phân tích thực nghiệm trên có thể thấy được không cần thiết phải kết nối tất cả các máy chủ của một trung tâm dữ liệu với nhau trong một mạng “phẳng”. Tuy nhiên, ngay cả khi kết nối các cụm của WSC bằng gói quang thì cần một số lượng rất lớn bắt buộc phải có của công tắc cổng đầu vào và cổng đầu ra. Nhưng với những đặc điểm kết nối như vậy thì việc sử dụng một cấu hình chuyển đổi có tốc độ cao như gói quang lại là điều cần thiết. Và đó đều không phải là những thách thức duy nhất trong việc triển khai mạng quang cho trung tâm dữ liệu [3].

1.5.5. Độ trễ của trung tâm dữ liệu

Một mạng trung tâm dữ liệu thực tế bị ảnh hưởng nhiều bởi độ trễ do những lần xử lý và chuyển tiếp bắt buộc tại mỗi nút định tuyến của mạng. Sự chậm trễ này phụ thuộc vào mục tiêu khoảng cách vật lý giữa các gói. Độ trễ liên lạc giữa các nhánh có thể lên đến 100μ , trong khi đó phải thêm vài trăm μ s để giao tiếp giữa các cụm.

Bên cạnh lợi thế sẵn có về tốc độ liên lạc bởi việc sử dụng tín hiệu quang so với các thiết bị điện tử thì kiến trúc và công nghệ chuyển mạch quang học đóng một vai trò quan trọng trong việc lựa chọn sử dụng cho trung tâm dữ liệu trong bối cảnh này. Ví dụ cụ thể như tính năng chuyển đổi cấu hình cao của công nghệ chuyển mạch điện tử vi quang học dựa trên hệ thống MEMS không phù hợp với chuyển mạch trong trung tâm dữ liệu [3].

1.6: Kết luận chương 1

Trong chương này đã giới thiệu một cách tổng quan nhất về các mạng trung tâm dữ liệu. Ngoài ra, còn trình bày về các cấu trúc cơ bản của trung tâm dữ liệu và viễn cảnh của trung tâm dữ liệu trong tương lai. Bên cạnh đó còn phân tích cụ thể về chi phí của trung tâm dữ liệu. Phần cuối của chương đề cập đến các đặc điểm của một trung tâm dữ liệu, bao gồm: Các thành phần cốt lõi; Phân loại trung tâm dữ liệu; Năng lượng tiêu thụ trong trung tâm dữ liệu; Tính năng lưu lượng của trung tâm dữ liệu; Độ trễ của trung tâm dữ liệu.

CHƯƠNG II: CHUYỂN MẠCH QUANG CHO TRUNG TÂM DỮ LIỆU

Chương này sẽ giới thiệu về kiến trúc và hoạt động của chuyển mạch quang cơ bản Benes và Spanke cho hệ thống trung tâm dữ liệu cũng như các ưu điểm và hạn chế trong quá trình ứng dụng. Bên cạnh đó, trong chương 2 cũng tiến hành nghiên cứu khảo sát và đánh giá hiệu năng của các chuyển mạch quang Benes và Spanke trong các hệ thống trung tâm dữ liệu.

2.1. Tổng quan về quang học trong trung tâm dữ liệu

2.1.1. Giới thiệu chung về quang học trong trung tâm dữ liệu

Trong các trung tâm dữ liệu hiện tại, công nghệ quang học chỉ được sử dụng cho các kết nối điểm nối điểm giữa các máy chủ và các thiết bị chuyển mạch đầu giá (TOR) và giữa các thiết bị chuyển mạch TOR và chuyển mạch cụm. Đặc biệt, các liên kết quang cự li ngắn dựa trên các sợi đa mode (MMF) hiệu quả về chi phí. Máy chủ và chuyển mạch TOR được kết nối với nhau bằng các bộ thu phát dạng rút cắm (SFP) có tốc độ 1Gb/s. Do yêu cầu khoảng cách ngắn, công suất thấp và không tốn kém nên sự lựa chọn về công nghệ quang học được sử dụng, chủ yếu là do chi phí thấp và sự tiết kiệm điện năng tiêu thụ của các thiết bị. Trong trung tâm dữ liệu, với khoảng cách xa hơn 300m ở tốc độ 10Gb/s phải sử dụng các bộ thu phát đắt hơn và công suất cao hơn dựa trên laser phản hồi phân tán (DFB). Các bộ thu phát dựa trên DFB có thể được sử dụng để tăng băng thông kết nối và tiếp cận với chi phí năng lượng cao hơn.

Khi các yêu cầu về băng thông của trung tâm dữ liệu tiếp tục tăng lên thì việc sử dụng ghép kênh phân chia theo bước sóng (WDM) sẽ thể hiện một cách tiếp cận phù hợp hơn để duy trì lưu lượng trong trung tâm dữ liệu, đặc biệt là đối với các liên kết dài ở lớp cụm. Trong hệ thống công nghệ ghép kênh phân chia theo bước sóng, nhiều dữ liệu tốc độ cao được truyền đồng thời trong cùng một quang [6].

Về cơ bản, một bộ thu phát WDM hoạt động với nhiều cặp bộ thu – phát trên các kênh WDM khác nhau được chứa trong cùng một sợi quang. Điều này sẽ dẫn đến một lợi thế to lớn trong việc mở rộng quy mô băng thông của hệ thống mạng. Khi SMF được triển khai, số lượng các kênh bước sóng hoặc tốc độ dữ liệu trên mỗi kênh sẽ được tăng lên và băng thông cũng được tăng cường đáng kể. Để tăng băng thông

mạng trong một hệ thống dựa trên MMF thì cần phải tăng số lượng kết nối và chi phí lắp đặt.

Công nghệ WDM được coi là quá tốn kém so với tốc độ dữ liệu hiện đang được sử dụng trong trung tâm dữ liệu. Tuy nhiên, nó cũng có thể được xem xét là giải pháp khả thi duy nhất khi mở rộng quy mô băng thông hơn nữa (ví dụ: 400Gb/s), đặc biệt cho lưu lượng tổng hợp tại lớp cụm và đối với khoảng cách xa hơn 300m trong trung tâm dữ liệu.

Chúng ta hoàn toàn có thể mong đợi rằng mạng nội bộ trung tâm dữ liệu sẽ cùng phát triển theo được với các mạng viễn thông. Các mạng đường dài và mạng nội thị cũng đã được phát triển từ các mạng truyền thống thành mạng toàn quang. Nguyên nhân có được sự phát triển này là do sự phát triển nhanh chóng theo yêu cầu của các mạng đó. Và trong một mạng không rõ ràng thì các tín hiệu quang phải trải qua quá trình chuyển đổi quang - điện - quang (O – E – O) tại mỗi nút định tuyến. Điều này có nghĩa là để liên tục tăng băng thông và khoảng cách truyền thì chi phí vận hành, bảo trì sẽ phải cao hơn kèm theo sự tiêu thụ điện năng rất lớn từ các dịch vụ như tản nhiệt. Nhưng ngược lại với điều này thì các mạng quang, trong đó có sử dụng kết nối chéo quang học và bộ ghép kênh xen/rẽ quang có thể cấu hình lại (ROADM) cung cấp băng thông lớn hơn mà công suất tiêu thụ và các chi phí vận hành lại ít hơn [7].

2.1.2. Những yêu cầu và thách thức

a) Những yêu cầu với quang học trong trung tâm dữ liệu

Để tìm hiểu và nhận ra hiệu quả của chuyển mạch gói quang (OPS) trong mạng nội bộ trung tâm dữ liệu (về băng thông, sự tiêu thụ điện năng nguồn, về độ trễ và khả năng kết nối giữa các nguồn DC) đã thu hút sự chú ý của nhiều nhóm nghiên cứu.

Lợi thế của việc sử dụng mạng quang ảnh hưởng tới mô hình kiến trúc của trung tâm dữ liệu hiện đang được thảo luận rất nhiều. Trong đó, lợi thế “làm phẳng” kiến trúc trung tâm dữ liệu bằng cách sử dụng chuyển mạch gói quang OPS có khả năng kết nối quang học với số lượng lớn các máy chủ sẽ giải quyết các vấn đề trong việc mang lại một lợi ích rõ ràng cho mạng quang [3].

b) Thách thức của quang học trong trung tâm dữ liệu

Về nguyên tắc, một mạng kết nối toàn diện giữa các máy chủ của trung tâm dữ liệu là giải pháp tốt nhất để tối đa hoá việc chia sẻ tài nguyên và làm giảm thiểu độ trễ của hệ thống. Tuy nhiên, để kết nối được tất cả các máy chủ của trung tâm dữ liệu sẽ yêu cầu một OPS tập trung với hàng trăm nghìn cổng – Đây không phải là một giải pháp thực tế. Trên thực tế thì các yêu cầu về băng thông của kiến trúc trung tâm dữ liệu khác với mức độ chức năng của các phân cấp. Do đó, để có thể thiết kế một mạng nội bộ trung tâm dữ liệu hiệu quả và tiết kiệm chi phí thì cần phải biết rõ về các đặc điểm về lưu lượng trong trung tâm dữ liệu [3].

2.1.3. Thiếu bộ nhớ quang học

Sử dụng chuyển mạch gói quang để chuyển đổi các gói trong miền quang học là rất rõ ràng thì việc tránh khỏi chuyển đổi O – E – O là điều rất khó khăn. Nếu như chuyển mạch điện tử sử dụng bộ đệm đầu vào và đầu ra để thực hiện xử lý lưu trữ và chuyển tiếp cần thiết tại mỗi nút chuyển mạch thì điều này lại không thể triển khai được trong miền quang học vì lí do đơn giản là không có bộ nhớ truy cập ngẫu nhiên (RAM).

Có hai cách tiếp cận thường được sử dụng để khắc phục tình trạng thiếu RAM trong miền quang học [3]:

- Cách tiếp cận đầu tiên là dựa trên việc sử dụng đường truyền trễ sợi quang trên bộ đệm để lưu trữ tín hiệu trong miền quang học. Về cơ bản, trong trường hợp có sự tranh chấp tại bộ chuyển mạch thì một trong các gói tranh chấp cổng đầu ra sẽ chuyển sang đường trễ sợi quang (FDL). Sau một khoảng thời gian cố định – phụ thuộc vào độ dài đã sử dụng của FDL thì gói sẽ được nạp lại ở đầu vào của cổng tắc. Tuy nhiên, cách tiếp cận này sẽ làm tăng đáng kể mức độ phức tạp của kiến trúc công tắc và cách điều khiển chúng. Do đó sẽ lại tăng thêm độ trễ trong hệ thống. Hơn nữa, phương pháp này ảnh hưởng đến công suất tín hiệu và thực tế là việc trì hoãn sự chuyển gói trong thời gian cố định không thể giải quyết hoàn toàn được các vấn đề.

- Cách thứ hai là tiếp cận giới hạn quá trình đệm ở các cạnh của mạng chuyển mạch. Trong trường hợp này, bộ đệm được thực hiện trong miền điện bằng cách sử dụng các bộ đệm điện tử thường được sử dụng trước đó. Và trong lúc đó thì quá trình chuyển mạch vẫn đang được giữ trong miền quang học. Việc sử dụng chuyển mạch

gói quang với thời gian cấu hình nhanh sẽ trở nên quan trọng hơn trong việc giảm bớt dung lượng của bộ đệm cần thiết.

Việc sử dụng công nghệ WDM cũng sẽ mang lại lợi ích cho mạng trung tâm dữ liệu trong trường hợp này. Trên thực tế, nó có thể sẽ làm giảm nội dung khai thác trong miền quang học của các gói. Nói một cách khác, vì nhiều kênh bước sóng có thể truyền đồng thời cùng lúc trong một cáp quang nên việc chuyển đổi gói này sang gói khác với các bước sóng có sẵn sẽ làm giảm được số lượng nội dung và tăng hệ thống thông lượng [3].

2.1.4. Tích hợp quang tử

Việc giảm thiểu tiêu thụ điện năng là một trong những lợi thế để sử dụng chuyển mạch gói quang trong mạng nội bộ trung tâm dữ liệu. Giảm thiểu diện tích công tắc quang sẽ dẫn đến giảm thiểu tiêu thụ điện năng và các chi phí vận hành, chế tạo kèm theo. Do đó, cách giải quyết duy nhất để đạt được mục tiêu này là bằng cách sử dụng tích hợp quang tử [3].

Công nghệ tích hợp quang tử cho phép có thể kết hợp nhiều chức năng quang tử trên cùng một chip. Những ưu điểm chính của việc chế tạo mạch tích hợp quang tử (PIC) so với việc sử dụng quang rời rạc là: giảm diện tích hệ thống, giảm tiêu thụ điện năng, giảm tổn thất các mối nối sợi và giảm được các chi phí đóng gói vì nhiều thành phần có thể được đồng chế tạo trên một thiết bị duy nhất [3].

Mặc dù đã có nhiều nghiên cứu trong nhiều năm về lĩnh vực này nhưng hiện nay có rất ít định hướng thị trường sẵn có cho PIC. Và để khắc phục vấn đề này, việc sử dụng các nhóm công nghệ nhỏ đã được tiêu chuẩn hoá và phát triển. Không giống như các mạch tích hợp điện tử sử dụng silicon làm vật liệu chính, PICs đang được tiến hành chế tạo bằng nhiều loại vật liệu khác nhau như: chất bán dẫn Indium Phosphide (Inp), silica trên silicon, silicon trên chất cách điện, đang là những vật liệu được sử dụng nhiều nhất. Mỗi loại vật liệu khác nhau sẽ cung cấp những ưu điểm và hạn chế khác nhau tùy thuộc vào chức năng quang tử muốn để tích hợp. Chẳng hạn như ưu điểm độ nhạy nhiệt thấp và ít tổn hao nhiệt làm cho mạch ánh sáng quang tử (PLC) trở nên thích hợp trong việc tích hợp các mạch quang tử thụ động. Ví dụ cụ thể, PLC đã được sử dụng rộng rãi để chế tạo lưới dẫn sóng tích hợp (AWG). Tuy nhiên, điều này không cho phép những nền tảng quy mô nhỏ có thể sử dụng nhiều

loại vật liệu khác nhau. Chất bán dẫn InP có lẽ là vật liệu linh hoạt nhất vì nó cho phép tích hợp cả chức năng thụ động và tích cực trên cùng một con chip. Ống dẫn sóng, nguồn sáng, bộ điều biến và bộ khuếch đại có thể được đồng tích hợp trên cùng một thiết bị, và nó cho phép chế tạo các PIC có độ phức tạp cao hơn. Và hiện nay, giải pháp khác thác những ưu điểm và khắc phục những nhược điểm của các loại vật liệu đang được xem xét cụ thể và giải quyết [3].

Những yêu cầu và thử thách đã nói bên trên thể hiện động lực để thực hiện luận văn này – là nghiên cứu và triển khai kiến trúc chuyển mạch gói quang OPS cho mạng nội bộ trung tâm dữ liệu. Không chỉ là khả năng xử lý một lượng lớn cổng đầu vào/đầu ra (>1000) mà còn phải có độ trễ hệ thống thấp ($<1\mu s$) là những điều mong muốn OPS có thể làm được [3].

2.2. Tổng quan về kiến trúc chuyển mạch quang

Các kiến trúc chuyển mạch quang (OPS) có khả năng kết nối hàng nghìn cổng vào-ra trong khi có thể điều khiển theo thang thời gian nano giây. Trong các DCN thường sử dụng sơ đồ hệ thống như trên hình 2.1a [1][3].



Hình 2. 1: Sơ đồ hệ thống DCN sử dụng OPS

Trong đó, thông tin trao đổi nội bộ và nội cụm vẫn được điều khiển bởi các chuyển mạch điện tử, trong khi giao tiếp giữa các cụm được xử lý bởi một OPS. OPS thực hiện kết nối các cụm với nhau bằng các cổng vào/ra tốc độ bit cao. Chuyển mạch hoạt động hoàn toàn trong miền quang.

2.2.1. Các kiến trúc chuyển mạch quang

Một chuyển mạch thực hiện chuyển/kết nối lưu lượng từ một cổng vào/ một khối chuyển mạch tới một cổng ra. Hệ thống chuyển mạch quang là một hệ thống chuyển mạch cho phép các tín hiệu bên trong các sợi cáp quang/các mạch quang tích hợp được chuyển mạch có lựa chọn từ một mạch này tới một mạch khác.

Tuỳ thuộc vào kỹ thuật chuyển mạch: các thông tin được trao đổi dưới dạng thời gian thực (chuyển mạch kênh) hoặc dưới dạng ghép kênh thông kê (chuyển mạch gói).

Chuyển mạch kênh: sử dụng để thiết lập cho thông tin giữa 2 điểm. Dữ liệu được truyền trên cùng một tuyến và thông tin truyền đi trong thời gian thực.

Chuyển mạch gói: thực hiện truyền các gói số liệu độc lập. Mỗi gói đi từ một cổng tới một cổng khác theo một đường nào đó. Các gói không thể gửi tới nút kế tiếp khi chưa thực hiện thành công tại nút trước đó. Mỗi nút cần có các bộ đệm để tạm thời lưu các gói. Mỗi nút trong chuyển mạch gói yêu cầu một hệ thống quản lý để thông báo điều khiển truyền thông tin tới nút lân cận trong trường hợp số liệu truyền bị lỗi.

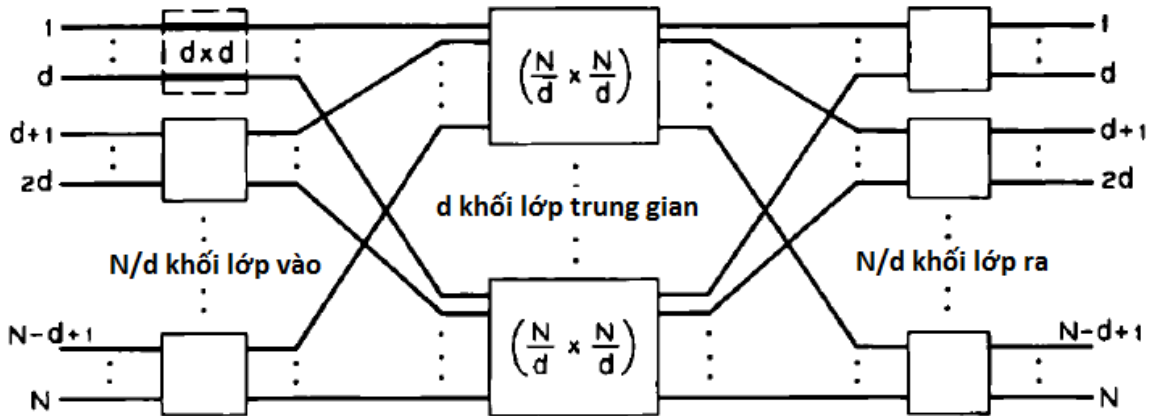
Về nguyên tắc, chuyển mạch gói quang cần phải được thực hiện hoàn toàn trên miền quang, tức là cả quá trình xử lý tiêu đề và đệm các gói dữ liệu cũng phải thực hiện toàn quang. Hiện tại vẫn phải thực hiện quá trình xử lý gói bằng điều khiển điện tử, chỉ quá trình truyền tải gói tin trong quá trình chuyển mạch được thực hiện toàn quang.

Sau đây sẽ giới thiệu hai kiến trúc chuyển mạch gói quang tiêu biểu là chuyển mạch điều khiển tập trung (kiến trúc Benes) và chuyển mạch điều khiển phân tán (kiến trúc Spanke) [1][3][8].

2.2.2. Kiến trúc Benes

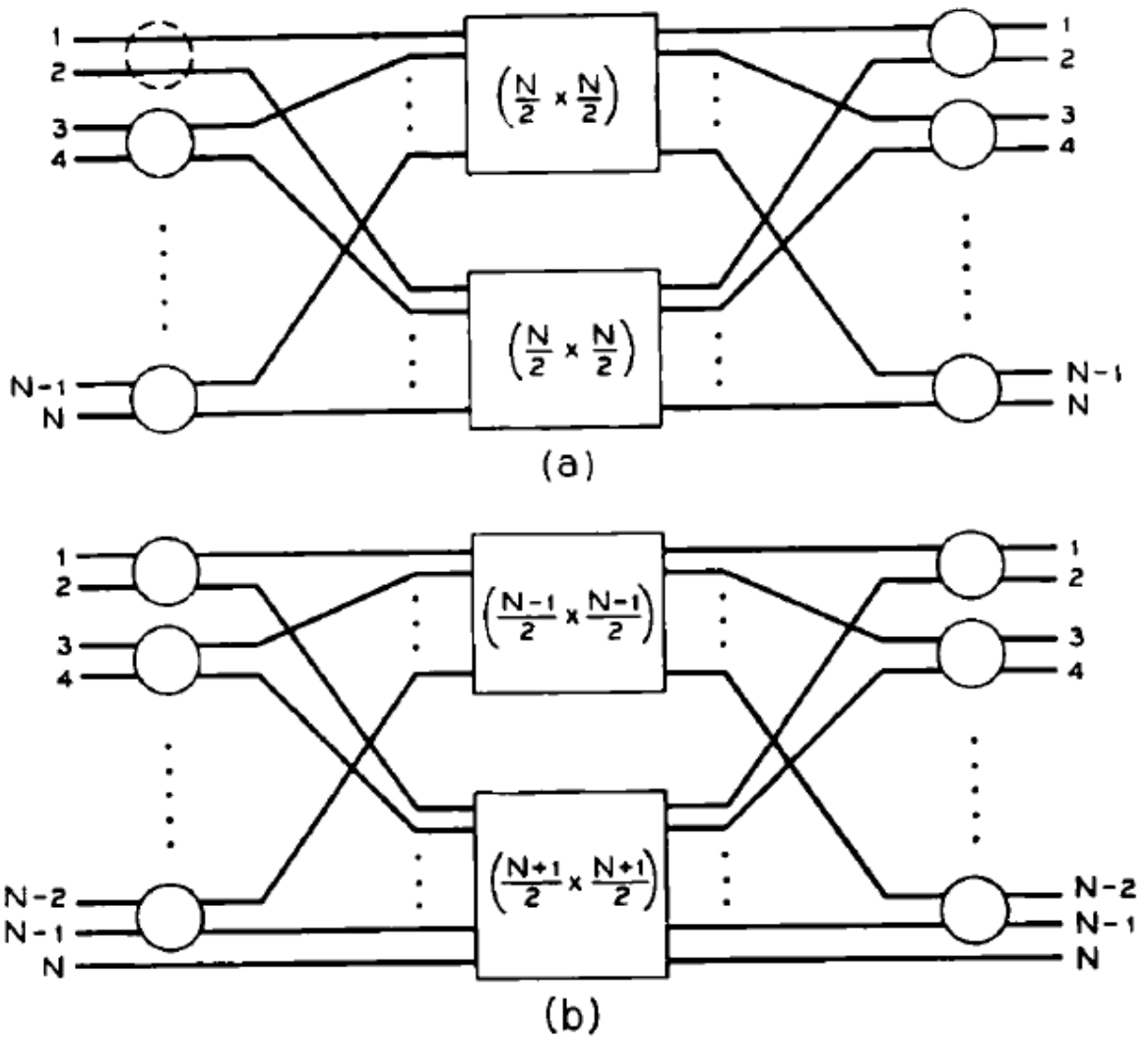
Kiến trúc Benes là một mạng chuyển mạch có khả năng tái định hình liên quan N đầu vào và N đầu ra, ký hiệu là $(N \times N)$.

Cho $N=dq$, với d và q là các ước nguyên của N . Một mạng $(N \times N)$ có thể được biểu diễn thành một lớp đầu vào và một lớp đầu ra với tổng cộng $2N/d$ mạng $(d \times d)$ và một lớp giữa gồm d mạng $(N/d \times N/d)$ như hình 2.2. Mạng này được gọi là một cấu trúc base- d , những mạng nhỏ hơn được gọi là các mạng con [1][8].



Hình 2. 2: Mô hình tổng quát chuyển mạch tái định hình với N đầu vào theo base- d

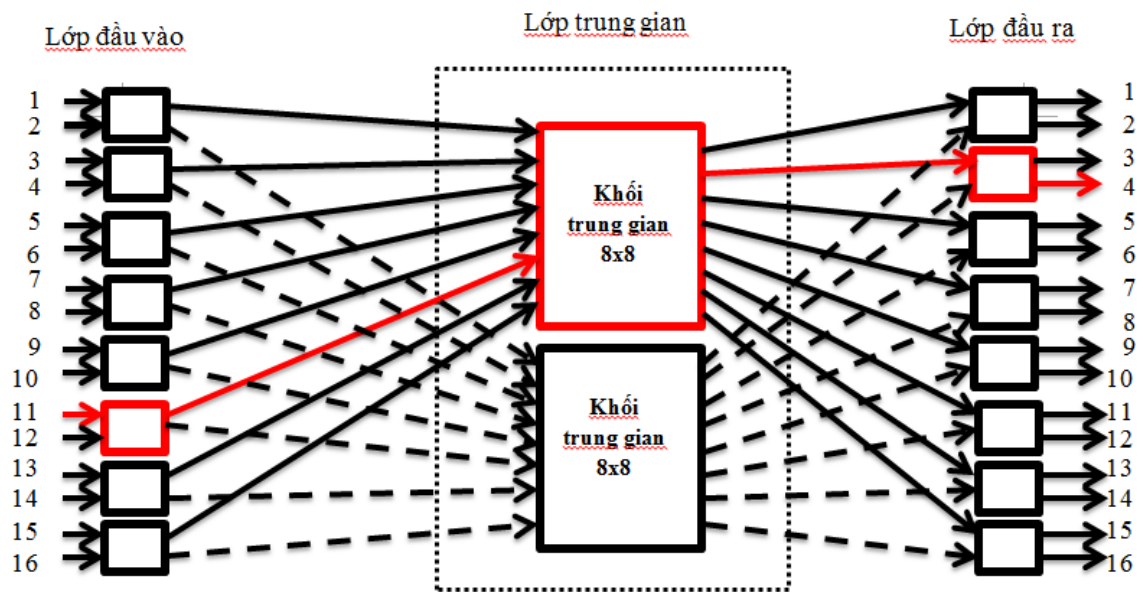
Mạng với cấu trúc base-2 sẽ được nghiên cứu ở phần này. Thứ nhất, nó là mô hình hiệu quả nhất (hay sử dụng ít số lượng các thành phần chuyển mạch 2 trạng thái nhất) và thứ 2, có thể được điều khiển một cách đơn giản hơn so với các base- n khác. Nó gồm các mạng (2×2) ở lớp đầu vào và đầu ra với số lượng tổng cộng là $(N-1)$ dù N chẵn hay lẻ. Hai mạng $(N/2 \times N/2)$ ở lớp giữa nếu N chẵn hay 1 mạng $[(N-1)/2 \times (N-1)/2]$ và 1 mạng $[(N+1)/2 \times (N+1)/2]$ nếu N lẻ như mô tả trên hình 2.3 [8].



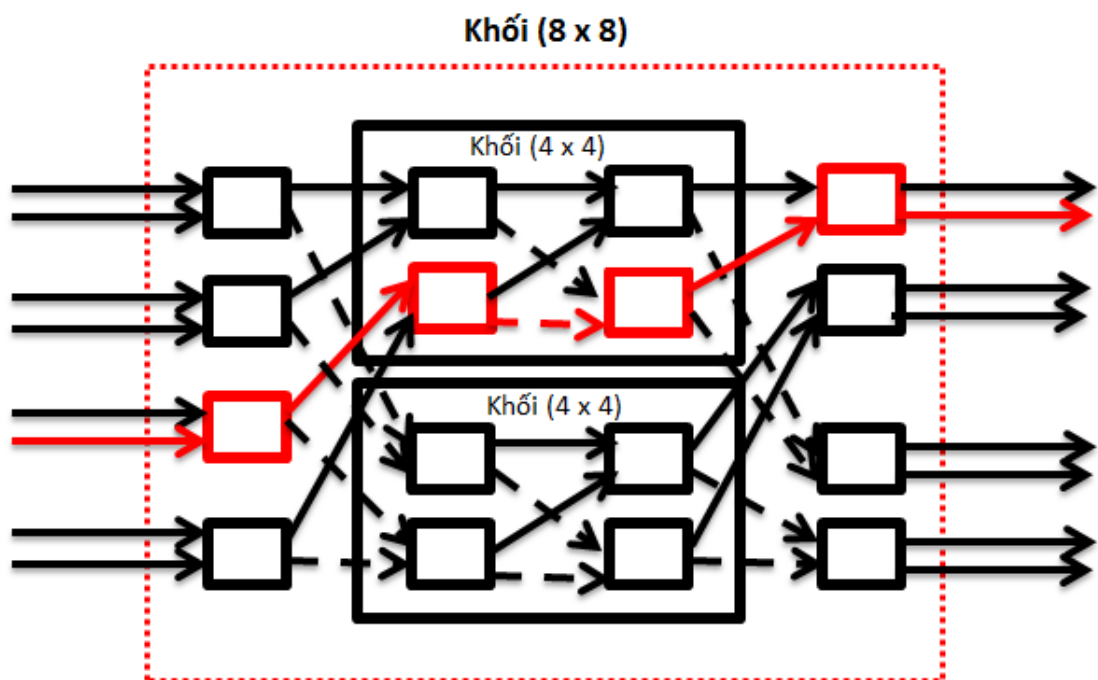
Hình 2. 3: Mô hình base-2 với a) N chẵn, b) N lẻ

Ta có thể tiếp tục sử dụng kiến trúc base-2 cho lớp giữa như ví dụ cụ thể về một mô hình (16x16) trong hình 2.4. Ở đây, các mạng chuyển mạch con trung gian ở giữa cũng được phân chia theo mô hình base-2.

Mô hình (16x16) gồm 8 thành phần (2x2) ở lớp đầu vào và 8 thành phần (2x2) ở đầu ra. Lớp trung gian ở giữa gồm 2 mạng chuyển mạch con (8x8). Mỗi mạng con này lại tiếp tục sử dụng mô hình base-2. Từ là sẽ được cấu tạo nên từ 4 thành phần (2x2) ở lớp đầu vào và 4 thành phần (2x2) ở lớp đầu ra, lớp trung gian ở giữa gồm 2 mạng con (4x4). Và các mạng con (4x4) vẫn có thể tiếp tục sử dụng mô hình base-2 [8].



a

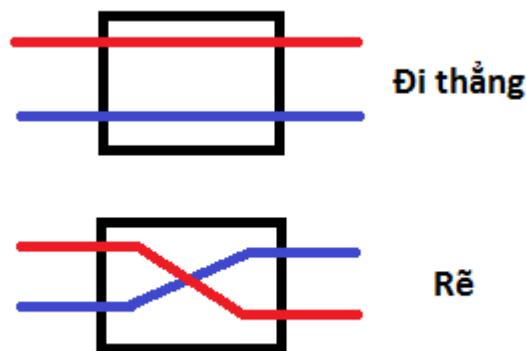


b

Hình 2. 4: a) Mô hình chuyển mạch quang (16x16) theo base-2,

b) Mạng con (8x8) thuộc lớp trung gian

Do cấu tạo bằng các mạng chuyển mạch (2×2), kiến trúc này có thể được dễ dàng điều khiển bằng hệ thống nhị phân. Bộ điều khiển sẽ tạo ra một ma trận chuyển mạch chứa theo yêu cầu đích đến của các gói tin tới các đầu vào tại một thời điểm nhất định. Ở cấu trúc này như trên hình 2.5, ở mỗi thành phần chuyển mạch (2×2), các thông tin chuyển mạch có thể được diễn tả chỉ qua 2 trạng thái đi thẳng (đại diện bởi bit 0) hoặc rẽ (đại diện bởi bit 1), do vậy, sẽ rất đơn giản trong việc thiết lập và tái định hình ma trận chuyển mạch [8].



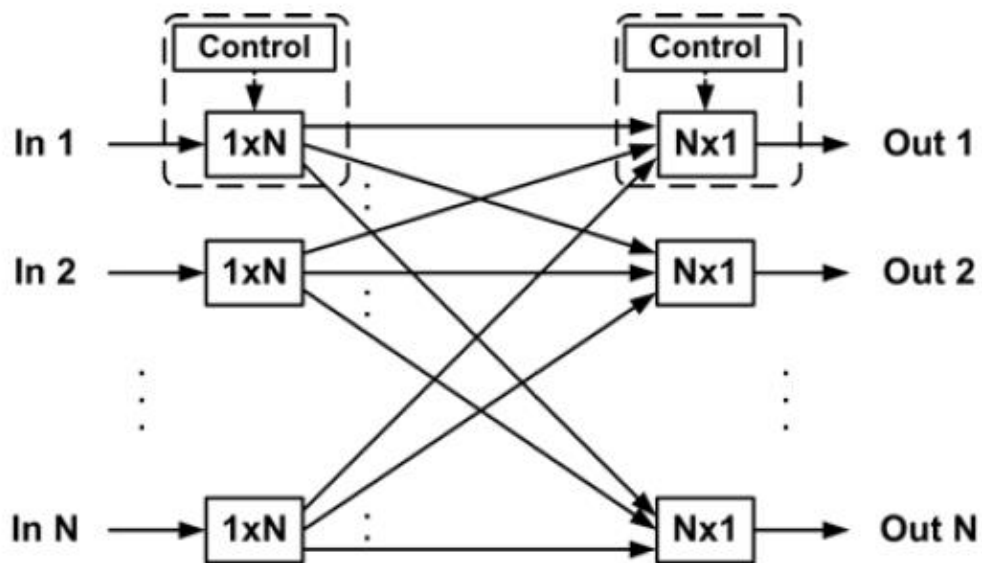
Hình 2. 5: Các trạng thái điều khiển của ở các chuyển mạch (2×2) trong cấu trúc-Benes

Ví dụ như khi muốn truyền một gói dữ liệu đi từ đầu vào 1 tới đầu ra 4. Đoạn cấu hình chuyển mạch của gói dữ liệu này sẽ là: 10010. Lỗi điều khiển sẽ phải tạo ra chuỗi bit này cho tất cả các gói được truyền đi tại cùng thời điểm rồi gửi đến cho các bộ chuyển mạch (2×2) tương ứng. Các bộ chuyển mạch sẽ chuyển tiếp gói tin đến đích dựa trên những thông tin điều khiển này (Minh họa ở hình 2.4). Thời gian điều khiển sẽ ảnh hưởng lớn đến trễ của hệ thống do trong khi hệ thống điều khiển thực hiện tính toán ma trận điều khiển, toàn bộ quá trình chuyển mạch sẽ bị ngừng lại, thông tin sẽ không được chuyển đi. Có thể dễ dàng nhận thấy ở cấu trúc của Benes, việc tăng số lượng đầu vào, đầu ra sẽ làm tăng số lượng các khối (2×2) trung gian ở giữa qua đó làm tăng số bit điều khiển cho mỗi gói tin hiệu, làm tăng thời gian cấu hình ma trận chuyển mạch. Tức là trễ điều khiển (thời gian cấu hình ma trận chuyển mạch) sẽ tăng khi N tăng [8].

Qua tính toán của tài liệu [1][8], thời gian điều khiển của hệ thống này phụ thuộc vào $N \cdot \log_2 N$ khi sử dụng giải thuật điều khiển looping. Với sự phức tạp của mô hình trung tâm dữ liệu hiện tại, trễ xử lý này là quá lớn và không thể chấp nhận được.

2.2.3. Kiến trúc Spanke

Kiến trúc chuyển mạch của Spanke là một kiến trúc hoàn toàn không nghẽn như hình 2.6. Nó sử dụng thành phần cơ bản là các bộ tách chủ động ($1 \times N$) và các bộ ghép chủ động ($N \times 1$). Theo mô hình lý tưởng của Spanke, những thành phần cơ bản này sẽ hoạt động độc lập, hệ thống hoàn toàn không nghẽn và kết nối giữa các đầu vào/đầu ra là điểm-điểm do những thành phần này tự cấu hình, điều khiển. Không cần thiết phải có sự thiết lập/tái cấu trúc ma trận chuyển mạch. Các đầu vào có thể tự chuyển dữ liệu tới bất kì đầu ra nào cần thiết bằng các bộ tách ($1 \times N$), các bộ ghép ($N \times 1$) có thể nhận dữ liệu từ nhiều đầu vào cùng một lúc và lựa chọn tín hiệu nào sẽ được chuyển tiếp tới đầu ra [3][8].



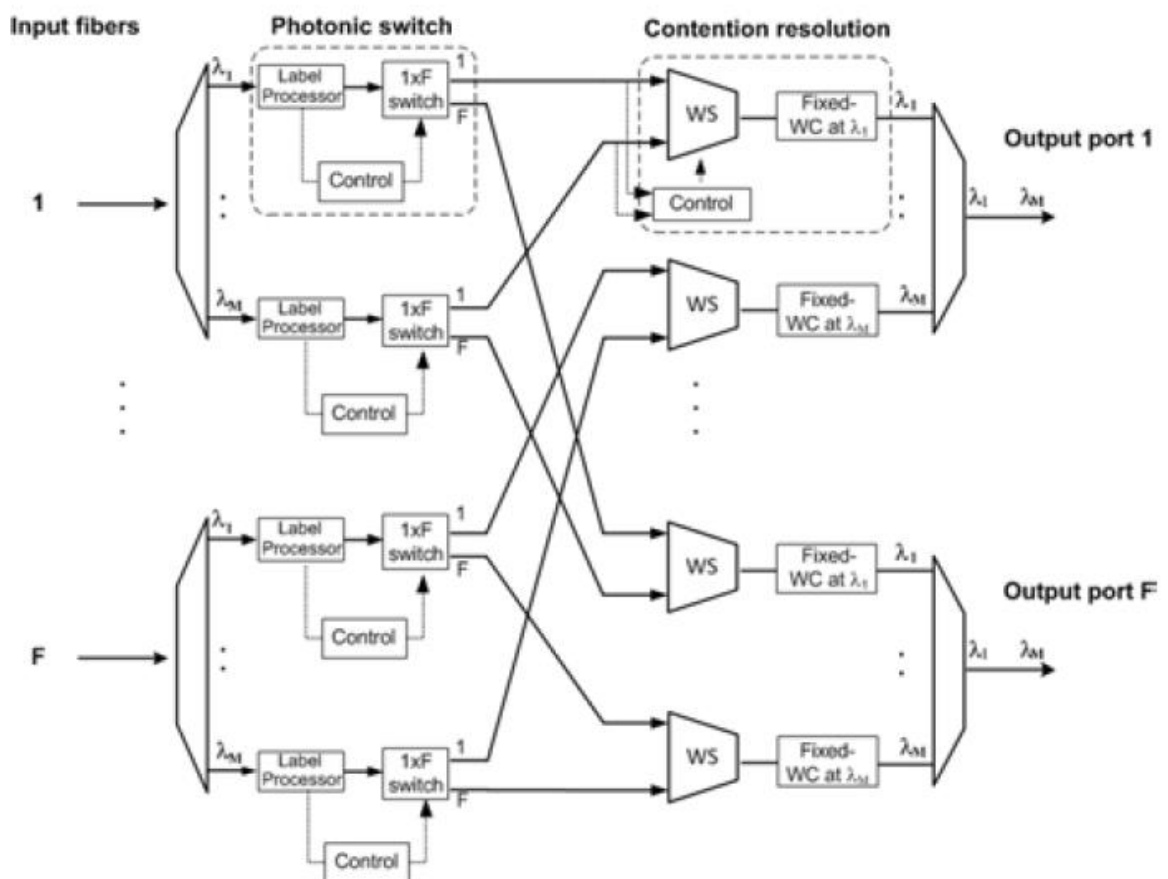
Hình 2. 6: Kiến trúc chuyển mạch Spanke sử dụng các bộ tách ($1 \times N$) và các bộ ghép ($N \times 1$) có khả năng tự điều khiển

Ví dụ như trong một mạng chuyển mạch (16×16), cần chuyển gói dữ liệu từ đầu vào 11 tới đầu ra 4 như ví dụ ở phần trước. Khác với kiến trúc Benes, khi bộ điều khiển trung tâm phải tính toán quá trình chuyển mạch cho tất cả các đầu vào rồi

chuyển đến cho mỗi nút trung gian, ở cấu trúc của Spanke, mỗi đầu vào 11 sẽ tự tính toán, phân tích rồi chuyển gói dữ liệu qua liên kết thích hợp đến đầu ra 4 là đích đến cần thiết. Qua đó, trễ xử lý của toàn bộ hệ thống sẽ chỉ bằng trễ xử lý của một bộ ghép/tách đặt ở đầu vào/ra [3][8].

Với quy mô vô cùng lớn của các trung tâm dữ liệu hiện nay, việc đưa vào ứng dụng mô hình lý tưởng của Spanke là không khả thi do yêu cầu lượng liên kết lớn giữa các đầu cuối. Ví dụ như một mô hình chuyển mạch quang (1024×1024), ta cần 1024, mỗi bộ phân chia của cần 1024 cổng, mỗi cổng này cần một đường dây để liên kết tới một trong 1024 cổng của 1 trong 1024 bộ ghép ở đầu ra [3].

Có thể giảm sự phức tạp của thiết kế thực tế bằng cách sử dụng kỹ thuật WDM vào mô hình Spanke, như đưa ra trên hình 2.7 [3].



Hình 2. 7: Kiến trúc Spanke kết hợp công nghệ WDM

Chuyển mạch quang này sẽ có F đầu vào (đầu ra) quang và F bộ ghép kênh (phân kênh) WDM tại mỗi đầu vào (đầu ra) để phân chia (kết hợp) các kênh bước sóng λ_1 đến λ_M . Vậy ta có mỗi chuyển mạch logic $F.M \times F.M$ (F sợi quang, mỗi sợi mang M kênh bước sóng). Kiến trúc này vẫn chưa đảm bảo xây dựng được kết nối điểm điểm giữa tất cả $F.M$ đầu vào/đầu ra logic. Tuy nhiên, các gói sẽ được đưa đến đúng sợi quang cần thiết, tức là tới đúng cụm máy của sever đích trong Trung tâm dữ liệu. Ở đây, các chuyển mạch đầu giá sẽ đảm nhiệm việc chuyển tiếp gói tin tới đúng sever cần thiết [3].

Phương pháp này sẽ đơn giản hóa việc thiết kế và sản xuất chuyển mạch quang. Xét việc xây dựng một chuyển mạch với 1024 cổng với kiến trúc sử dụng sợi quang đơn mode, như đã trình bày ở trên, chúng ta sẽ cần triển khai 1024 1×1024 chuyển mạch quang, điều này là không khả thi. Khi thực hiện bằng cách kết hợp công nghệ WDM với mỗi vật liệu quang truyền tải 32 kênh bước sóng khác nhau, ta sẽ chỉ cần 1024 $1 \times F$ chuyển mạch, với F bằng 32.

Một kiến trúc chuyển mạch được đưa ra có khả năng mở rộng và thời gian cấu hình không phụ thuộc vào số lượng cổng dựa trên hình thức điều khiển phân tán. Kiến trúc này gồm F đầu vào/ra và F Bộ tách/ghép kênh WDM ở mỗi đầu vào/ra đó để tách/ghép tín hiệu vào M kênh bước sóng. Mọi đầu vào có thể kết nối tự do tới tất cả các đầu ra, tranh chấp tín hiệu sẽ được giải quyết bằng các khối CRB đặt ở mỗi đầu ra của hệ thống.

Kết quả thử nghiệm cho thấy một bộ chuyển mạch 256×256 ($F=16$, $M=16$) có khả năng hoạt động với tốc độ 160 Gb/s trên mỗi kênh bước sóng cho tổng thông lượng ở mức 40 Tb/s trong khi trễ cấu hình luôn được giữ ở mức xấp xỉ 5ns không phụ thuộc số cổng và không bị ảnh hưởng bởi định dạng dữ liệu.

Việc sử dụng công nghệ WDM giúp loại bỏ được hạn chế kỹ thuật so với khi sử dụng công nghệ quang một bước sóng [3].

a) CRB lý tưởng

Khối CRB có tác dụng giải quyết tranh chấp bằng việc chuyển đổi bước sóng, đầu vào của bộ này yêu cầu V kênh đầu vào phân bố trên Z bước sóng khác nhau, ký hiệu từ $in1$ đến inV , và Z đầu ra, ký hiệu từ $out1$ đến $outZ$.

Khi có số lượng gói đến không lớn hơn Z , một CRB lý tưởng có thể đưa chúng đến đầu ra hoàn toàn không xảy ra tranh chấp. Tuy nhiên, không thể áp dụng lên thực tế do sẽ yêu cầu số lượng cổng và liên kết quá lớn. Ví dụ như cho một chuyển mạch có $F=M=32$, mỗi CRB sẽ cần 1024 bộ chuyển bước sóng ở đầu vào. Điều này không chỉ tốn kém, mà sẽ dẫn đến quá tải khi xử lý dữ liệu tại chỗ [3].

b) CRB áp dụng thực tế

Giờ đây, số lượng WS và FWC sẽ chỉ tăng tuyến tính theo số lượng cổng. Tức là với hệ thống có $F=M=32$, ta chỉ cần 32 WS và 32 FWC. Việc này không chỉ giảm đáng kể chi phí sản xuất mà còn giảm khối lượng tính toán cần thực hiện tại chỗ khi các WS có thể được điều khiển tự động, cho phép tạo nên một mô hình điều khiển phân tán chi tiết.

Trễ hệ thống lên nhỏ hơn $1\mu s$ bất kể số cổng và giá trị tải đầu vào. Thông số này tăng chậm theo số lượng cổng do tính tất yếu của việc tăng xác suất cần truyền lại ở số lượng cổng lớn. Tuy nhiên mức tăng chớ nên không đáng kể đối với các hệ thống có nhiều hơn 64 cổng.

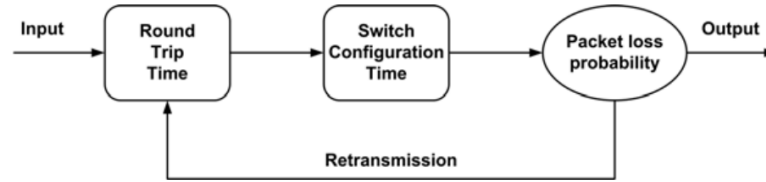
Thông lượng hệ thống hoàn toàn độc lập so với số cổng và tăng tuyến tính theo tải cho tới khi giá trị tải đạt mức 0.7. Và tương tự như trễ, không có sự khác biệt nhiều về trễ khi lượng cổng tăng lớn hơn 64.

Cả 2 thông số trên đều trở nên bão hòa khi tải tăng lớn hơn 0.7. Ngoài ra, việc tính toán trên đây không xét đến dung lượng bộ đệm, một nhân tố ảnh hưởng rất nhiều đến trễ khi có tải lớn [3].

2.3. Khảo sát hiệu năng

2.3.1. Mô hình dây chuyền

Thực hiện mô hình hóa hệ thống trong hình 2.1 thành một mô hình dây chuyền đơn giản để có thể tính toán trễ và thông lượng của hệ thống khi các kiến trúc chuyển mạch khác nhau được sử dụng. Chuyển mạch Benes và Spanke sẽ là hai đại diện tương phản của điều khiển tập trung và điều khiển phân tán. Hình 2.8 mô tả mô hình dây chuyền đơn giản được sử dụng để khảo sát hiệu năng trễ và thông lượng của các kiến trúc chuyển mạch quang [3].



Hình 2. 8: Sơ đồ mô hình dây chuyền sử dụng để nghiên cứu độ trễ và thông lượng của hệ thống chuyển mạch quang

Tiến tính toán trên khoảng cách host-switch là 40 m. Thời gian khứ hồi RTT (Round Trip Time) sẽ là 400ns (giả thiết một gói tin mất 5 ns để đi qua 1 m sợi quang). Chu kỳ gói là được thiết lập là 40 ns. Thời gian tái cấu hình trung bình ở mỗi chuyển mạch là 1 ns. Ở mỗi cổng vào, xác suất có dữ liệu đến (load hay tải) theo phân phối nhị thức (phân phối Bernoulli) sẽ được đặt cố định. Tất nhiên sẽ có xác suất xảy ra tranh chấp (Pcont: tức xác suất có hai hay nhiều gói được gửi đến cùng một đầu ra đồng thời). Coi như các đầu ra là như nhau [3].

Vậy xác suất ở mỗi đầu vào có một gói được gửi đến một đầu ra nhất định sẽ là load/N. Như vậy xác suất tranh chấp đầu ra của chuyển mạch NxN sẽ được tính [3]:

$$P_{cont} = \sum_{i=2}^N C_N^i \left(\frac{load}{N}\right)^i \left(1 - \frac{load}{N}\right)^{N-i} \quad (2.1)$$

Với i là số gói được gửi đến một cổng đầu ra trong một khe thời gian. Để tính toán trễ và thông lượng của hệ thống, chúng ta phải xét hai khoảng thời gian mà sau này sẽ được đề cập đến như là thời gian dịch vụ như sau [3]:

- a) RTT: khoảng thời gian ngắn nhất mà một gói tồn tại trong hệ thống. Một gói dữ liệu sẽ mất RTT/2 để đến được đầu ra nhưng nó chỉ có thể được coi là đã truyền thành công khi có một bản tin xác nhận được gửi về đến đầu vào (cũng mất RTT/2).
- b) Thời gian cấu hình (t_{switch}): khoảng thời gian trễ phụ thuộc vào kiến trúc chuyển mạch được sử dụng. Với kiến trúc Benes: $t_{\text{switch}} = N \log_2 N$ (ns). Còn kiến trúc Spanke: $t_{\text{switch}} = 1$ (ns).

Thêm vào đó, có thể xảy ra tranh chấp giữa các gói của nhiều đầu vào khác nhau được gửi đến cùng một đầu ra. Khi một gói trải qua tranh chấp và bị bỏ đi, nó cần phải được truyền lại. Tức là nó phải trải qua quá trình trước đó một lần nữa, gói này sẽ bị trễ thêm một khoảng là thời gian dịch vụ gồm RTT và t_{switch} . Xác suất tranh chấp của một gói nhất định ($P_{\text{cont_gp}}$) tại một trong N đầu vào của hệ thống được miêu tả [3]:

$$P_{\text{cont_gp}} = \sum_{i=1}^{N-1} C_{N-1}^i \left(\frac{\text{load}}{N} \right)^i \left(1 - \frac{\text{load}}{N} \right)^{N-i-1} \quad (2.2)$$

Với k là số gói đến từ N-1 đầu vào còn lại được gửi đến cùng một đầu ra. Tức là gói đang xét sẽ có tỉ lệ thua tranh chấp là $k/(k+1)$. Vậy, xác suất phải gửi lại (P_{retr}) của một gói sau khi trải qua tranh chấp được biểu diễn như sau [4]:

$$P_{\text{retr}} = \sum_{i=1}^{N-1} C_{N-1}^i \left(\frac{\text{load}}{N} \right)^i \left(1 - \frac{\text{load}}{N} \right)^{N-i-1} \frac{k}{k+1} \quad (2.3)$$

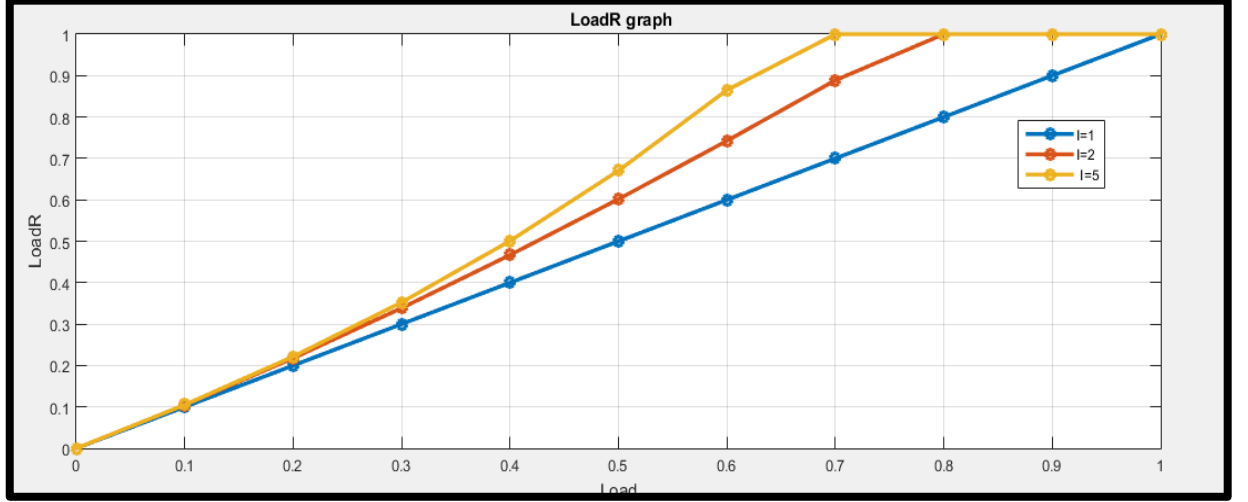
Với load biểu diễn khả năng có gói dữ liệu có gói dữ liệu tại đầu vào đang xét. Sau mỗi RTT, khả năng có gói ở đầu vào của hệ thống lại tăng lên P_{retr} do tải của hệ thống tăng lên vì phải truyền lại các gói tin bị mất do tranh chấp. Do vậy, ta phải xét thêm khái niệm tải thực load_R , thể hiện lượng thông tin mà hệ thống đang phải xử lý, bên cạnh tải (load) thể hiện lượng thông tin được đưa vào.

$$\text{load}_R(i) = \text{load} + P_{\text{retr}}(i-1) \quad (2.4)$$

Việc tăng xác suất có gói tin ở đầu vào cũng sẽ làm tăng xác suất truyền lại như sau [3]:

$$P_{Retr}(i) = load_R(i) \sum_{i=1}^{N-1} C_{N-1}^i \left(\frac{load_R(i)}{N} \right)^i \left(1 - \frac{load_R(i)}{N} \right)^{N-i-1} \frac{k}{k+1} \quad (2.5)$$

$load_R$ có thể được tính toán đệ quy bằng cách thay (2.5) vào (2.4) với điều kiện (i) $load_R(0)=load$ và (ii) $0 \leq load_R(i) \leq 1$.



Hình 2. 9: Thể hiện sự biến đổi của $load_R$ theo load với sự ảnh hưởng của những lần truyền trước (I) trên hệ thống với 4 cổng vào/ra.

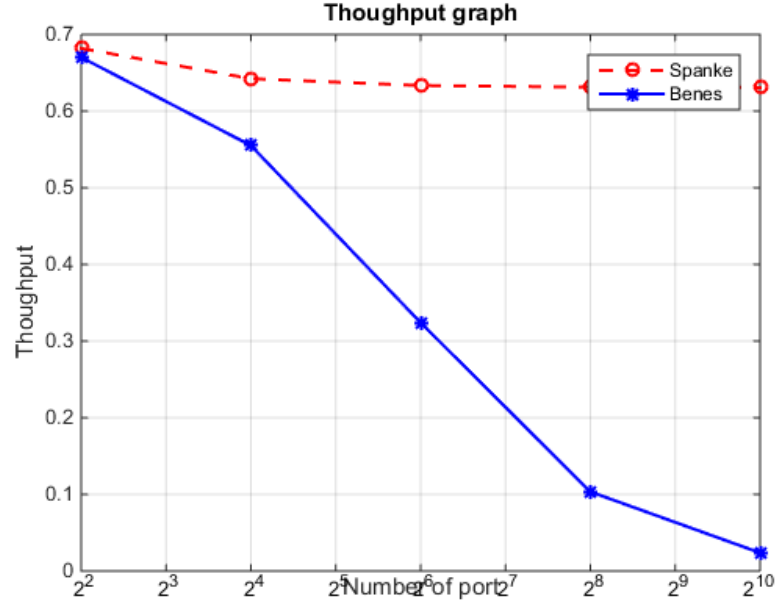
Hình 2.9 cho thấy hoạt động của $load_R$ như một hàm của tải, xem xét số lần lặp khác nhau (I) trong phương trình 2.4 đối với một hệ thống có bốn cổng đầu vào/đầu ra. Có thể thấy rằng khi số lần ảnh hưởng tăng lớn hơn 3, sự thay đổi về $load_R$ là không đáng kể, $load_R$ sẽ bằng 1 khi load tăng giá trị đến 0.8. Dưới điều kiện dữ liệu như vậy, bộ đệm của 1 hệ thống thực sẽ nhanh chóng bị làm đầy và việc tràn bộ đệm sẽ không thể tránh được. Tuy nhiên mô hình này của chúng ta sẽ không xét đến khía cạnh này và coi dung lượng bộ đệm là vô cùng.

2.3.2. Thông lượng

Tính toán thông lượng (tức là tỉ lệ băng thông hiệu dụng trên tổng băng thông) là khá đơn giản khi ta đã tính toán được tải thực. Thông lượng của hệ thống bằng 1 tại mỗi khe thời gian có ít nhất 1 gói được gửi tới đầu ra của hệ thống. Tuy nhiên thông lượng sẽ bị giới hạn bởi thời gian cấu hình t_{switch} do không có gói nào được gửi trong khoảng thời gian này. Thông lượng hệ thống được xác định dựa vào biểu thức sau [3]:

$$\text{Throughput} = \frac{RTT}{RTT + t_{\text{Switch}}} \sum_{k=1}^N C_N^k \left(\frac{\text{load}_R}{N} \right)^k \left(1 - \frac{\text{load}_R}{N} \right)^{N-k} \quad (2.6)$$

Công thức tổng quát 2.6 thể hiện xác suất có ít nhất 1 gói được gửi tới đầu ra tính toán dựa trên thời gian trễ do cấu hình ma trận chuyển mạch



Hình 2. 10: Thông lượng trung bình hệ thống thay đổi theo số cổng đầu vào trong 2 kiến trúc chuyển mạch quang Spanke và Benes

Hình 2.10 so sánh thông lượng trung bình tính toán từ công thức 2.6 của 2 kiến trúc đang xét với $\text{load}_R=1$. Ta thấy thông lượng trong trường hợp sử dụng kiến trúc Benes phụ thuộc rất nhiều vào số lượng cổng và giảm rất nhanh khi kích thước ma trận chuyển mạch tăng. Còn thông lượng khi sử dụng kiến trúc Spanke hầu như giữ nguyên không đổi. Tuy ta có thể thấy một sự giảm nhẹ đối với những ma trận chuyển mạch lớn, nhưng hiện tượng này có thể giải thích bằng việc nghiệm nhiên xác suất tranh chấp sẽ tăng lên khi số lượng cổng tăng, dẫn đến thông lượng giảm chứ không phải do ảnh hưởng từ kiến trúc.

2.3.3. Trễ

Việc tính toán trễ sẽ phức tạp hơn do mô hình phân tích không tính toán đến dung lượng bộ đệm, trong khi đây là một yếu tố tác động rất nhiều đến trễ hệ thống. Tuy nhiên, phần này sẽ đưa ra một mô hình đơn giản để có thể tính toán tổng quát và

so sánh trễ khi sử dụng các kiến trúc chuyển mạch khác nhau cho cho OPS. Ta sử dụng xác suất truyền lại tối đa ($P_{Retrmax}$) và đặt load = 1 để tính toán đường bao trên của trễ hệ thống trung bình (latencyUB). Vậy, latencyUB hiệu dụng có thể được tính toán như sau [3]:

$$\text{latency UB} = \frac{RTT + t_{switch}}{1 - P_{RetrMax}} \quad (2.7)$$

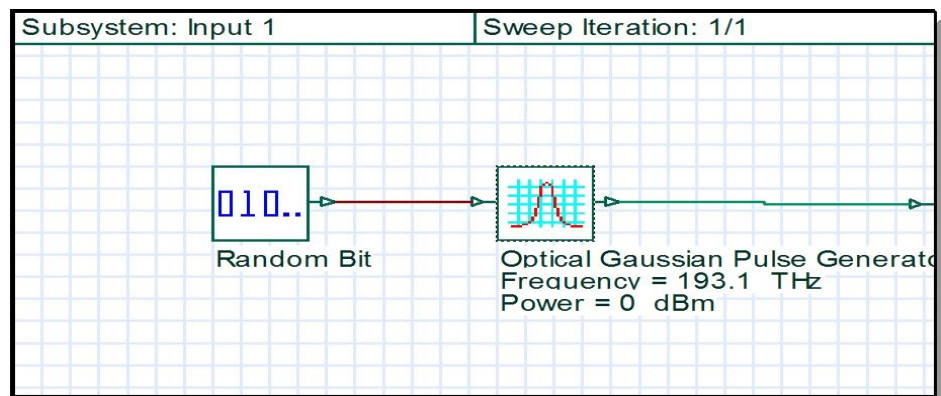
Trong phần sau, ta sử dụng phần mềm Optisystem mô phỏng hai kiến trúc chuyển mạch quang Benes và Spanke để tính toán thông số trễ, so sánh với công thức 2.7 vừa đưa ra.

a) Trễ trong kiến trúc Benes

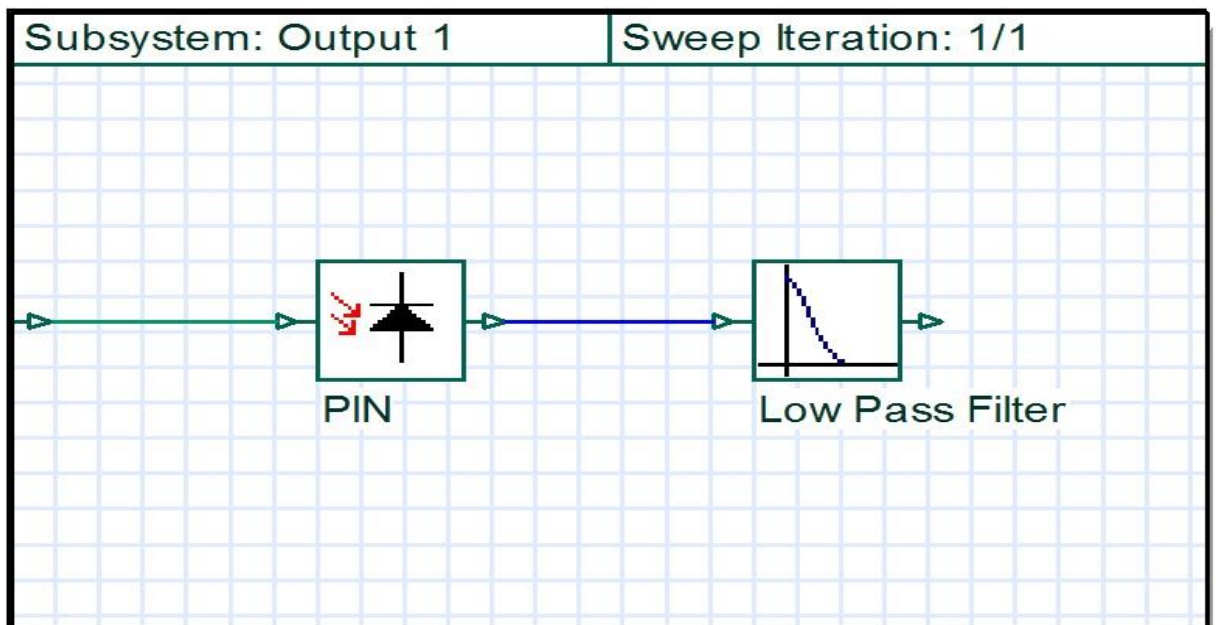
Với kiến trúc Benes ta xem xét ba kịch bản với số cổng đầu vào/đầu ra lần lượt là 4-8-16 cổng. Các thông số kỹ thuật được áp dụng trong các kịch bản xem xét như đưa ra trong hình 2.11 và chi tiết kỹ thuật các khối được ra trong hình hình 2.12, hình 2.13 và hình 2.14. Từ Hình 2.15, hình 2.16 và hình 2.17 là các kiến trúc Benes tương ứng có 4, 8 và 16 cổng vào/ra. Kết quả đo trễ của hệ thống dùng chuyển mạch Benes 4,8 và 16 cổng vào/đầu ra như tương ứng trên hình 2.19, hình 2.20 và hình 2.21.

Name	Value	Units
Simulation window	Set bit rate	
Reference bit rate	<input checked="" type="checkbox"/>	
Bit rate	100000000	Bits/s
Time window	1.28e-006	s
Sample rate	6400000000	Hz
Sequence length	128	Bits
Samples per bit	64	
Number of samples	8192	

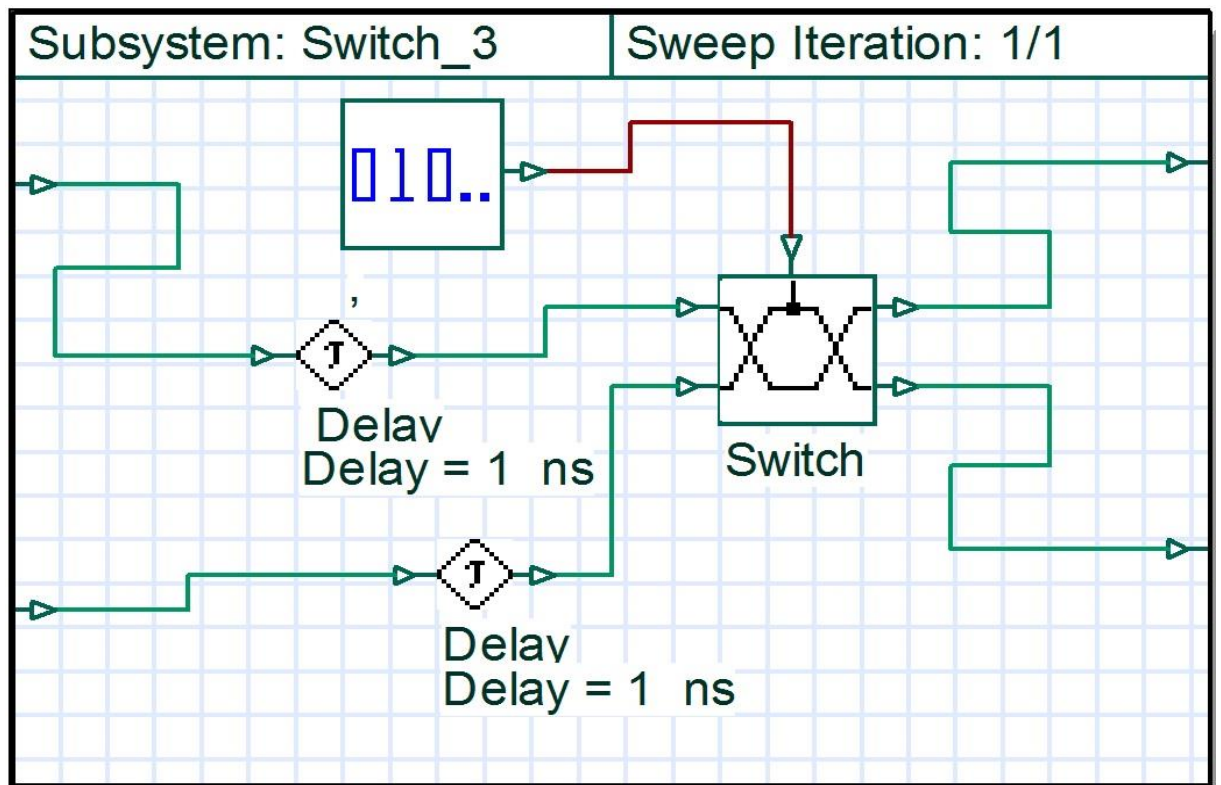
Hình 2. 11: Thông số kỹ thuật áp dụng trong các kịch bản mô phỏng.



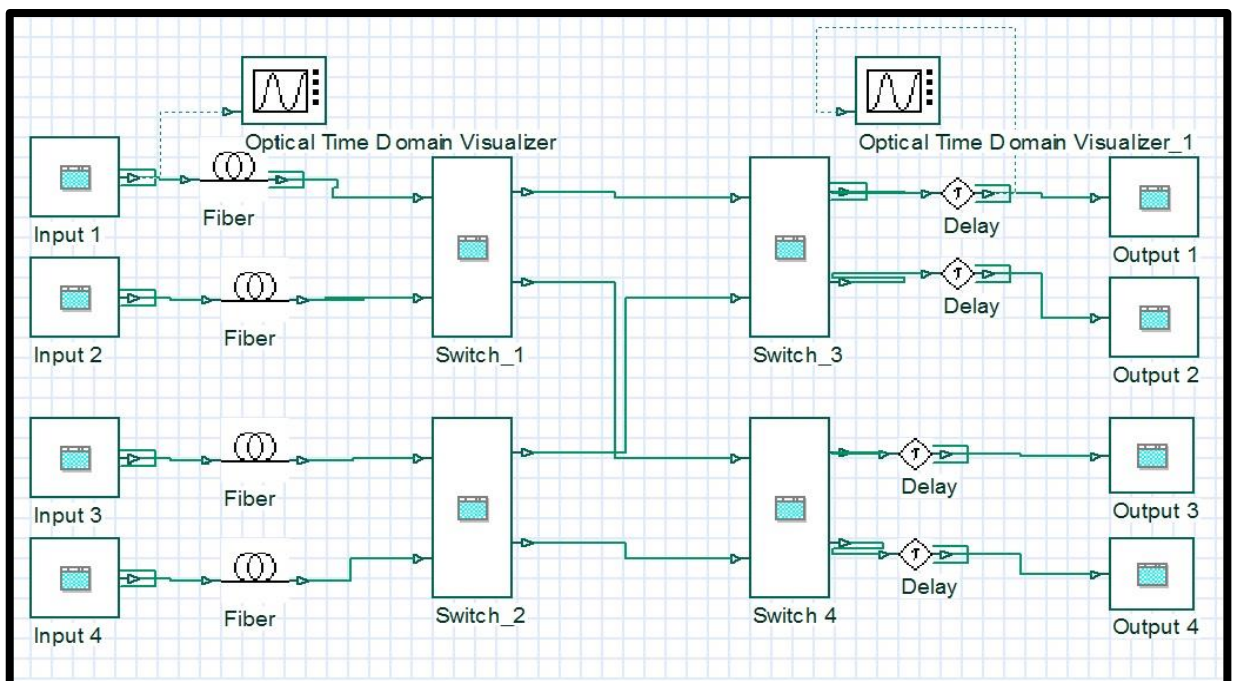
Hình 2. 12: Chi tiết kỹ thuật khối đầu vào



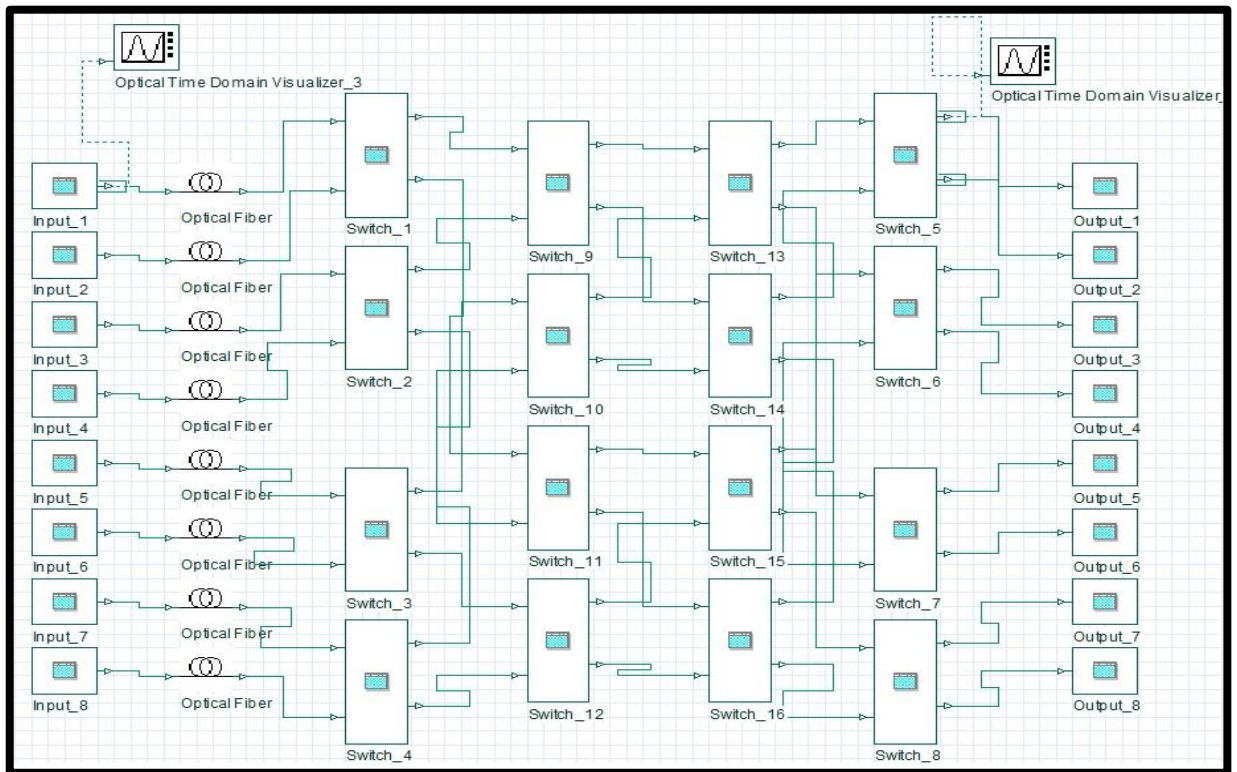
Hình 2. 13: Chi tiết kỹ thuật khối đầu ra.



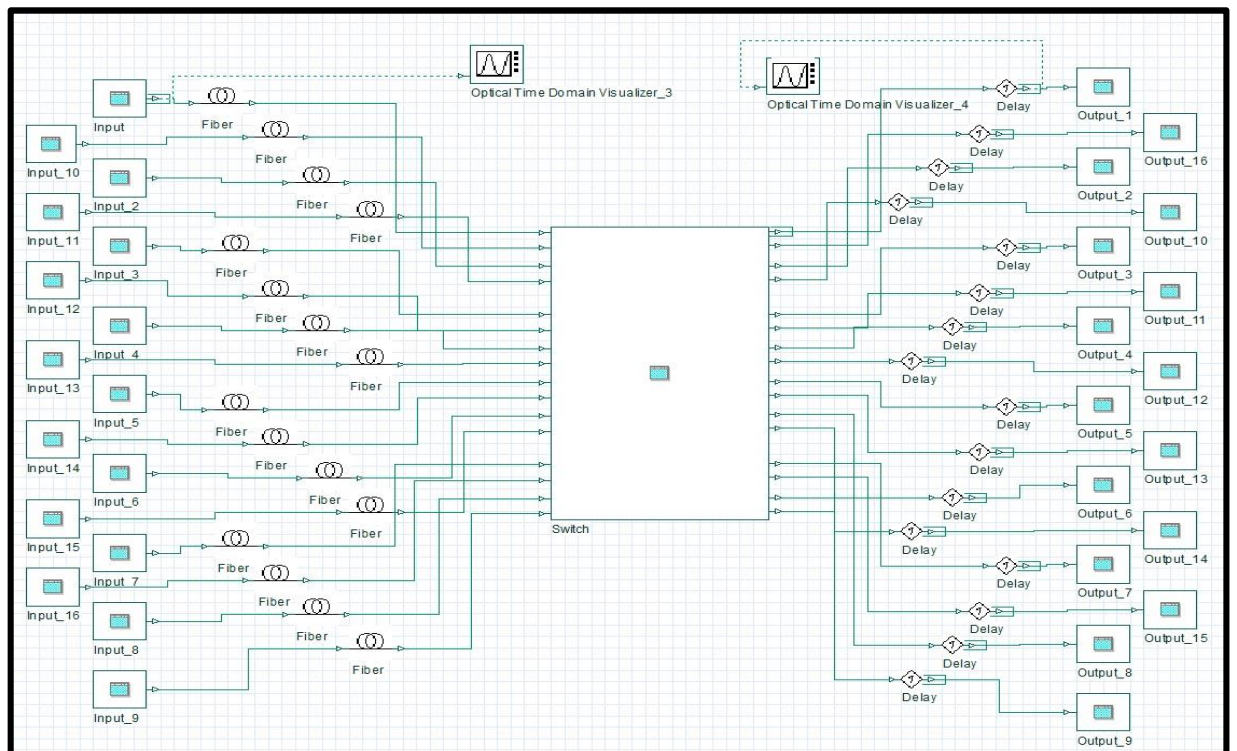
Hình 2. 14: Chi tiết kỹ thuật khối chuyển mạch.



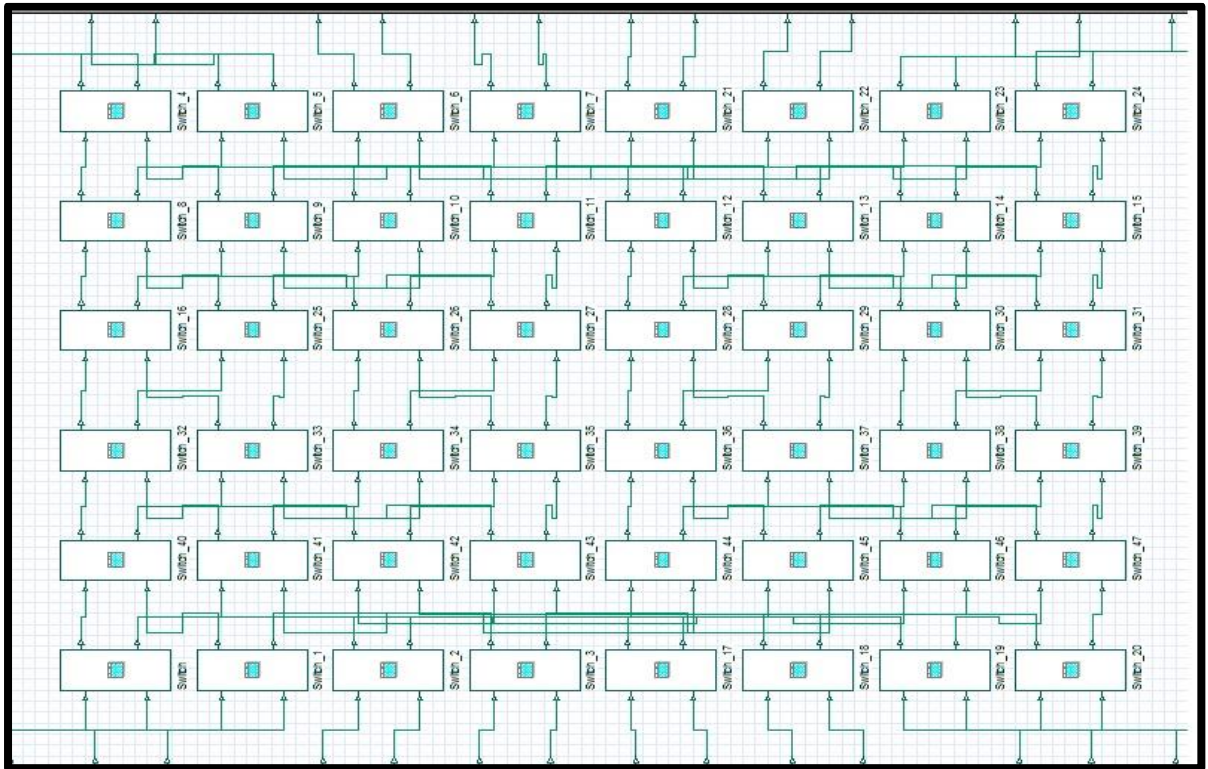
Hình 2. 15: Kiến trúc Benes 4 đầu vào/đầu ra.



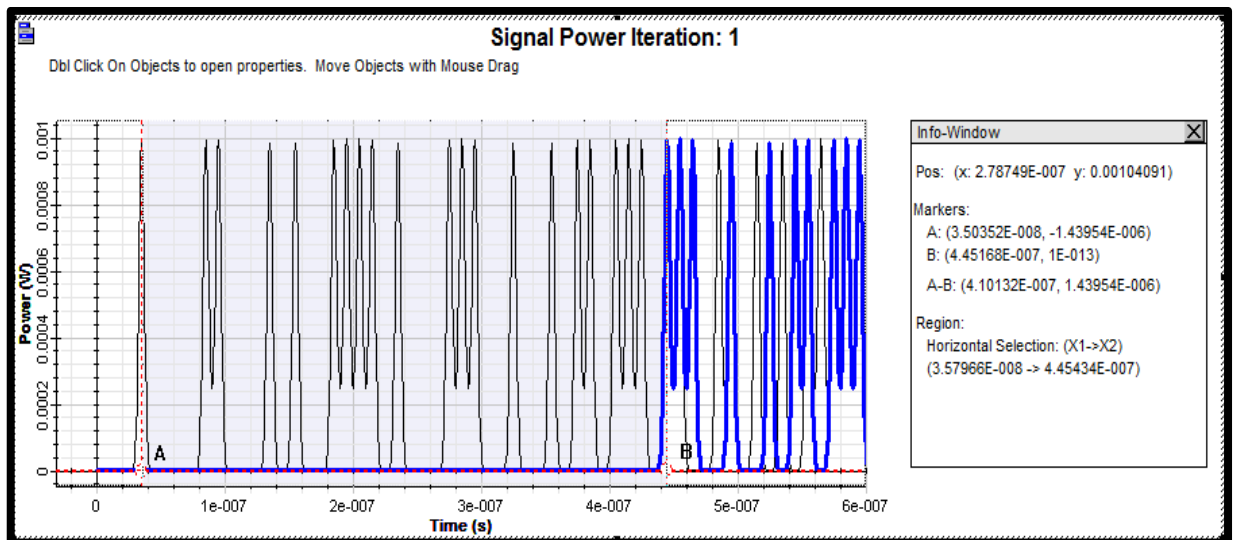
Hình 2. 16: Kiến trúc Benes 8 đầu vào/đầu ra



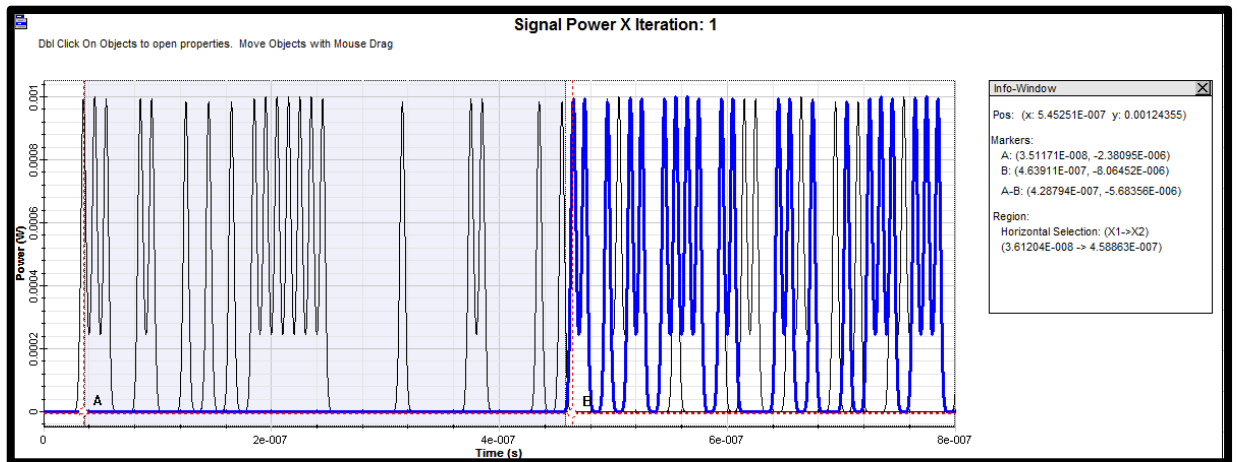
Hình 2. 17: Kiến trúc Benes 16 đầu vào/đầu ra.



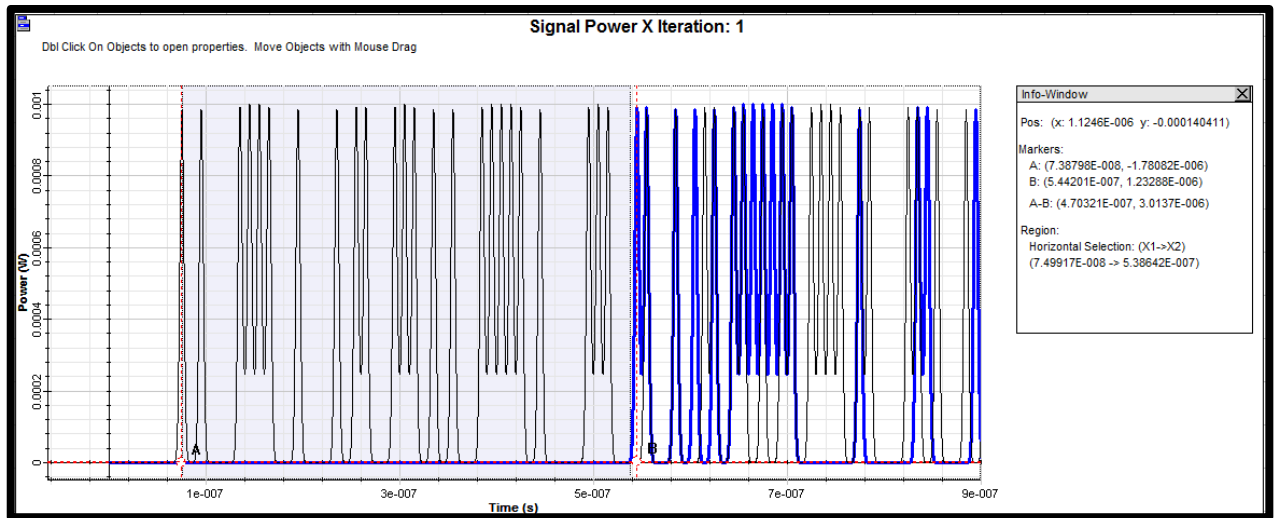
Hình 2. 18: Chuyển mạch trong kiến trúc Benes 16 đầu vào/đầu ra.



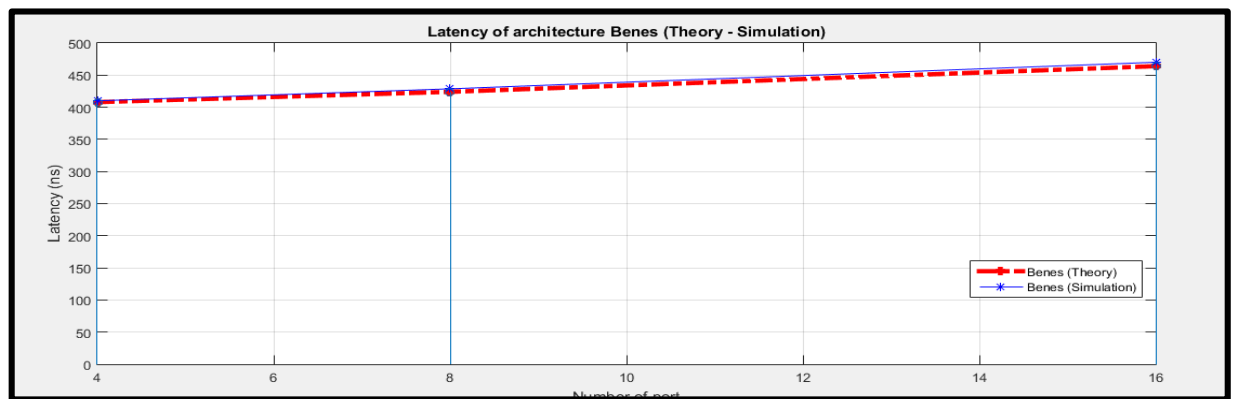
Hình 2. 19: Trễ của hệ thống dùng Benes 4 đầu vào/đầu ra.



Hình 2. 20: Trễ của hệ thống dùng Benes 8 đầu vào/đầu ra.



Hình 2. 21: Trễ của hệ thống dùng Benes 16 đầu vào/đầu ra



Hình 2. 22: Trễ của kiến trúc Benes theo lý thuyết và theo mô phỏng.

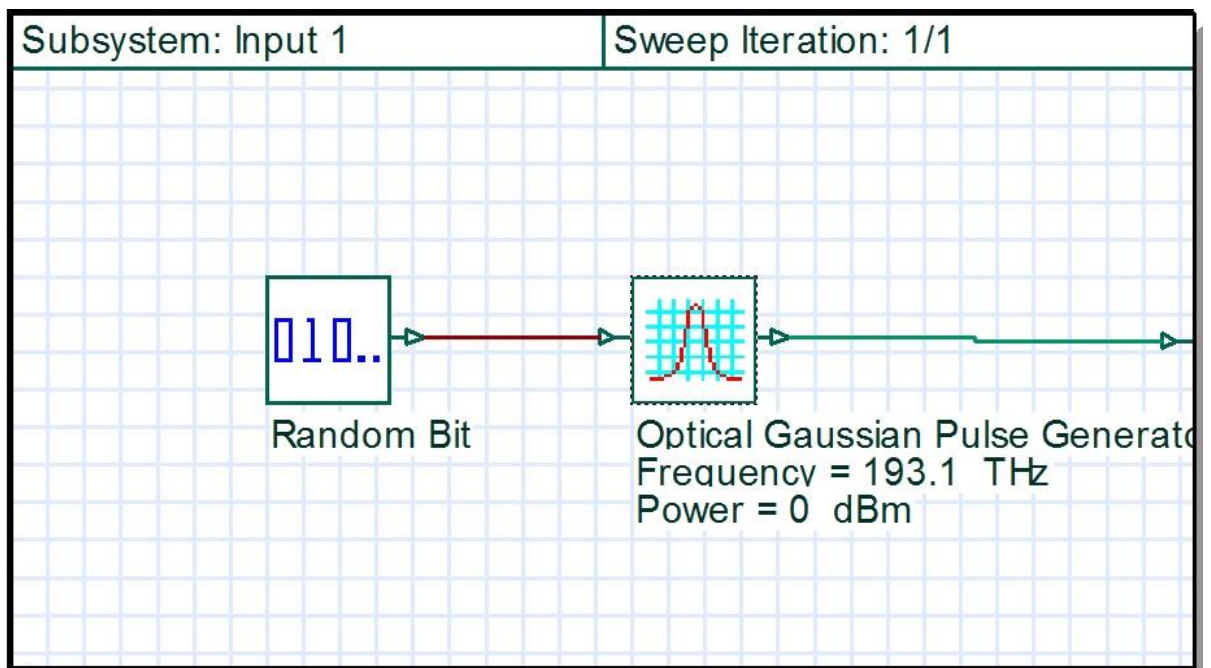
Hình 2.22 biểu thị kết quả trễ của kiến trúc chuyển mạch Benes theo lý thuyết và theo mô phỏng. Từ hình 2.22 có thể thấy rõ rằng trễ của hệ thống sử dụng Benes tính toán theo công thức 2.7 khá sát với mô phỏng hệ thống thực tế bằng Optisystem. Trong các phần tiếp theo ta sẽ sử dụng công thức 2.7 để tính toán đánh giá hiệu năng của kiến trúc chuyển mạch Benes với kiến trúc chuyển mạch Spanke.

b) Trễ của kiến trúc Spanke

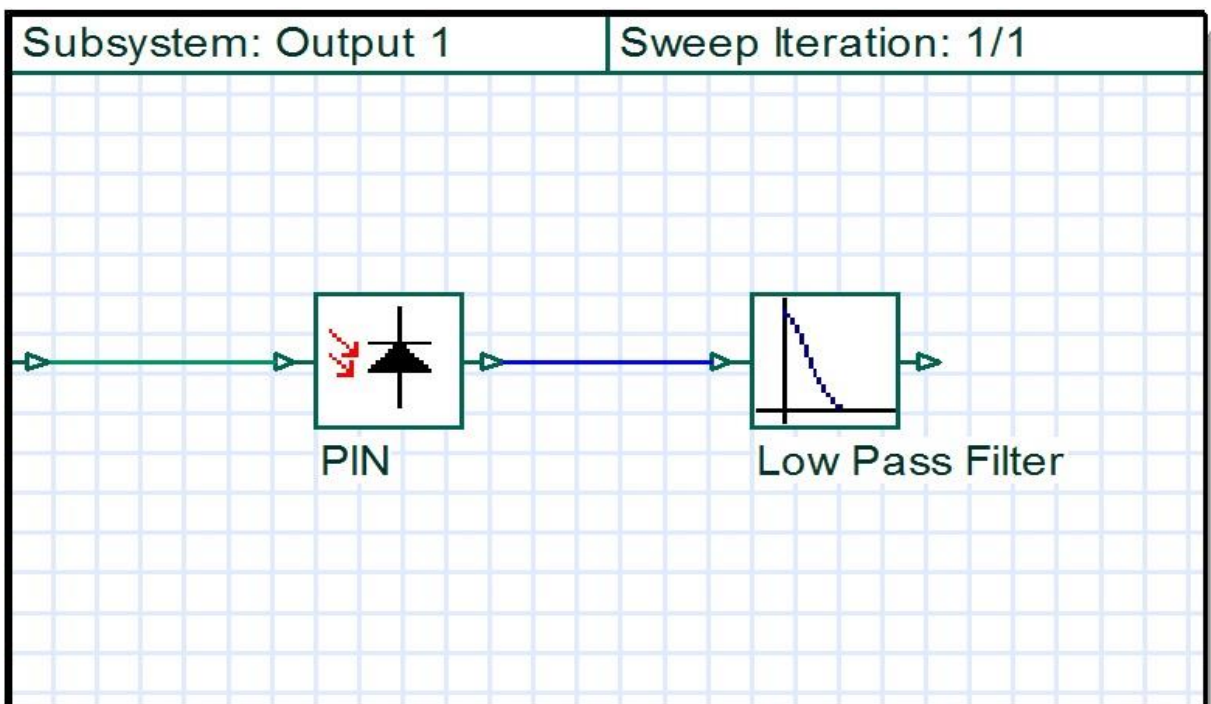
Với kiến trúc Spanke ta xem xét ba kịch bản với số cổng đầu vào/đầu ra lần lượt là 4, 8, 16 và 128 cổng. Các thông số kỹ thuật được áp dụng trong các kịch bản xem xét như đưa ra trong hình 2.23, hình 2.24 và hình 2.25. Hình 2.26, hình 2.27, hình 2.28 và hình 2.29 là các kiến trúc chuyển mạch quang Spanke tương ứng có 4, 8, 16 và 128 cổng vào/ra. Kết quả đo trễ của hệ thống dùng chuyển mạch Benes 4, 8, 16 và 128 cổng vào/đầu ra như tương ứng trên hình 2.30, hình 2.31, hình 2.32 và hình 2.33.

Name	Value	Units
Simulation window	Set bit rate	
Reference bit rate	<input checked="" type="checkbox"/>	
Bit rate	100000000	Bits/s
Time window	1.28e-006	s
Sample rate	6400000000	Hz
Sequence length	128	Bits
Samples per bit	64	
Number of samples	8192	

Hình 2. 23: Thông số kỹ thuật áp dụng trong các kịch bản mô phỏng

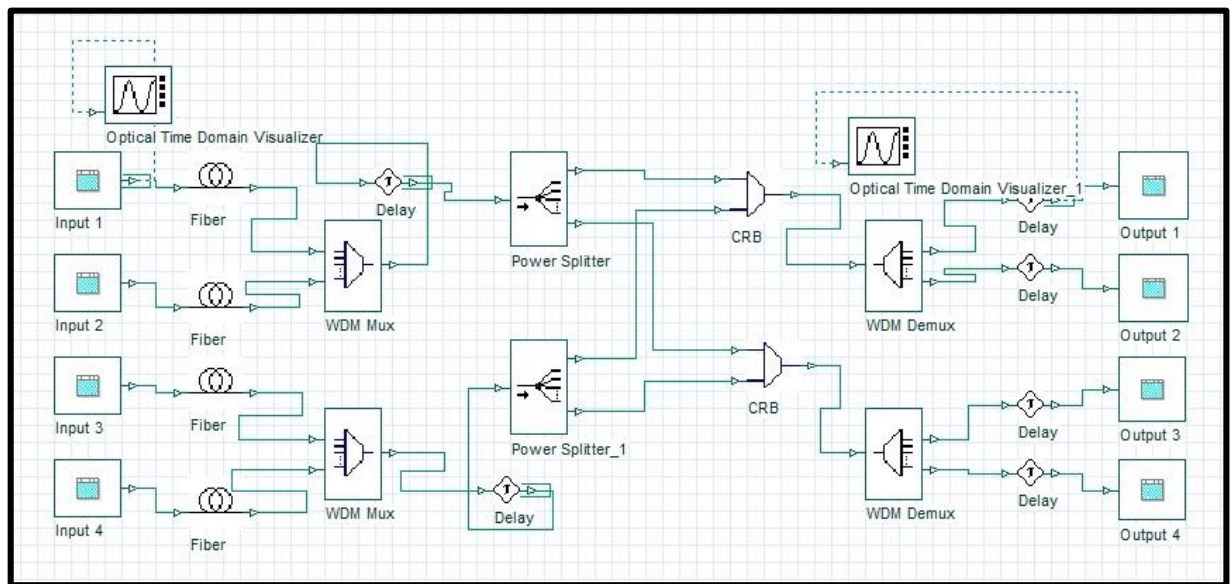


Hình 2. 24: Chi tiết kỹ thuật khối đầu vào.

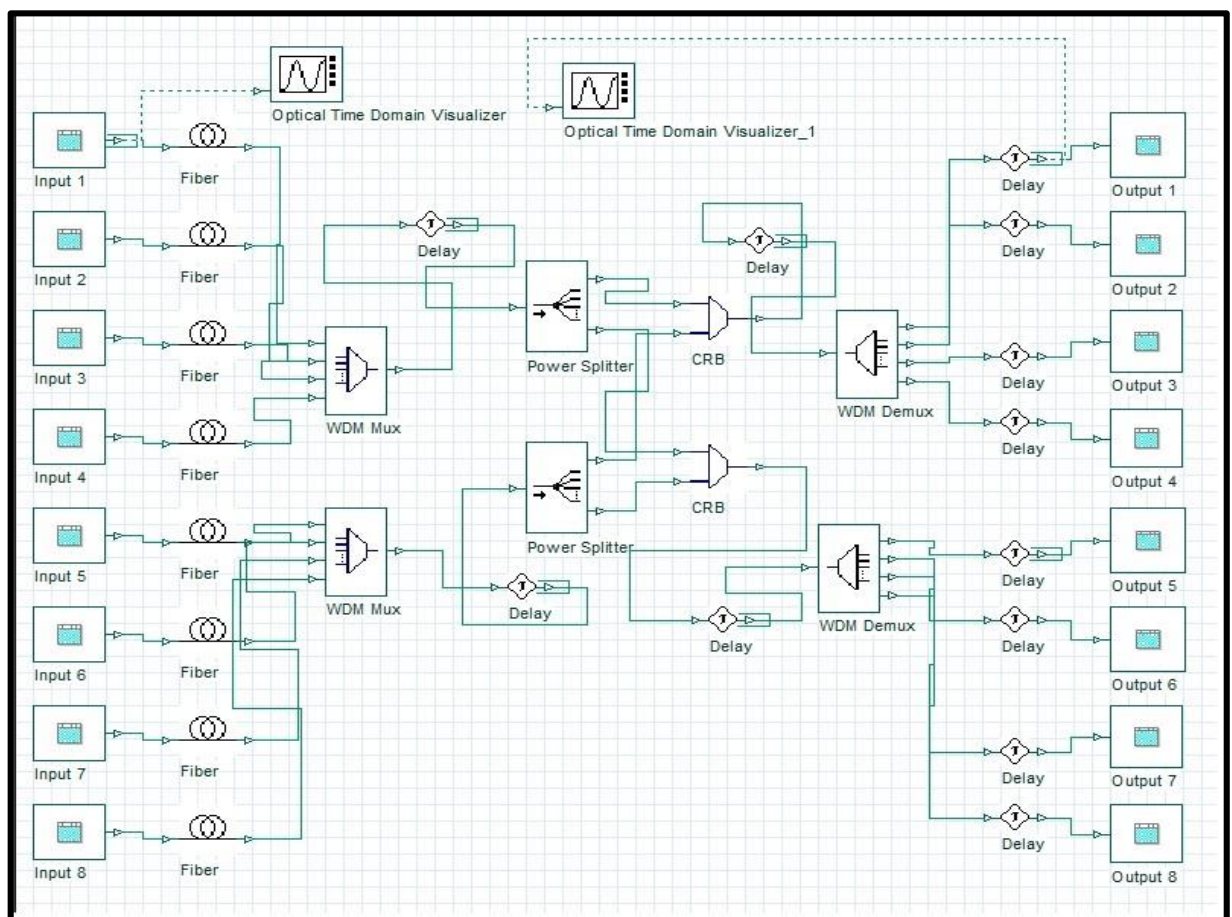


Hình 2. 25: Chi tiết kỹ thuật khối đầu ra.

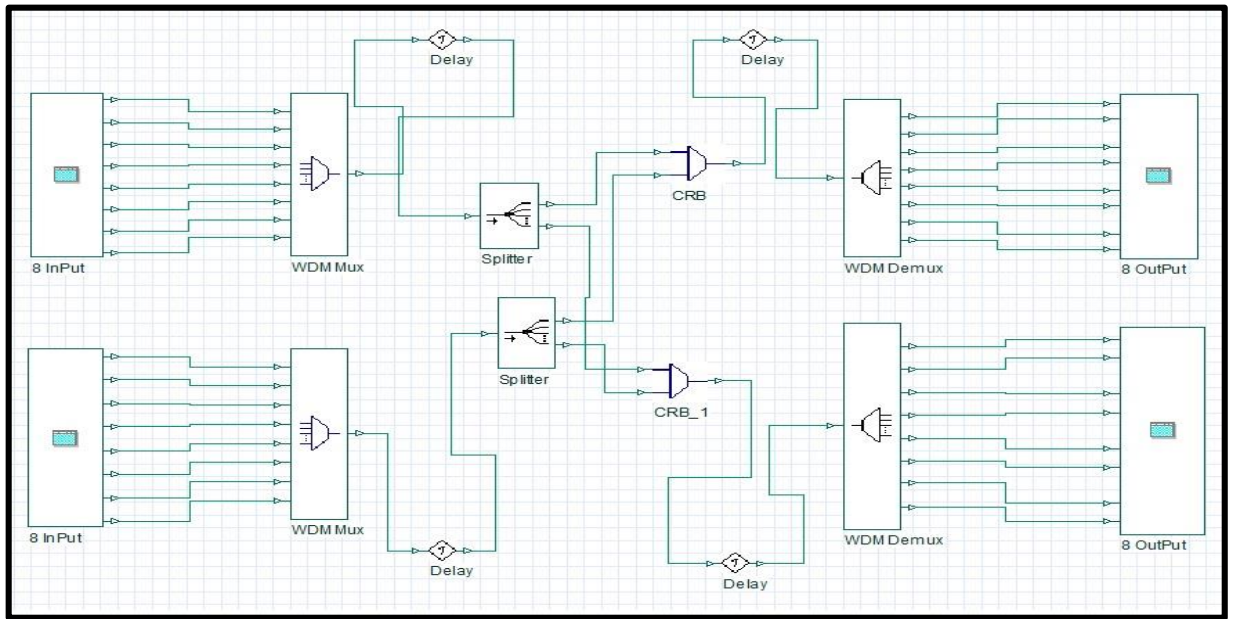
Trong chương trình mô phỏng này, mỗi tín hiệu đầu vào sẽ được đưa lên một bước sóng khác nhau để ghép lên WDM.



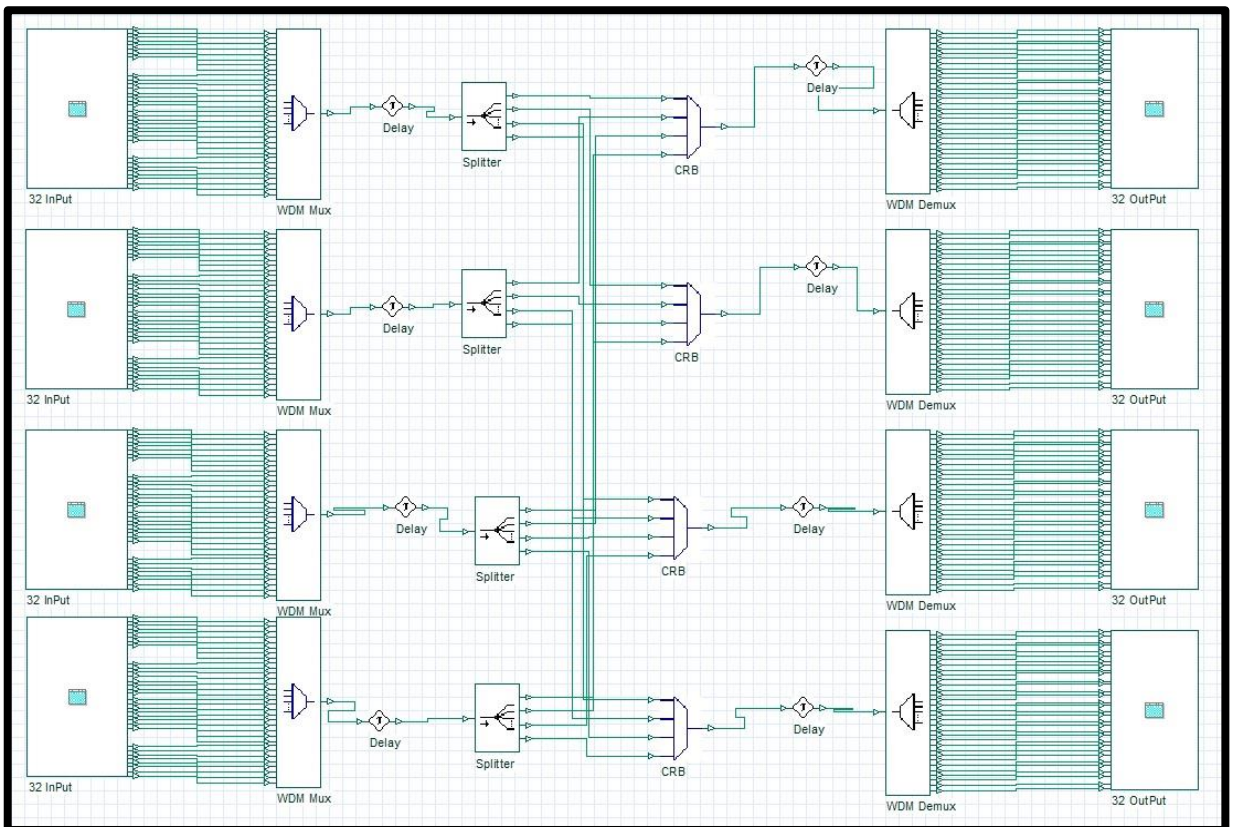
Hình 2. 26: Kiến trúc Spanke 4 đầu vào/đầu ra.



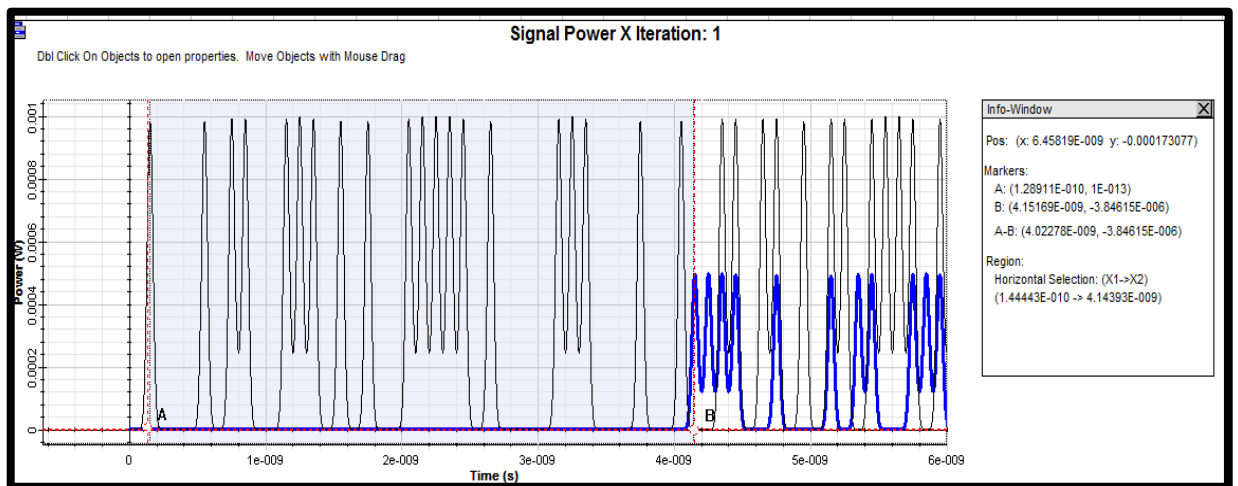
Hình 2. 27: Kiến trúc Spanke 8 đầu vào/đầu ra.



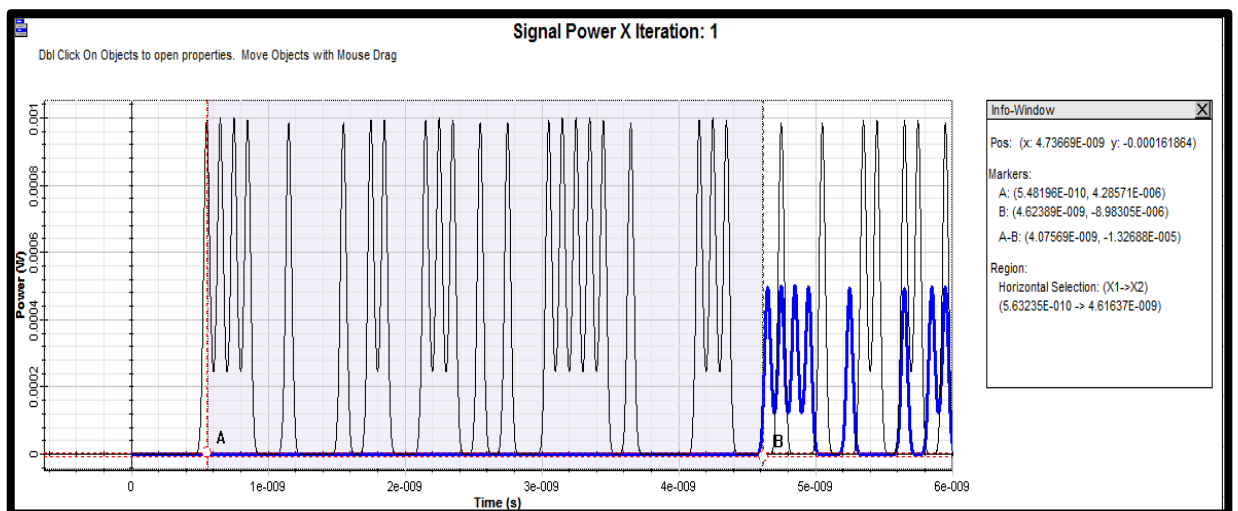
Hình 2. 28: Kiến trúc Spanke 16 đầu vào/đầu ra.



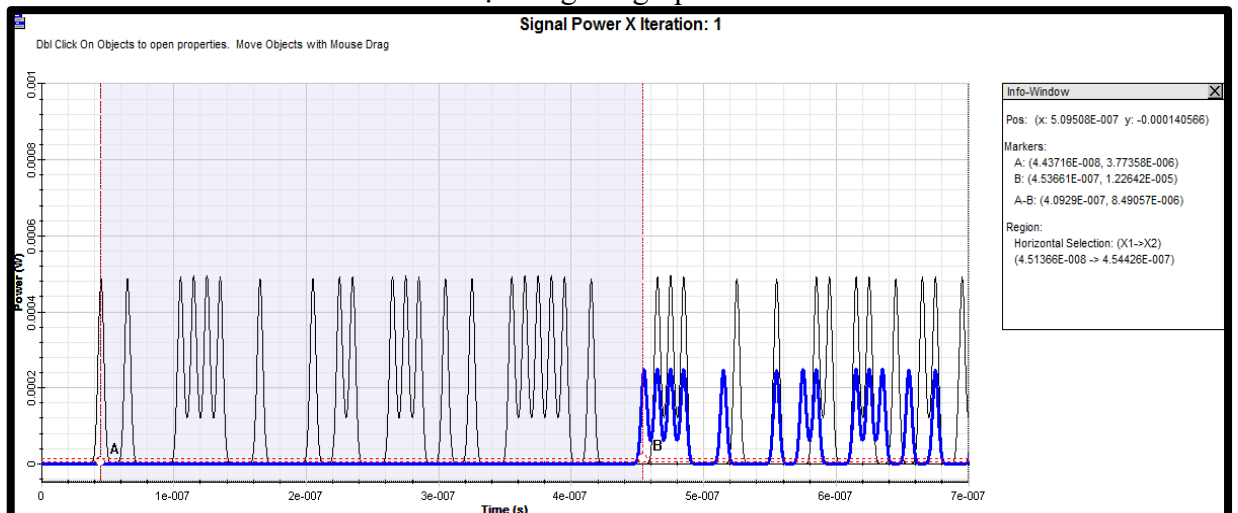
Hình 2. 29: Kiến trúc Spanke 128 đầu vào/đầu ra.



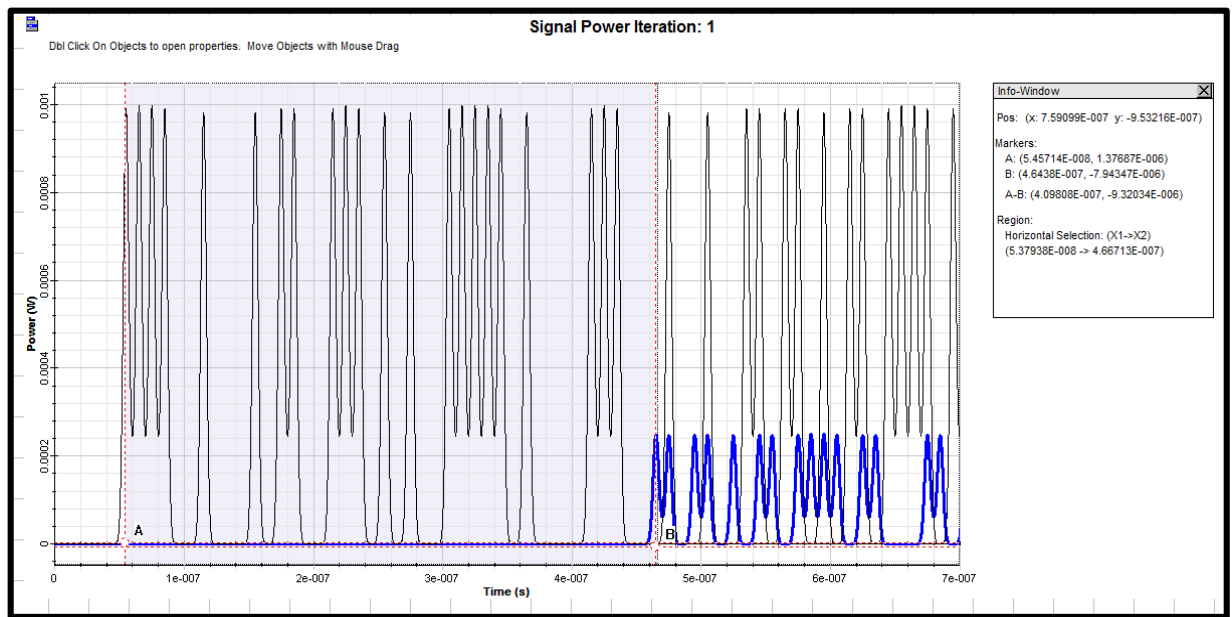
Hình 2. 30: Trễ của hệ thống dùng Spanke 4 đầu vào/đầu ra.



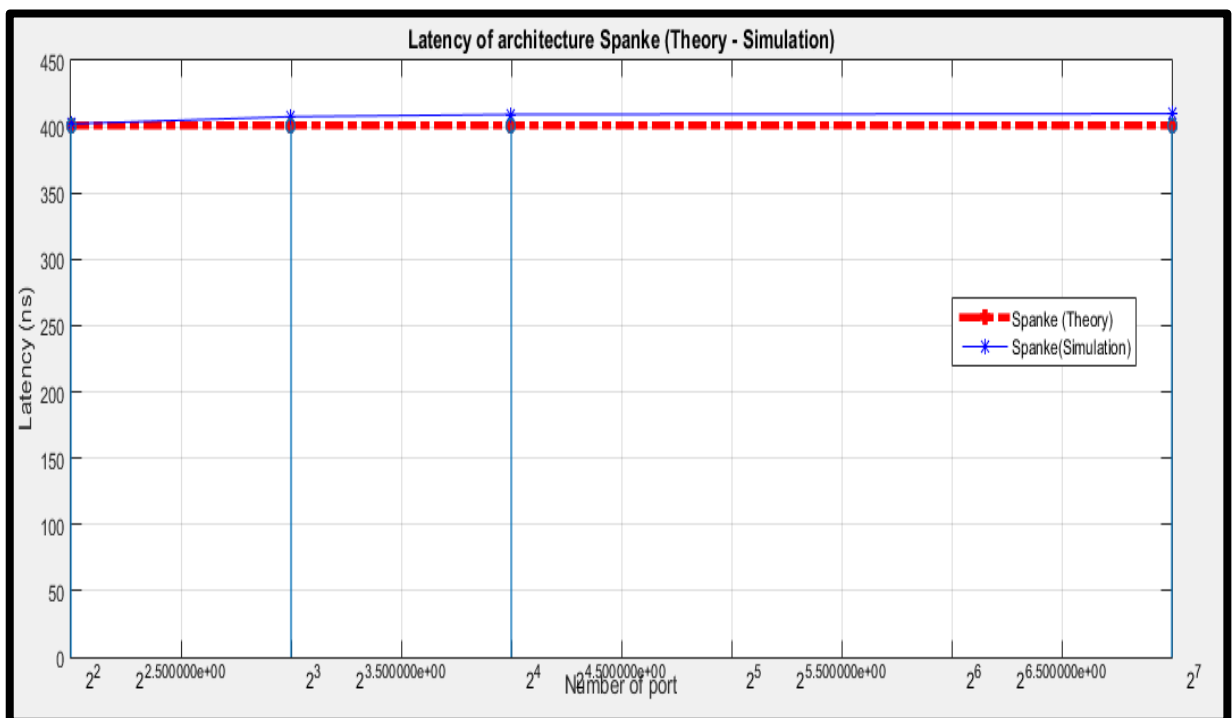
Hình 2. 31: Trễ của hệ thống dùng Spanke 8 đầu vào/đầu ra.



Hình 2. 32: Trễ của hệ thống dùng Spanke 16 đầu vào/đầu ra.



Hình 2. 33: Trễ của hệ thống dùng Spanke 128 đầu vào/đầu ra.



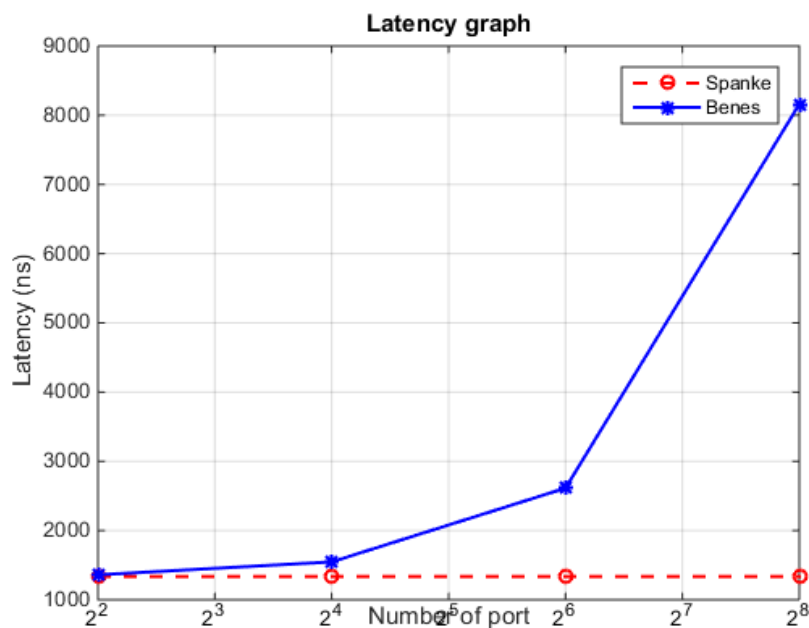
Hình 2. 34: Trễ của kiến trúc Spanke theo lý thuyết và theo mô phỏng.

Hình 2.34 biểu thị kết quả trễ của kiến trúc chuyển mạch Spanke theo lý thuyết và theo mô phỏng. Hình 2.34 cho thấy rõ rằng trễ của hệ thống sử dụng Spanke tính toán theo công thức 2.7 khá sát với mô phỏng hệ thống thực tế bằng Optisystem.

Trong các phần tiếp theo ta sẽ sử dụng công thức 2.7 để tính toán đánh giá hiệu năng của kiến trúc Spanke với kiến trúc Benes.

c) Trễ của hệ thống sử dụng Spanke so với hệ thống sử dụng Benes

Hình 2.35 biểu thị kết quả trễ của hệ thống sử dụng chuyển mạch quang Spanke và hệ thống sử dụng chuyển mạch quang Benes. Từ hình 2.35 cho thấy rõ ràng hiệu năng của hệ thống sử dụng chuyển mạch quang Benes giảm một cách rõ ràng khi kích thước ma trận chuyển mạch tăng lên. Trong khi kiến trúc chuyển mạch quang Spanke luôn duy trì trễ hệ thống ở mức dưới 1us dù lượng công sử dụng là bao nhiêu. Với việc trễ tối đa cho phép của nhiều dịch vụ trong môi trường DC là 1us, kiến trúc chuyển mạch quang Benes sử dụng giải thuật loop không thể đạt được yêu cầu này với số lượng cổng lớn hơn 16 trong khi kiến trúc chuyển mạch quang Benes nâng cấp cũng chỉ có thể đáp ứng yêu cầu với 64 cổng.



Hình 2. 35: Trễ của hệ thống sử dụng Spanke và hệ thống sử dụng Benes

Như vậy, phần tiếp theo sẽ chỉ xem xét nghiên cứu kiến trúc chuyển mạch quang Spanke do trễ là một yêu cầu rất quan trọng những ứng dụng tính toán hiệu năng cao.

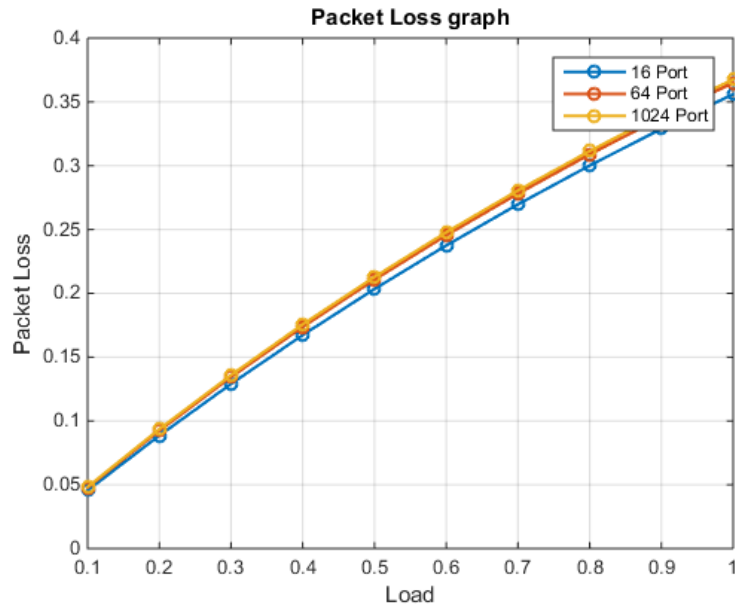
2.3.4 Mất gói trong hệ thống không có đệm

Hệ thống phân tích dùng ở trên đây không thể tính toán được độ mất gói của hệ thống do đã đặt dung lượng bộ đệm là vô hạn. Vậy, để tính toán tỉ lệ mất gói tại CRB, ta sẽ loại bỏ hoàn toàn quá trình truyền lại, tức là đặt dung lượng bộ đệm bằng 0.

Ta có công thức tính toán tỷ lệ mất gói trong hệ thống sử dụng chuyển mạch Spanke kết hợp WDM như sau:

$$\text{Packetloss} = \frac{\sum_{k=2}^M C_M^k \left(\frac{\text{load}_R}{F}\right)^k \left(1 - \frac{\text{load}_R}{F}\right)^{M-k} (k-1)}{M \frac{\text{load}_R}{F}} \quad (2.8)$$

Từ số thể hiện xác suất có 2 hoặc nhiều gói tới các đầu vào của một WS và số lượng các gói sẽ mất nếu có k gói đến là (k-1). Mẫu số là ước tính số lượng gói đến một WS.



Hình 2. 36: Tỷ lệ mất gói thay đổi theo tải và số cổng trong mô hình kiến trúc chuyển mạch Spanke kết hợp WDM

Hình 2.36 biểu thị tỷ lệ mất gói phụ thuộc theo tải của mô hình kiến trúc Spanke kết hợp WDM với $F=4, 8, 32$ và giả thiết $M=F$, nghĩa là tương ứng chuyển mạch có 16, 64 và 1024 cổng vào/ra logic. Từ hình 2.36 có thể thấy rõ khi tải đầu vào

tăng thì tỷ lệ mất gói càng tăng và khi số lượng cổng vào/ra tăng lên thì tỷ lệ mất gói tăng. Tuy nhiên khi số lượng cổng vào/ra tăng với số lượng lớn hơn 64 thì tỷ lệ mất gói tăng không đáng kể.

2.4 Kết luận chương 2

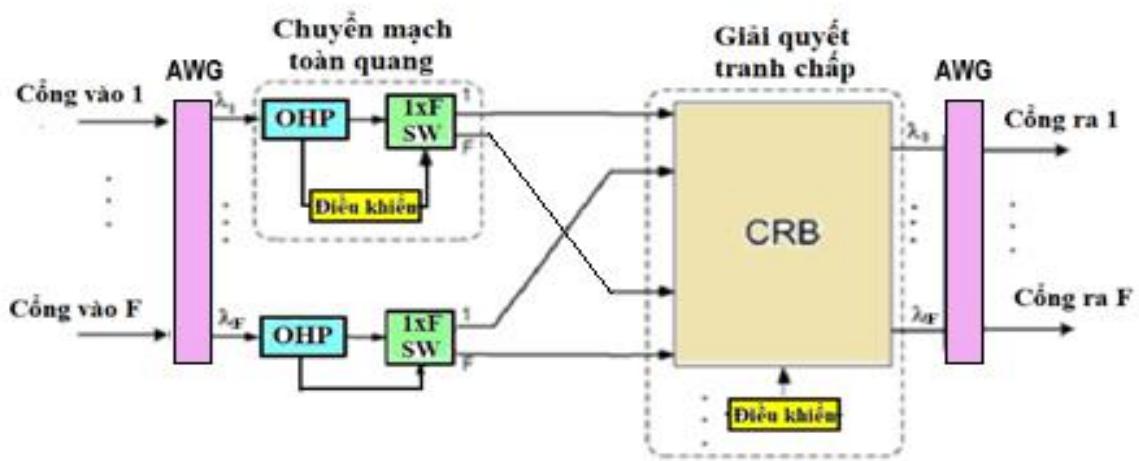
Trong chương này đã trình bày cụ thể các vấn đề liên quan đến ứng dụng quang học trong các mạng trung tâm dữ liệu. Ngoài ra, trong chương 2 còn phân tích cụ thể về các kiến trúc chuyển mạch quang cho trung tâm dữ liệu, bao gồm 2 loại kiến trúc chuyển mạch quang cơ bản là kiến trúc chuyển mạch quang Bennes và Spanke. Phần cuối của chương là phần khảo sát đánh giá hiệu năng của các hệ thống trung tâm dữ liệu sử dụng chuyển mạch quang Bennes và Spanke trên cơ sở mô hình giải tích và phần mềm mô phỏng OptiSystem thông qua các tham số hiệu năng như thông lượng hệ thống, trễ hệ thống trung bình và tỷ lệ mất gói.

CHƯƠNG 3: NÚT CHUYỂN MẠCH QUANG ĐỀ XUẤT CHO MẠNG TRUNG TÂM DỮ LIỆU

Nội dung của chương 3 trình bày những đóng góp của Học viên trong việc xây dựng mô hình kiến trúc nút chuyển mạch quang dựa trên cách tử ống dẫn sóng dây (AWG). Cơ sở của việc xây dựng mô hình cấu trúc nút chuyển mạch quang dựa trên cách tử ống dẫn sóng dây được dựa trên các kết quả công bố đã được đưa ra gần đây. Với ưu điểm nổi trội của AWG là thời gian chuyển mạch nhanh, số cổng vào ra lớn và có khả năng mở rộng dễ dàng. Trong chương 3 phân tích cụ thể hoạt động của nút chuyển mạch gói quang. Trên cơ sở của mô hình cấu trúc nút chuyển mạch quang dựa trên cách tử ống dẫn sóng dây (AWG) đề xuất, thông qua mô hình giải tích đã tiến hành khảo sát và đưa ra các kết quả liên quan tới các tham số hiệu năng của nút chuyển mạch.

3.1 Mô hình kiến trúc nút chuyển mạch quang đề xuất cho DC

Mô hình kiến trúc của nút chuyển mạch quang dựa trên cách tử ống dẫn sóng dây được đưa ra trong hình 3.1. Về cơ bản mô hình kiến trúc nút chuyển mạch quang dựa trên cách tử ống dẫn sóng dây cũng giống như trong nút sử dụng Kiến trúc Spanke kết hợp công nghệ WDM.



Hình 3. 1: Kiến trúc nút chuyển mạch quang dựa trên AWG

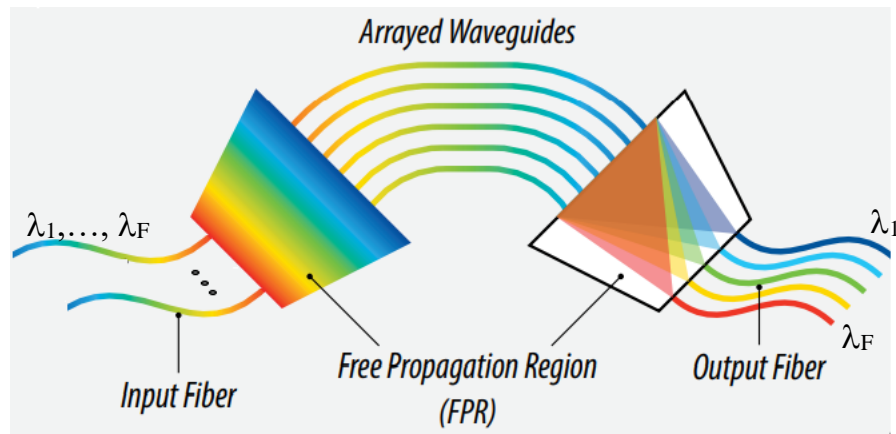
Kiến trúc nút chuyển mạch quang này có khả năng mở rộng dễ dàng, đảm bảo được các yêu cầu kỹ thuật của trung tâm dữ liệu quy mô lớn. Trong kiến trúc có F cổng (sợi) vào và F cổng ra được kết nối trực tiếp với mỗi cụm của mạng DC. Mỗi cổng vào cổng ra F có F bước sóng. Do đó, tổng số cổng vào/ cổng ra logic là $(N=F \times F)$. Tương ứng với cổng vào ra có 2 cách tử ống dẫn sóng dây với kích cỡ $F \times F$.

Trong nút chuyển mạch có F mô-đun toàn quang (chuyển mạch toàn quang) có một đầu vào và F đầu ra khác nhau, mỗi mô-đun chuyển mạch toàn quang có khối xử lý mào đầu (OHP), khối điều khiển và khối chuyển mạch $1 \times F$.

Khối giải quyết tranh chấp (CRB) ở đầu ra của kiến trúc nút chuyển mạch quang có chức năng giải quyết tranh chấp của các gói đến từ các mô-đun quang khác nhau và xuất ra cùng một cổng ra.

Rõ ràng là với kiến trúc chuyển mạch quang sử dụng AWG đề xuất đã giảm đáng kể các khối chức năng phần cứng: AWG đầu vào/ra thay thế cho F khối DEMUX/MUX, chỉ sử dụng một khối CRB thay cho F khối CRB trong cấu trúc chuyển mạch spanke.

Cấu trúc AWG gồm ba thành phần chính có trong hình 3.1: các sợi vào ra, vùng truyền tự do (FPR) và các ống dẫn sóng dây như trên hình 3.2. Khi một đầu vào có sóng ánh sáng với nhiều bước sóng khác nhau đi vào FPR. Trong FPR, sóng ánh sáng không còn bị giữ trong một sợi quang và được phân kỳ và đi đến một dãy ống dẫn sóng. Sau đó, ánh sáng này được thu bởi ống dẫn sóng dây truyền nó về phía đầu ra. Các ống dẫn sóng riêng lẻ có độ dài khác nhau với các ống dẫn bên trong ngắn hơn các ống dẫn bên ngoài. Chênh lệch độ dài của các ống dẫn sóng liên kế bằng bội số nguyên của bước sóng trung tâm. Do đó, các bước sóng từ các ống dẫn sóng được dãy riêng rẽ đến đầu ra ở các pha khác nhau. Các tia sáng giao thoa cộng hưởng và hội tụ tại một tiêu điểm duy nhất ở đầu ra của bộ FPR đầu ra. Mỗi cổng ra AWG sẽ nhận được tương ứng một bước sóng riêng rẽ [9].



Hình 3. 2: Kiến trúc nút chuyển mạch quang dựa trên AWG

3.2 Hoạt động của nút chuyển mạch gói quang

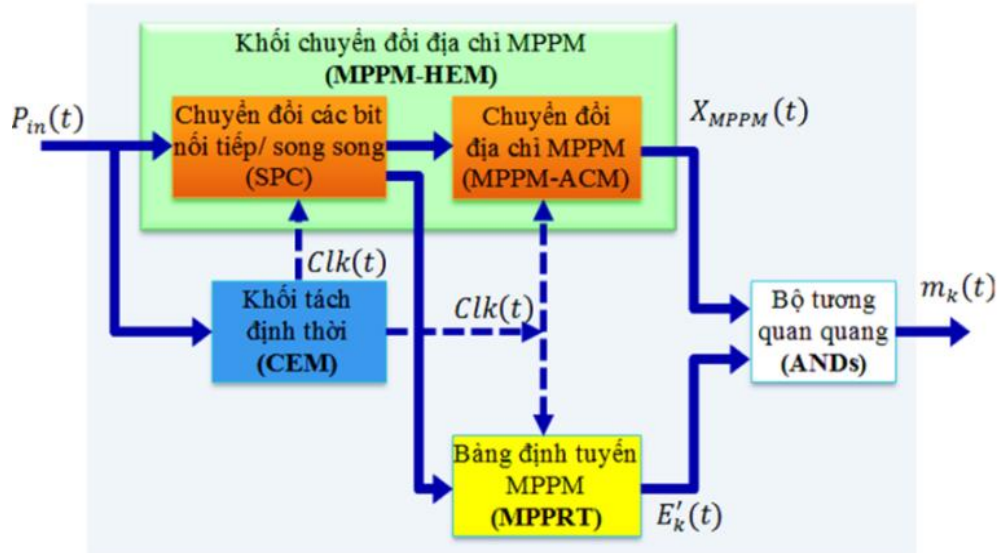
Tín hiệu quang (các gói) từ các cụm có F bước sóng được đưa đến các cổng vào của nút chuyển mạch và đưa vào AWG đầu vào để tách thành các bước sóng riêng. Các gói quang với bước sóng riêng tương ứng được đưa vào khối chuyển mạch toàn quang, để thực hiện tách mào đầu quang nhờ khối xử lý mào quang (OHP) để lấy ra thông tin điều khiển và đưa đến khối chuyển mạch $1 \times F$ ($1 \times F$ SW) để đảm bảo gói được đưa đến đúng cổng ra mong muốn.

Các gói đầu ra từ các khối chuyển mạch $1 \times F$ được đưa đến khối giải quyết tranh chấp (CRB) và đưa ra các cổng ra yêu cầu.

Mỗi khối CRB bao gồm M bộ chọn bước sóng (WS) và M bộ chuyển đổi bước sóng cố định (FWC) và nó hoạt động như sau. Xét một gói đến ở bước sóng λ_1 của cổng vào 1 chuyển tới cổng đầu ra 1. Đồng thời một gói ở bước sóng λ_1 của cổng vào F chuyển tiếp tới đầu ra 1. Trong trường hợp này, các gói được chọn đầu tiên bởi hai WS khác nhau và sau đó được chuyển đổi thành hai bước sóng khác nhau và tranh chấp được giải quyết.

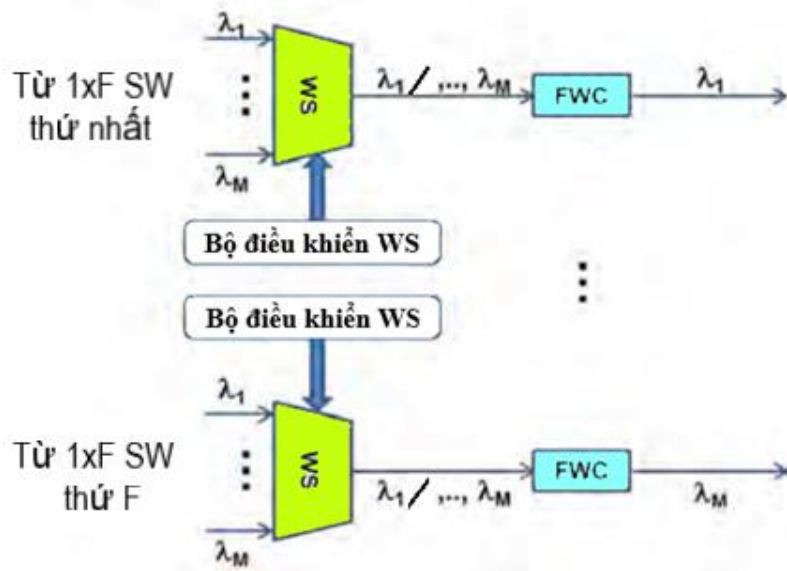
Mô hình cấu trúc của khối xử lý mào đầu toàn quang dựa trên MPPM như hình 3.3. Khối MPPM-HP bao gồm các khối chức năng con: khối tách định thời (CEM), khối tách địa chỉ mào đầu điều chế vị trí xung sửa đổi (MPPM-HEM), khối tạo bảng

định tuyến con MPPM (MPP-SRT) và khối tương quan quang với các cổng AND quang [1].



Hình 3. 3: Mô hình cấu trúc của khối OHP

Mô hình cấu trúc khối giải quyết tranh chấp như đưa ra trong hình 3.4 [4].



Hình 3. 4: Cấu trúc khối giải quyết tranh chấp

Tại CRB, khi các gói được đưa vào bộ chọn bước sóng (WS), bộ điều khiển WS sẽ quyết định gói nào được chuyển tiếp đến bộ chuyển đổi bước sóng cố định

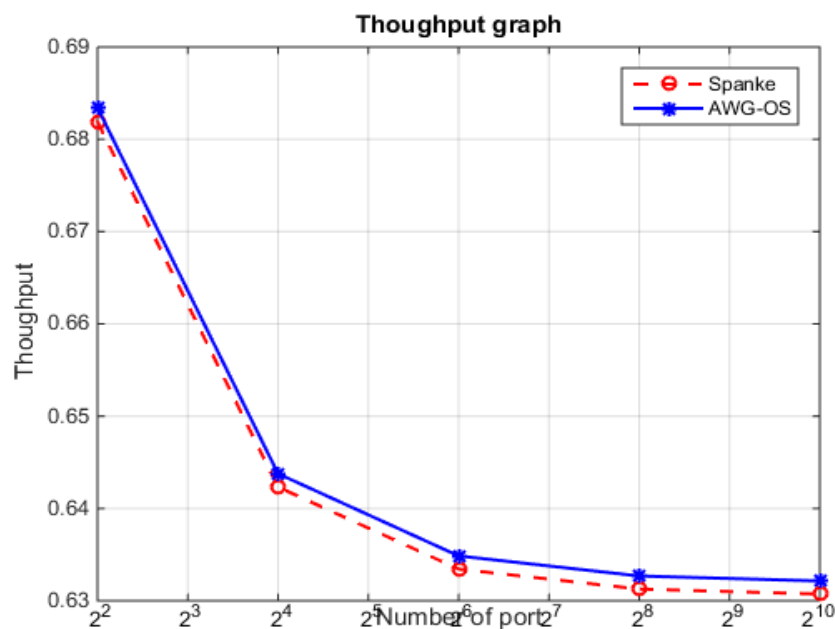
(FWC) trong trường hợp có nhiều gói ở đầu vào của nó. Gói đã chọn sau đó được chuyển đổi sang bước sóng phù hợp và chuyển tiếp đến cổng đích của nó.

3.3 Đánh giá hiệu năng

Đánh giá hiệu năng của nút chuyển mạch quang sử dụng dựa trên cách tử ống dẫn sóng dây (AWG) được thực hiện với một số tham số đã trình bày trong chương 2 là: thông lượng (Throughput), trễ (latencyUB) và mất gói trong hệ thống không có đệm (Packetloss).

Đầu tiên sẽ phân tích các kết quả tính toán số dựa trên thông lượng (Throughput) thông qua biểu thức 2.6.

Trong biểu thức (2.6) các kết quả đưa ra trên hình 3.5 biểu thị thông lượng (Throughput) phụ thuộc số cổng vào ra của nút chuyển mạch trong trường hợp tốc độ bit truyền gói $R_d = 10\text{Gb/s}$, tương ứng thời gian sống của một gói là 40 ns. Thời gian khứ hồi RTT (Round Trip Time) là 400ns. Thời gian tái cấu hình trung bình ở nút chuyển mạch là 500 ps.

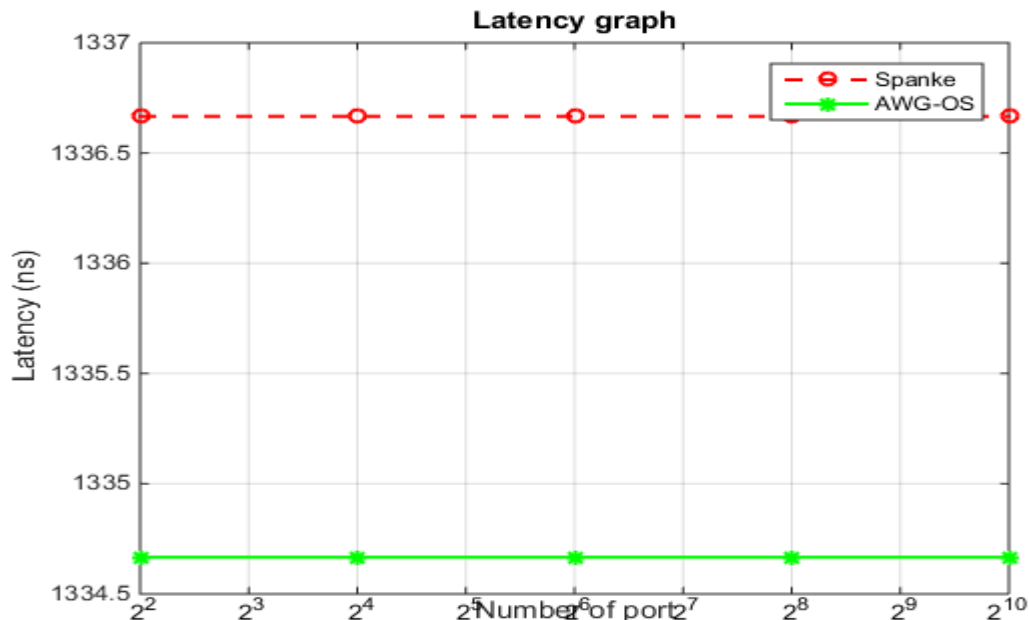


Hình 3. 5: Thông lượng trung bình thay đổi theo số cổng đầu vào trong các kiến trúc nút chuyển mạch Spanke và nút chuyển mạch đề xuất (AWG-OS).

Như đã phân tích trong mục 2.3.2: Thông lượng của chương 2, thông lượng trung bình trong trường hợp sử dụng kiến trúc Benes phụ thuộc rất nhiều vào số lượng cổng và giảm rất nhanh khi kích thước ma trận chuyển mạch tăng. Còn thông lượng khi sử dụng kiến trúc Spanke hầu như giữ nguyên không đổi chỉ giảm nhẹ đối với những ma trận chuyển mạch kích cỡ lớn. Tuy nhiên khi khảo sát thông lượng trung bình cho kiến trúc nút chuyển mạch đề xuất AWG-OS có thể thấy một sự cải thiện so với kiến trúc nút chuyển mạch Spanke.

Tiếp theo chúng ta sẽ so sánh thông số trễ của hệ thống khi sử dụng các nút chuyển mạch khác nhau.

Hình 3.6 chỉ ra quan hệ trễ của hệ thống (latencyUB) sử dụng nút chuyển mạch Spanke và nút chuyển mạch đề xuất (AWG-OS) theo số cổng vào ra của nút chuyển mạch quang. Trễ của hệ thống (latencyUB) được tính như theo công thức 2.7. Khảo sát trong trường hợp tốc độ bit truyền gói bằng 10Gb/s, tương ứng thời gian sống của một gói là 40 ns. Thời gian khứ hồi RTT (Round Trip Time) là 400ns. Thời gian tái cấu hình trung bình ở nút chuyển mạch là 500 ps. Rõ ràng là, khi sử dụng nút chuyển mạch AWG-OS giúp làm giảm trễ hệ thống.



Hình 3. 6: Trễ của hệ thống sử dụng nút chuyển mạch Spanke và nút chuyển mạch đề xuất (AWG-OS).

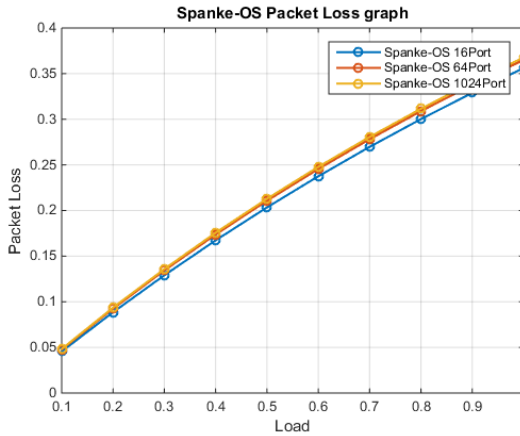
Như đã phân tích trong mục 2.3.3: trễ của chương 2, trễ của hệ thống trong trường hợp sử dụng kiến trúc Benes phụ thuộc rất nhiều vào số lượng cổng và giảm rất nhanh khi kích thước ma trận chuyển mạch tăng. Còn thông lượng khi sử dụng kiến trúc Spanke hầu như giữ nguyên không đổi chỉ giảm nhẹ đối với những ma trận chuyển mạch kích cỡ lớn.

Cuối cùng chúng ta sẽ đánh giá thông số mất gói trong hệ thống không có đệm (Packetloss) khi sử dụng các nút chuyển mạch khác nhau. Công thức tính toán tỷ lệ mất gói trong hệ thống chuyển mạch sử dụng AWG như công thức 3.1:

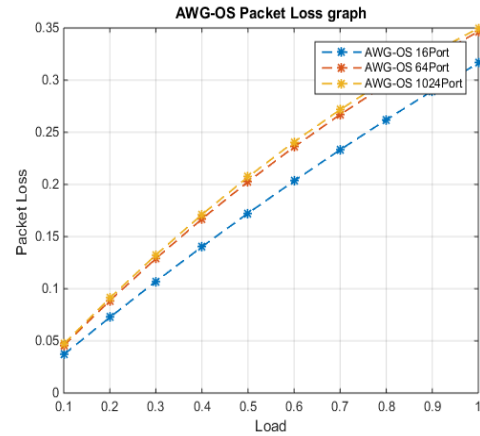
$$\text{Packetloss} = \frac{\sum_{k=2}^F C_F^k \left(\frac{\text{load}_R}{F}\right)^k \left(1 - \frac{\text{load}_R}{F}\right)^{M-k} (k-1)}{\frac{\text{load}_R}{F}} \quad (3.1)$$

Số cổng chuyển mạch logic được lấy bằng 16, 64 và 1024.

Hình 3.8a, hình 3.8b tương ứng đưa ra tỷ lệ mất gói thay đổi theo tải và số cổng trong mô hình sử dụng các kiến trúc nút chuyển mạch Spanke và AWG-OS. Nhìn vào hình 3.8a và hình 3.8b có thể thấy rõ là tỉ lệ mất gói trong kiến trúc chuyển mạch AWG đề xuất nhỏ hơn so với chuyển mạch Spanke kết hợp WDM và khi tải càng tăng tỉ lệ mất gói ở đầu ra các chuyển mạch đều tăng.



(a)



(b)

Hình 3. 7: (a) Trễ của hệ thống sử dụng nút chuyển mạch Spanke và (b) Trễ của hệ thống sử dụng nút chuyển mạch đề xuất (AWG-OS).

Tóm lại, trong hệ thống mạng trung tâm dữ liệu khi sử dụng nút chuyển mạch quang sử dụng cách tử ống dẫn sóng dây đã góp phần cải thiện được hiệu năng của mạng. Cụ thể làm giảm trễ truyền gói qua hệ thống mạng, nâng cao được thông lượng trung bình hệ thống mạng, giảm được tỉ lệ mất gói khi truyền trong hệ thống mạng.

3.4 Kết luận chương

Nội dung chương 3 đã trình bày cụ thể mô hình và hoạt động của kiến trúc nút chuyển mạch gói quang sử dụng cách tử ống dẫn sóng dây đề xuất. Phần cuối của chương là phần khảo sát đánh giá hiệu năng của nút chuyển mạch gói quang đề xuất sử dụng cho các mạng trung tâm dữ liệu toàn quang trong tương lai. Các kết quả tính toán số đã cho thấy với hệ thống chuyển mạch gói quang sử dụng AWG đề xuất đã cải thiện đáng kể hiệu năng so với các hệ thống chuyển mạch quang Benes và Spanke.

KẾT LUẬN

Với xu thế phát triển mạng hiện nay trên thế giới cũng như ở Việt Nam thì chuyển mạch quang là giải pháp thiết yếu giúp đáp ứng được nhu cầu sử dụng với điều kiện cao hơn. Giải pháp này cho phép xây dựng được một mạng truyền dẫn quang linh hoạt hơn và đảm bảo thông suốt được cái lưu lượng thông tin lớn hơn. Bên cạnh đó, nó cũng cho phép nâng cao tính thông minh cho lớp quang mà vẫn đơn giản hoá được rất nhiều kiến trúc mạng; điều này sẽ rất có hiệu quả cho việc khai thác và bảo dưỡng mạng về sau.

Vì vậy, trong luận văn này, học viên đã nghiên cứu đề tài “Công nghệ chuyển mạch quang cho các trung tâm dữ liệu” nhằm tìm ra được giải pháp phù hợp để nâng cao hiệu quả các công nghệ chuyển mạch cho các trung tâm dữ liệu hiện nay.

Qua quá trình nghiên cứu, học viên đã thu được một số kết quả sau:

1. Nghiên cứu tổng quan về vai trò và các đặc điểm trong kiến trúc mạng của trung tâm dữ liệu
2. Nghiên cứu về kiến trúc và hoạt động của công nghệ chuyển mạch quang cho trung tâm dữ liệu
3. Khảo sát và đánh giá hiệu năng của chuyển mạch quang trong các trung tâm dữ liệu.
4. Xây dựng mô hình kiến trúc chuyển mạch quang dựa trên cách tử ống dẫn sóng dây (AWG).
5. Khảo sát và đưa ra kết quả liên quan tới hiệu năng của nút chuyển mạch quang đề xuất sử dụng cho mạng trung tâm dữ liệu trong tương lai.

Tuy đã giải quyết được những yêu cầu trong đề tài đưa ra, song vẫn không tránh khỏi những thiếu sót và hạn chế trong quá trình nghiên cứu của học viên.

Kính mong nhận được sự nhận xét, góp ý từ Hội đồng thẩm định và các Chuyên gia để nội dung nghiên cứu trong luận văn của học viên được hoàn thiện và đầy đủ hơn!

DANH MỤC TÀI LIỆU THAM KHẢO

- [1] Broadcast yourself." <http://www.youtube.com/>
- [2] Cisco, "Cisco Annual Internet Report (2018–2023) White Paper" <https://www.cisco.com/c/en/us/solutions/collateral/executive-perspectives/annual-internet-report/white-paper-c11-741490.html> , 2020.
- [3] Fulong Yan, Xuwei Xue, Xiaotao Guo, Bitao Pan, Jingyan Wang, Shaojuan Zhang, Elham Khani, Gonzalo Guelbenzu, and Nicola Calabretta (2020), "Load balance algorithm for an OPSquare datacenter network under real application traffic," *J. Opt. Commun. Netw.* 12, 239-250
- [3] Roger Pueyo Centelles (2015), "Performance Assessment of an Optical Packet Switch Architecture with Highly Distributed Control in a Data Center Environment", Master's Thesis, Universitat Politècnica de Catalunya, Barcelona.
- [4] Stefano Di Lucente (2013), "Optical packet switching with distributed control for high performance data center networks", ter verkrijging van de graad van doctor aan de Technische Universiteit Eindhoven.
- [5] Efthymios N. Lallas (2019), "A survey on key roles of optical switching and labeling technologies on big data traffic of Data Centers and HPC environments," *AIMS Electronics and Electrical Engineering*, vol. 3, Issue. 3, pp. 233-256.
- [6] [https://123docz.net/document/6920784-nghien-cuu-hieu-nang-kien-truc-chuyen-mach-goi-quang-cho-mang-trung-tam-du-lieu.htm#_ =](https://123docz.net/document/6920784-nghien-cuu-hieu-nang-kien-truc-chuyen-mach-goi-quang-cho-mang-trung-tam-du-lieu.htm#_=)
- [7] <https://n-tek.com.vn/giai-phap-cap-cau-truc-cho-trung-tam-du-lieu.html>
- [8] <https://123docz.net/document/1901941-gioi-thieu-chung-ve-chuyen-mach-quang-potx.htm>.

- [9] Shukla, Vaibhav & Srivastava, Rajiv & Choubey, Dilip. (2019). Optical Switching in Next-Generation Data Centers: Architectures Based on Optical Switching. 10.4018/978-1-5225-8531-2.ch008.
- [10] H. Liu, C. F. Lam, and C. Johnson, "Scaling optical interconnects in datacenter networks opportunities and challenges for wdm," in *High Performance Interconnects (HOTI), 2010 IEEE 18th Annual Symposium on*. IEEE, 2010, pp. 113-116.
- [11] A. A. Saleh and J. M. Simmons, "All-optical networking evolution, benefits, challenges, and future vision," *Proceedings of the IEEE*, vol. 100, no. 5, pp. 1105-1117, 2012.
- [12] Parallel Routing Algorithms in Benes-Clos Networks, Tony T. Lee (2002)
- [13] Dr. Bernard Lee, Ryo Konno, Mac Watanabe (2019), "Arrayed Waveguide Grating", SENKO Advanced Components.
- [14] Cao Hồng Sơn (2018), " Cải thiện hiệu năng mạng chuyển mạch gói toàn quang đa chặng sử dụng phương pháp xử lý mào đầu điều chế vị trí xung sửa đổi ", Tạp chí khoa học và công nghệ, Trường Đại học Công nghiệp, số 49, 12-2018.

PHỤ LỤC

Phụ lục A: Giới thiệu phần mềm mô phỏng OptiSystem

OptiSystem là phần mềm mô phỏng hệ thống và mạng thông tin quang. Phần mềm này có khả năng thiết kế, đo kiểm tra và thực hiện tối ưu hóa rất nhiều loại tuyến thông tin quang, dựa trên khả năng mô hình hóa các hệ thống thông tin quang trong thực tế. Bên cạnh đó, phần mềm này cũng có thể dễ dàng mở rộng do người sử dụng có thể đưa thêm các phần tử tự định nghĩa vào.

Các ứng dụng của Optisystem

Optisystem cho phép thiết kế tự động hầu hết các loại tuyến thông tin quang ở lớp vật lý, từ hệ thống đường trục cho đến các mạng LAN, MAN quang. Các ứng dụng cụ thể như thiết kế hệ thống thông tin quang từ mức phần tử đến mức hệ thống ở lớp vật lý, thiết kế mạng OTDM/WDM, CATV, FTTx dựa trên mạng quang thụ động (PON), thiết kế hệ thống ROF (radio over fiber), thiết kế bộ thu/phát quang, bộ khuếch đại quang, thiết kế sơ đồ bù tán sắc, đánh giá BER và thiết thời công suất của hệ thống quang với các mô hình bộ thu khác nhau và tính toán BER và quỹ công suất tuyến của các hệ thống có sử dụng khuếch đại quang.

Các đặc điểm chính của Optisystem

+ Thư viện các phần tử (*Component Library*):

Optisystem có một thư viện các phần tử phong phú với hàng trăm phần tử được mô hình hóa để có đáp ứng giống như các thiết bị trong thực tế. Cụ thể bao gồm các thư viện như nguồn quang, bộ thu quang, sợi quang, bộ khuếch đại (quang, điện), bộ MUX/DEMUX, bộ lọc (quang, điện), phần tử FSO, phần tử truy nhập, phần tử thụ động (quang, điện), phần tử xử lý tín hiệu (quang, điện), phần tử mạng quang và thiết bị đo (quang, điện).

Ngoài các phần tử đã được định nghĩa sẵn, Optisystem còn có các phần tử *Measured components* (cho phép nhập các tham số được đo từ các thiết bị thực của các nhà cung cấp khác nhau) và các phần tử *User-defined Components*.

- + Khả năng kết hợp với các công cụ phần mềm khác của Optiwave: Optisystem cho phép người dùng sử dụng kết hợp với các công cụ phần mềm khác của Optiwave như OptiAmplifier, OptiBPM, OptiGrating, WDM_Phase và OptiFiber để thiết kế ở mức phần tử.
- + Các công cụ hiển thị: Optisystem có đầy đủ các thiết bị đo quang, đo điện. Cho phép hiển thị tham số, dạng, chất lượng tín hiệu tại mọi điểm trên hệ thống.
- + Mô phỏng phân cấp với các hệ thống con (*subsystem*): Để việc mô phỏng được thực hiện một cách linh hoạt và hiệu quả, Optisystem cung cấp mô hình mô phỏng tại các mức khác nhau, bao gồm mức hệ thống, mức hệ thống con và mức phần tử.
- + Ngôn ngữ Script mạnh: Người sử dụng có thể nhập các biểu diễn số học của tham số và tạo ra các tham số toàn cục. Các tham số toàn cục này sẽ được dùng chung cho tất cả các phần tử và hệ thống con của hệ thống nhờ sử dụng chung ngôn ngữ VB Script.
- + Thiết kế nhiều lớp (*multiple layout*): Trong một file dự án, Optisystem cho phép tạo ra nhiều thiết kế, nhờ đó người sử dụng có thể tạo ra và sửa đổi các thiết kế một cách nhanh chóng và hiệu quả. Mỗi file dự án thiết kế của Optisystem có thể chứa nhiều phiên bản thiết kế khác nhau. Mỗi phiên bản được tính toán và thay đổi một cách độc lập nhưng kết quả tính toán của các phiên bản khác nhau có thể được kết hợp lại, cho phép so sánh các phiên bản thiết kế một cách dễ dàng.
- + Trang báo cáo (*report page*): Trang báo cáo của Optisystem cho phép hiển thị tất cả hoặc một phần các tham số cũng như các kết quả tính toán được của thiết kế tùy theo yêu cầu của người sử dụng. Các báo cáo tạo ra được tổ chức dưới dạng text, dạng bảng tính, đồ thị 2D và 3D. Cũng có thể kết xuất báo cáo dưới dạng file HTML hoặc dưới dạng các file template đã được định dạng trước.
- + Quét tham số và tối ưu hóa (*parameter sweeps and optimizations*): Quá trình mô phỏng có thể thực hiện lặp lại một cách tự động với các giá trị khác nhau của tham số để đưa ra các phương án khác nhau của thiết kế. Người sử dụng cũng có thể sử dụng phần tối ưu hóa của Optisystem để thay đổi giá trị của một tham số nào đó để đạt được kết quả tốt nhất, xấu nhất hoặc một giá mục tiêu nào đó của thiết kế.

Phụ lục B: Code phần mô phỏng trong chương 2 và chương 3

B-1. Chương 2: Chuyển mạch quang cho trung tâm dữ liệu

Chương trình đánh giá Tài thực

```
clear all;
I=[1 2 5];
load=0:0.1:1;
for b=1:length(I)
for c=1:length(load)
loadR(1)=load(c);
N=16;
for i=1:I(b)
s=0;
for k=1:(N-1)
s=s+ nchoosek((N-1),k)*((loadR(i)/N)^k)*(1-loadR(i)/N)^(N-1-k)*(k/(k+1));
end
Pretr(i)=loadR(i)*s;
loadR(i+1)=load(c)+Pretr(i);
if(loadR(i)>1)
loadR(i)=1;
end
loadr(c)=loadR(i);
end
end
G=plot(load,loadr,'-o');
set(G,'LineWidth',[2.5]);
title('Load and LoadR');
legend('I=1','I=2','I=5');
xlabel('Load');
ylabel('LoadR');
hold on;
grid on
end
```

Chương trình đánh giá Thông lượng

```

clear all;
rtt=400;
N=[4 16 64 256 1024];
for i=1:length(N)
    s=0;
    for k=1:N(i)
        s=s+nchoosek(N(i),k)*(1/N(i))^k*(1-1/N(i))^(N(i)-k);
    end
    tswitchS=1;
    tswitchBL=N(i)*log2(N(i));
    throughputS(i)=rtt/(rtt+tswitchS)*s;
    throughputBL(i)=rtt/(rtt+tswitchBL)*s;
end
G=plot(log2(N),throughputS,'--ro');
set(G,'LineWidth',[3.5]);
hold on
G=plot(log2(N),throughputBL,'-b*');
set(G,'LineWidth',[3.5]);
hold on
set(gca, 'XTickLabel',[])           %# suppress current x-labels
xt = get(gca, 'XTick');
yl = get(gca, 'YLim');
str = cellstr( num2str(xt(:),'2^{%d}') );   %# format x-ticks as 2^{xx}
hTxt = text(xt, yl(ones(size(xt))), str, ...
    'Interpreter','tex', ...           %# specify tex interpreter
    'VerticalAlignment','top', ...     %# v-align to be underneath
    'HorizontalAlignment','center');
legend('Spanke','Benes ');
xlabel('Number of port');
ylabel('Throughput');
title(['Throughput graph']);
hold on;
grid on

```


Chương trình đánh giá Trễ

```

clear all;
rtt=400;
N=[4 16 64 256 1024];
PretM=0.7;
for i=1:length(N)
    tswitchS=1;
    tswitchBL=N(i)*log2(N(i))*tswitchS;

    latencyS(i)=(rtt+tswitchS)/(1-PretM);
    latencyBL(i)=(rtt+tswitchBL)/(1-PretM);

end
G=plot(log2(N),latencyS,'--ro');
set(G,'LineWidth',[3.5]);
hold on
G=plot(log2(N),latencyBL,'-b*');
set(G,'LineWidth',[3.5]);
hold on

set(gca, 'XTickLabel',[])           %# suppress current x-labels
xt = get(gca, 'XTick');
yl = get(gca, 'YLim');
str = cellstr( num2str(xt(:),'2^{%d}') ); %# format x-ticks as 2^{xx}
hTxt = text(xt, yl(ones(size(xt))), str, ... 'Interpreter','tex', ...
    %# specify tex interpreter
    'VerticalAlignment','top', ...      %# v-align to be underneath
    'HorizontalAlignment','center');

xlabel('Number of port');
ylabel('Latency (ns)');
legend('Spanke','Benes ');
title(['Latency graph']);
grid on;
end

```

Chương trình đánh giá Tỷ lệ mất gói

```

clear all;
M=[4 64 1024]; F=M; load=0:0.1:1;
for c=1:3
for i=1:length(load)
    Ploss(i)=0;
for k=2:M
    Ploss(i)=Ploss(i)+nchoosek(M(c),k)*(load(i)/F(c))^k*(1-
load(i)/F(c))^(M(c)-k)*(k-1)/(M(c)*load(i)/F(c));
end
end
G=plot(load,Ploss,'-o');
set(G,'LineWidth',[1.5]);
title('Packet Loss graph');
legend('4 Port','64 Port','1024 Port');
xlabel('Load');
ylabel('Packet Loss ');
grid on
hold on;
end

```

B-2. Chương 3: Nút chuyển mạch quang đề xuất cho mạng trung tâm dữ liệu

Chương trình đánh giá Thông lượng trung bình thay đổi theo số cổng đầu vào trong các kiến trúc nút chuyển mạch Spanke và nút chuyển mạch đề xuất (AWG-OS)

```
clear all;
rtt=400;
N=[4 16 64 256 1024];
for i=1:length(N)
    s=0;
    for k=1:N(i)
        s=s+nchoosek(N(i),k)*(1/N(i))^k*(1-1/N(i))^(N(i)-k);
    end
    tswitchS=1;
    tswitchS1=0.1;
    tswitchBL=N(i)*log2(N(i));
    throughputS(i)=rtt/(rtt+tswitchS)*s;
    throughputS1(i)=rtt/(rtt+tswitchS1)*s;
end
G=plot(log2(N),throughputS,'--ro');
set(G,'LineWidth',[1.5]);
hold on
G=plot(log2(N),throughputS1,'-b*');
set(G,'LineWidth',[1.5]);
hold on
set(gca, 'XTickLabel',[])           %# suppress current x-labels
xt = get(gca, 'XTick');
yl = get(gca, 'YLim');
str = cellstr( num2str(xt(:),'2^{%d}') );   %# format x-ticks as 2^{xx}
hTxt = text(xt, yl(ones(size(xt))), str, ...
    'Interpreter','tex', ...           %# specify tex interpreter
    'VerticalAlignment','top', ...     %# v-align to be underneath
    'HorizontalAlignment','center');
legend('Spanke','AWG-OS ');
xlabel('Number of port');
ylabel('Throughput');
title(['Throughput graph']);
hold on;
grid on
```

Chương trình đánh giá Trễ của hệ thống sử dụng nút chuyển mạch Spanke và nút chuyển mạch đề xuất (AWG-OS)

```
clear all;
rtt=400;
N=[4 16 64 256 1024];
PretM=0.7;
for i=1:length(N)
    tswitchS=1;
    tswitchS1=0.4;
    tswitchBL=N(i)*log2(N(i))*tswitchS;
    latencyS(i)=(rtt+tswitchS)/(1-PretM);
    latencyS1(i)=(rtt+tswitchS1)/(1-PretM);
end
G=plot(log2(N),latencyS,'--ro');
set(G,'LineWidth',[1.5]);
hold on
G=plot(log2(N),latencyS1,'-g*');
set(G,'LineWidth',[1.5]);
hold on

set(gca, 'XTickLabel',[])           %# suppress current x-labels
xt = get(gca, 'XTick');
yl = get(gca, 'YLim');
str = cellstr( num2str(xt(:),'2^{%d}') ); %# format x-ticks as 2^{xx}
hTxt = text(xt, yl(ones(size(xt))), str, ...
    'Interpreter','tex', ...          %# specify tex interpreter
    'VerticalAlignment','top', ...    %# v-align to be underneath
    'HorizontalAlignment','center');
xlabel('Number of port');
ylabel('Latency (ns)');
legend('Spanke','AWG-OS ');
title(['Latency graph']);
grid on;
```

Chương trình đánh giá Tỷ lệ mất gói thay đổi theo tải và số cổng sử dụng nút chuyển mạch Spanke

```
clear all;
M=[16 64 1024]; F=M; load=0:0.1:1;
for c=1:3
for i=1:length(load)
    Ploss(i)=0;
for k=2:M
    Ploss(i)=Ploss(i)+nchoosek(M(c),k)*(load(i)/F(c))^k*(1-
load(i)/F(c))^(M(c)-k)*(k-1)/(M(c)*load(i)/F(c));
end
end
G=plot(load,Ploss,'-o');
set(G,'LineWidth',[1.5]);
title('Packet Loss graph');
legend('16 Port','64 Port','1024 Port');
xlabel('Load');
ylabel('Packet Loss ');
grid on;
hold on;
end
```

Chương trình đánh giá Tỷ lệ mất gói thay đổi theo tải và số cổng sử dụng nút chuyển mạch đề xuất (AWG-OS)

```
clear all;
M=[4 16 32]; F=M; load=0:0.1:1;
for c=1:3
for i=1:length(load)
    Ploss(i)=0;
for k=2:M
    Ploss(i)=Ploss(i)+nchoosek(M(c),k)*(load(i)/F(c))^k*(1-
load(i)/F(c))^(M(c)-k)*(k-1)/(M(c)*load(i)/F(c));
end
end
G=plot(load,Ploss,'--*');
set(G,'LineWidth',[1.2]);
title('AWG-OS Packet Loss graph');
legend('AWG-OS 16Port','AWG-OS 64Port','AWG-OS 1024Port');
xlabel('Load');
ylabel('Packet Loss ');
grid on;
hold on;
end
```