

HỌC VIỆN CÔNG NGHỆ BƯU CHÍNH VIỄN THÔNG



LÊ THỊ XUÂN

**THIẾT KẾ CHẾ TẠO THIẾT BỊ TRUYỀN DẪN QUANG
NG-SDH ĐA DỊCH VỤ ỨNG DỤNG VÀO MẠNG
TRUY NHẬP CỦA HỆ THỐNG VIỄN THÔNG**

LUẬN VĂN THẠC SĨ KỸ THUẬT

(Theo định hướng ứng dụng)

HÀ NỘI - 2021

HỌC VIỆN CÔNG NGHỆ BƯU CHÍNH VIỄN THÔNG



LÊ THỊ XUÂN

**THIẾT KẾ CHẾ TẠO THIẾT BỊ TRUYỀN DẪN QUANG
NG-SDH ĐA DỊCH VỤ ỨNG DỤNG VÀO MẠNG
TRUY NHẬP CỦA HỆ THỐNG VIỄN THÔNG**

CHUYÊN NGÀNH: KỸ THUẬT VIỄN THÔNG

MÃ SỐ: 8.52.02.08

LUẬN VĂN THẠC SĨ KỸ THUẬT

(Theo định hướng ứng dụng)

NGƯỜI HƯỚNG DẪN KHOA HỌC:

TS. VŨ TUẤN LÂM

HÀ NỘI - 2021

LỜI CAM ĐOAN

Tôi xin cam đoan đây là công trình nghiên cứu của tôi. Các số liệu và kết quả trình bày trong luận văn là trung thực và chưa được công bố bởi bất kỳ tác giả hay ở bất kỳ công trình nào khác.

Hà Nội, tháng 01 năm 2021

Tác giả luận văn

Lê Thị Xuân

LỜI CẢM ƠN

Tôi xin bày tỏ sự biết ơn sâu sắc tới TS. Vũ Tuấn Lâm, người thầy đã định hướng và hướng dẫn tôi thực hiện thành công luận văn nghiên cứu.

Tôi xin chân thành cảm ơn Ban giám đốc, Khoa Đào tạo Sau Đại học - Học viện Công nghệ Bưu chính Viễn thông cũng như lãnh đạo, chỉ huy và các đồng chí ở Trung tâm Kỹ thuật Thông tin Công nghệ cao – Bình chủng Thông tin liên lạc, nơi tôi đang công tác, đã tạo mọi điều kiện thuận lợi cho tôi trong suốt quá trình thực hiện luận văn.

Tôi xin chân thành cảm ơn các thầy cô giáo đã trang bị cho tôi những kiến thức trong quá trình hoàn thành các học phần cao học.

Tôi xin được cảm ơn những người thân, bạn bè đã thường xuyên quan tâm, giúp đỡ, chia sẻ kinh nghiệm, cung cấp các tài liệu hữu ích trong thời gian học tập, nghiên cứu cũng như trong suốt quá trình thực hiện luận văn tốt nghiệp.

Cuối cùng, tôi xin chân thành gửi lời cảm ơn tới gia đình đã kiên trì chia sẻ và động viên tôi trong suốt quá trình thực hiện nội dung luận văn.

Hà Nội, tháng 01 năm 2021

Tác giả luận văn

Lê Thị Xuân

MỤC LỤC

LỜI CAM ĐOAN	i
LỜI CẢM ƠN	ii
MỤC LỤC	iii
THUẬT NGỮ VIẾT TẮT	v
DANH MỤC CÁC BẢNG	viii
DANH MỤC HÌNH VẼ	ix
MỞ ĐẦU	1
Chương 1– TỔNG QUAN CÔNG NGHỆ TRUYỀN DẪN NG-SDH	3
1.1 Giới thiệu chung về công nghệ NG-SDH.....	3
<i>1.1.1 Giao thức đóng khung GFP.....</i>	<i>6</i>
<i>1.1.2 Kỹ thuật ghép chuỗi ảo VCAT.....</i>	<i>8</i>
<i>1.1.3 Cơ chế điều chỉnh dung lượng LCAS</i>	<i>11</i>
1.2 Kiến trúc mạng truy nhập sử dụng công nghệ NG-SDH	11
1.3 Thực trạng nghiên cứu và sản xuất các thiết bị truyền dẫn quang NG-SDH ở Việt Nam.....	13
1.4 Kết luận chương 1	14
Chương 2 – THIẾT KẾ XÂY DỰNG THIẾT BỊ TRUYỀN DẪN NG-SDH	15
2.1 Nghiên cứu xây dựng và đề xuất chỉ tiêu tính năng của thiết bị truyền dẫn quang NG-SDH.....	15
<i>2.1.1 Chỉ tiêu kỹ thuật chung của thiết bị.....</i>	<i>16</i>
<i>2.1.2 Chỉ tiêu kỹ thuật của giao diện E1</i>	<i>17</i>
<i>2.1.3 Chỉ tiêu kỹ thuật của giao diện Ethernet</i>	<i>17</i>
<i>2.1.4 Chỉ tiêu kỹ thuật của giao diện SDH</i>	<i>18</i>
2.2 Thiết kế phần cứng hệ thống NG-SDH đa dịch vụ	18
<i>2.2.1 Thiết kế bảng mạch CPU - XCC.....</i>	<i>19</i>
<i>2.2.2 Thiết kế bảng mạch POWER</i>	<i>23</i>
<i>2.2.3 Thiết kế bảng mạch E1</i>	<i>25</i>
<i>2.2.4 Thiết kế bảng mạch SDH</i>	<i>27</i>

2.2.5 Thiết kế bảng mạch EoS	28
2.2.6 Thiết kế bảng mạch OAM	29
2.2.7 Thiết kế bảng mạch BACK PLANE	30
2.3 Xây dựng và phát triển phần mềm quản lý điều khiển thiết bị	31
2.3.1 Phần mềm CPU	31
2.3.2 Phần mềm CFPGA	35
2.3.3 Phần mềm FPGA E1 Mapper	36
2.3.4 Phần mềm FPGA SDH Framer	37
2.3.5 Phần mềm FPGA EoS.....	37
2.3.6 Phần mềm kết nối chéo FPGA XCC.....	38
2.4 Thiết kế cơ khí vỏ hộp.....	39
2.5 Kết luận chương 2	40
Chương 3 – ĐO KIỂM VÀ ĐÁNH GIÁ CHỈ TIÊU KỸ THUẬT CỦA THIẾT BỊ TRUYỀN DẪN QUANG NG-SDH VÀ ỨNG DỤNG TRÊN HỆ THỐNG VIỄN THÔNG.....	41
3.1 Xây dựng kịch bản đo kiểm thiết bị sau khi chế tạo	41
3.1.1 Đo công suất phát quang.....	42
3.1.2 Đo độ nhạy quang.....	43
3.1.3 Đo trôi pha và rung pha trên các giao diện	44
3.1.4 Đo mật nq xung luồng E1	46
3.1.5 Đo tỷ lệ lỗi bit trên luồng E1	48
3.1.6 Đo kiểm tra dịch vụ Ethernet.....	48
3.1.7 Đo kiểm tính năng bảo vệ mạch vòng SNCP.....	50
3.1.8 Đo kiểm tính năng bảo vệ chuyển mạch MSP 1+1	51
3.2 Sơ đồ thử nghiệm và đánh giá thiết bị.....	53
3.3 Ứng dụng thiết bị trong hệ thống viễn thông.....	54
3.4 Kết luận chương 3	55
KẾT LUẬN	56
TÀI LIỆU THAM KHẢO	57

THUẬT NGỮ VIẾT TẮT

APS	Automatic Protection Switching	Chuyển mạch bảo vệ tự động
BER	Bit Error Rate	Tỷ lệ lỗi bit
CPU	Central Processing Unit	Bộ xử lý trung tâm
DCC	Data Communication Channel	Kênh truyền thông dữ liệu
DCN	Data Communication Network	Mạng truyền thông dữ liệu
DVB	Digital Video Broadcasting	Truyền hình video kỹ thuật số
DWDM	Dense Wavelength Division Multiplexing	Ghép kênh phân chia theo bước sóng dày đặc
EOS	Ethernet Over SDH	Ethernet qua SDH
FCS	Frame Check Sequence	Chuỗi kiểm tra khung
FPGA	Field Programmable Gate Array	Mảng cổng lập trình được dạng trường
GFP	Generic Framing Procedure	Quy trình tạo khung chung
GFP-F	GFP Frame	Quy trình đóng khung ánh xạ khung
GFP-T	GFP Transparent	Quy trình đóng khung ánh xạ trong suốt
GPIO	General Purpose Input Output	Đầu ra đầu vào mục đích chung
HDLC	High Level Datalink Control	Kiểm soát liên kết dữ liệu mức cao
HP	High Pass Filter	Bộ lọc thông cao
IC	Integrated Circuit	Mạch tích hợp
IP	Internet Protocol	Giao thức Internet
ITU - T	International Telecommunication Union - Telecommunications	Liên minh viễn thông quốc tế
LCAS	Link Capacity Adjustment Scheme	Lược đồ điều chỉnh dung lượng liên kết
LCT	Local Control Terminal	Thiết bị đầu cuối điều khiển cục bộ
LP	Low Pass Filter	Bộ lọc thông thấp

MAC	Media Access Control	Kiểm soát truy cập phương tiện
MDC	Management Data Clock	Đồng hồ dữ liệu quản lý
MDIO	Management Data Input Output	Đầu ra đầu vào dữ liệu quản lý
MFI	Multiframe Indicator	Chỉ thị báo đa khung
MGN	Manager Gateway Network	Mạng cổng quản lý
MPLS-TP	Multiprotocol Label Switching Transport Profile	Chuyển đổi nhãn đa giao thức cấu hình truyền tải
MSP	Multiplex section protection	Bảo vệ phần đa kênh
MSPP	Multiservice provisioning platform	Nền tảng cung cấp đa dịch vụ
NE	Network Element	Phần tử mạng
NG-SDH	Next Generation SDH	SDH thế hệ tiếp theo
NMS	Network Management Systems	Hệ thống quản lý mạng
OAM	Operation Administration Maintaince	Quản trị vận hành và bảo trì
OHXC	Over Head Cross Connect	Mào đầu kết nối chéo
OTN	Optical Transport Network	Mạng truyền tải quang
PCIE	Peripheral Component Interconnect Express	Kết nối thành phần ngoại vi tốc độ cao
PDH	Plesiochronous Digital Hierarchy	Phân cấp tốc độ số cận đồng bộ
PLL	Phase Locked Loop	Vòng khóa pha
PPP	Point-to-Point Protocol	Giao thức điểm điểm
QOS	Quality of Service	Chất lượng dịch vụ
RFC	Request For Comments	Yêu cầu cho bình luận
RPR	Resilient Packet Ring	Vòng gói tin cậy
SDH	Synchronous Digital Hierarchy	Phân cấp tốc độ số đồng bộ
SFD	Start Frame Delimiter	Dấu phân cách khung bắt đầu
SFP	Small Form factor Pluggable	Bộ thu phát quang
SMII	Serial Media Independent Interface	Giao diện phương tiện nối tiếp độc lập
SNCP	Subnetwork Connection Protection	Bảo vệ kết nối mạng con
SONET	Synchronous optical networking	Mạng quang đồng bộ
SPI	Serial Peripheral Interface	Giao diện ngoại vi nối tiếp

SQ	Sequence Number	Số thứ tự
TCXO	Temperature Compensated Crystal Oscillator	Bộ dao động tinh thể bù nhiệt độ
TDM	Time Division Multiplexing	Phân chia theo thời gian
TM	Terminal multiplexer	Bộ ghép kênh đầu cuối
TU	Tributary Unit	Thành phần phụ lưu
USB	Universal Serial Bus	Bus nối tiếp đa năng
VC	Virtual Container	Thùng đựng hàng ảo
VCG	Virtual Concatenation	Kết nối ảo
VDC	Voltage Direct Current	Điện áp một chiều

DANH MỤC CÁC BẢNG

Bảng 1.1: So sánh hiệu quả sử dụng các dịch vụ khi có và không dùng VCAT	10
Bảng 1.2: Thông kê chủng loại và số lượng thiết bị nhập ngoại đang hoạt động trên mạng truy nhập khảo sát của hệ thống	12
Bảng 2.1: Chỉ tiêu, tính năng kỹ thuật các dòng thiết bị truyền dẫn NG-SDH nhập ngoại	15
Bảng 2.2: Chỉ tiêu kỹ thuật chung của thiết bị	16
Bảng 2.3: Chỉ tiêu kỹ thuật của giao diện E1	17
Bảng 2.4: Chỉ tiêu kỹ thuật của giao diện Ethernet	17
Bảng 2.5: Chỉ tiêu kỹ thuật của giao diện SDH	18
Bảng 3.1: Danh mục phương tiện đo	41
Bảng 3.2: Kết quả đo công suất phát quang	43
Bảng 3.3: Kết quả đo độ nhạy quang	44
Bảng 3.4: Kết quả đo trôi và rung pha trên giao diện E1	44
Bảng 3.5: Kết quả đo trôi và rung pha trên giao diện STM-1	46
Bảng 3.6: Kết quả đo mật nã xung luồng E1	47
Bảng 3.7: Kết quả đo tỷ lệ lỗi bit trên luồng E1	48
Bảng 3.8: Kết quả đo kiểm tính năng Ethernet lớp 1	49
Bảng 3.9: Kết quả đo kiểm tính năng Ethernet lớp 2	50
Bảng 3.10: Bảng kết quả đo kiểm bảo vệ SNCP và MSP	52

DANH MỤC HÌNH VẼ

Hình 1.1: Tổng quan mạng truyền dẫn ứng dụng công nghệ NG-SDH	4
Hình 1.2: Sơ đồ ứng dụng của dịch vụ thông qua công nghệ NG-SDH.....	5
Hình 1.3: Các giao thức được sử dụng trong NG-SDH.....	6
Hình 1.4: Quá trình sắp xếp của GFP	6
Hình 1.5: Cấu trúc khung GFP.....	7
Hình 1.6: Quy trình đóng khung dữ liệu trong giao thức GFP-F	7
Hình 1.7: Quy trình đóng khung dữ liệu trong giao thức GFP-T	8
Hình 1.8: Quá trình ghép chuỗi ảo VCAT	9
Hình 1.9: Mô hình phân chia mạng truyền dẫn quang.....	12
Hình 2.1: Sơ đồ khối chức năng của bảng mạch CPU-XCC.	20
Hình 2.2: Sơ đồ khối của khối CPU.....	20
Hình 2.3: Sơ đồ nguyên lý mạch cấu hình chip FPGA cho khối XCC.....	22
Hình 2.4: Sơ đồ nguyên lý mạch cấp nguồn cho chip FPGA	22
Hình 2.5: Sơ đồ khối bảng mạch POWER.....	24
Hình 2.6: Sơ đồ nguyên lý bảng mạch POWER.....	24
Hình 2.7: Sơ đồ khối bảng mạch E1	25
Hình 2.8: Sơ đồ nguyên lý chip FPGA thực hiện chức năng E1 mapper	26
Hình 2.9: Sơ đồ khối của bảng mạch SDH Frammer	27
Hình 2.10: Sơ đồ khối của bảng mạch EoS	28
Hình 2.11: Sơ đồ khối quạt	29
Hình 2.12: Sơ đồ máy trạng thái của module SSM	31
Hình 2.13: Sơ đồ khối chức năng của module SSM.....	33
Hình 2.14: Thao tác thực hiện cơ chế APS trên thiết bị NG-SDH	35
Hình 2.15: Sơ đồ khối của phần mềm CFPGA.....	36
Hình 2.16: Sơ đồ khối của phần mềm FPGA E1 mapper	36
Hình 2.17: Sơ đồ khối của phần mềm FPGA SDH Frammer	37
Hình 2.18: Sơ đồ khối của phần mềm FPGA EoS.....	38
Hình 2.19: Sơ đồ khối của phần mềm FPGA XCC	39

Hình 2.20: Thiết kế cơ khí mặt trước của thiết bị	39
Hình 2.21: Hình ảnh thiết bị sau khi chế tạo hoàn chỉnh	39
Hình 3.1: Sơ đồ đo công suất phát quang	42
Hình 3.2: Sơ đồ đo độ nhạy quang	43
Hình 3.3: Sơ đồ đo trôi pha và rung pha trên giao diện STM-1	45
Hình 3.4: Sơ đồ đo kiểm tra dịch vụ Ethernet	49
Hình 3.5: Sơ đồ đo kiểm Eline	50
Hình 3.6: Sơ đồ đo kiểm bảo vệ SNCP	51
Hình 3.7: Sơ đồ đo kiểm bảo vệ MSP	52
Hình 3.8: Sơ đồ thử nghiệm thiết bị trên hệ thống	53
Hình 3.9: Sơ đồ ứng dụng thiết bị NG-SDH trong hệ thống viễn thông	54
Hình 3.10: Màn hình kết quả đo tín hiệu STM-1 khi ứng dụng thiết bị trên hệ thống viễn thông	55

MỞ ĐẦU

Trước sự phát triển nhanh chóng của công nghệ, đặc biệt là yêu cầu ngày càng gia tăng trong việc tích hợp song song nhiều dịch vụ trên cùng 1 thiết bị. Trong khi đó, hầu hết những thiết bị sử dụng công nghệ SDH trước đây không thể đáp ứng được. Sự ra đời của công nghệ NG-SDH là bước cải tiến dựa trên nền tảng SDH, nhằm mục tiêu giải quyết vấn đề nêu trên. Các thiết bị NG-SDH không chỉ cung cấp dịch vụ SDH và PDH thông thường, mà còn tích hợp thêm các dịch vụ Ethernet/IP. Điều này cho phép người dùng sử dụng linh hoạt nhiều dịch vụ bổ sung như EoS trên cùng 1 thiết bị trong mạng truy nhập.

Để làm được điều đó, công nghệ NG-SDH đã chuẩn hóa tạo ra các nút MSPP. Một số hãng lớn đi đầu về việc cung cấp các thiết bị MSPP như ECI, Fujitsu, ALU, Siemen, Tejas... Cụ thể trên hệ thống đang sử dụng số lượng lớn các dòng thiết bị ALU1642; BG20; HIT7020, TJ1400...

Những thiết bị kể trên đã và đang được sử dụng rộng rãi trên hệ thống viễn thông. Tuy nhiên, các thiết bị đều là thiết bị nhập ngoại, vòng đời sản phẩm phụ thuộc nhiều vào nhà sản xuất. Khi xuất hiện sự cố hỏng hóc, gặp rất nhiều khó khăn trong công tác sửa chữa, khắc phục. Do đó, việc nghiên cứu chế tạo thiết bị có tính năng kỹ thuật tương đương với những dòng thiết bị kể trên là nội dung cần thiết.

Với những lý do kể trên, tôi đã chọn đề tài luận văn là: **“Thiết kế chế tạo thiết bị truyền dẫn quang NG-SDH đa dịch vụ ứng dụng vào mạng truy nhập của hệ thống viễn thông”**.

Mục đích nghiên cứu

Thiết kế hoàn chỉnh thiết bị truyền dẫn quang NG-SDH đa dịch vụ ứng dụng vào mạng truy nhập của hệ thống viễn thông đáp ứng tính năng chỉ tiêu kỹ thuật tương đương và cho phép thay thế các dòng thiết bị nhập ngoại kể trên.

Luận văn được chia làm 3 chương:

Chương 1 Tổng quan về công nghệ truyền dẫn NG-SDH

Trình bày tổng quan về công nghệ NG-SDH, những giao thức then chốt được sử dụng trong đó. Khảo sát về mạng truy nhập và dòng thiết bị truyền dẫn quang NG-SDH đa dịch vụ được sử dụng trong mạng truy nhập.

Chương 2 Thiết kế xây dựng thiết bị truyền dẫn quang NG-SDH

Nghiên cứu đề xuất chỉ tiêu tính năng của thiết bị truyền dẫn quang NG-SDH dựa trên bảng chỉ tiêu kỹ thuật của các dòng thiết bị nhập ngoại đang được sử dụng trong mạng truy nhập đa dịch vụ của hệ thống viễn thông.

Phân tích và xây dựng phương án thiết kế thiết bị. Tiến hành thiết kế phần cứng thiết bị và xây dựng phần mềm quản lý điều khiển thiết bị truyền dẫn quang NG-SDH.

Chương 3 Đo kiểm và đánh giá chỉ tiêu kỹ thuật của thiết bị truyền dẫn quang NG-SDH và ứng dụng trên hệ thống viễn thông

Sau khi chế tạo thành công thiết bị theo đúng phương án thiết kế phần cứng và phần mềm. Tiến hành xây dựng kịch bản đo và kiểm tra các chỉ tiêu kỹ thuật của thiết bị sau khi chế tạo hoàn chỉnh. Đo kiểm và đánh giá kết quả thử nghiệm.

Trong quá trình nghiên cứu, học viên luôn cố gắng bám sát các tài liệu khoa học. Nội dung chi tiết của luận văn sẽ được trình bày dưới đây.

Chương 1– TỔNG QUAN CÔNG NGHỆ TRUYỀN DẪN NG-SDH

1.1 Giới thiệu chung về công nghệ NG-SDH

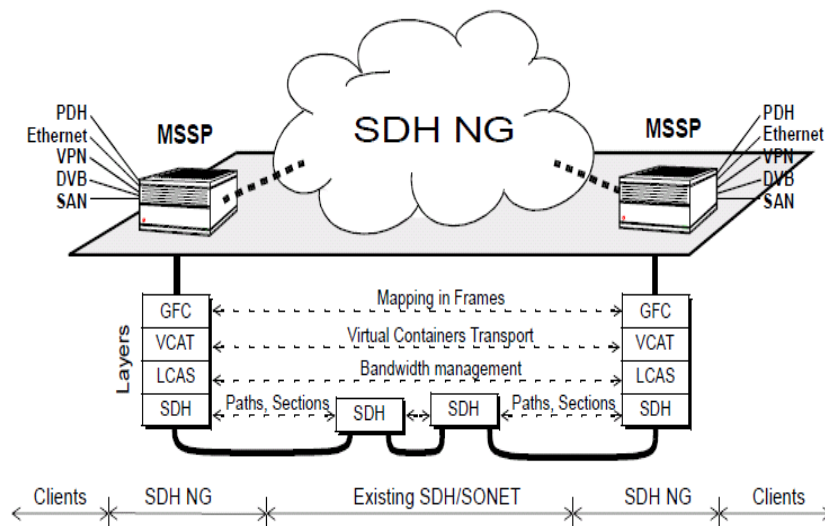
Trong sự phát triển của các hệ thống viễn thông giai đoạn hiện nay, mạng truyền dẫn quang đóng vai trò quan trọng trong việc xây dựng một hệ thống truyền tải lõi dung lượng lớn và tốc độ cao, cho phép cung cấp đa dịch vụ trên một nền tảng truyền dẫn trong suốt. Những năm gần đây, sự phát triển mạnh mẽ của khoa học và công nghệ trong lĩnh vực điện tử viễn thông và công nghệ thông tin đã tạo ra những bước nhảy vọt về công nghệ truyền dẫn quang. Các sản phẩm thế hệ mới trong lĩnh vực truyền dẫn quang liên tục được các hãng cung cấp thiết bị viễn thông trên toàn thế giới nâng cấp, thay đổi và phát triển, đáp ứng các nhu cầu ngày càng tăng về băng thông, loại hình và chất lượng dịch vụ. Mạng truyền dẫn quang về cơ bản được phân lớp rất rõ ràng dựa trên dung lượng truyền tải và công nghệ sử dụng. Trong mô hình mạng truyền dẫn quang hiện nay, lớp truyền tải lõi sử dụng các công nghệ truyền dẫn quang OTN và DWDM thường được ứng dụng cho các trục lưu lượng dung lượng lớn xuyên suốt, lớp truy nhập thường sử dụng các công nghệ truyền tải tốc độ thấp hơn như SDH, NG-SDH, sử dụng gom các luồng lưu lượng tốc độ thấp thành các luồng lưu lượng tốc độ cao để ghép vào tuyến trục.

Một số xu hướng phát triển của dịch vụ viễn thông được chú ý như: Sự bùng nổ của các dịch vụ trên Internet; sự tích hợp dịch vụ trên cùng thiết bị; khả năng di động và chuyển vùng; yêu cầu về QoS theo dịch vụ mà người dùng yêu cầu. Chính vì thế có thể thấy xu hướng sử dụng dịch vụ trên thế giới sẽ phát triển ngày càng cao theo nhu cầu người dùng...Điều này dẫn tới các thiết bị được sử dụng đều phải đáp ứng công nghệ hiện đại, dung lượng lớn, chất lượng cao, khai thác đơn giản, thuận tiện và mang lại hiệu quả kinh tế...

Trong khi đó, công nghệ SDH trước đây bộc lộ nhiều hạn chế do sự bó hẹp về tốc độ cũng như khả năng tích hợp dịch vụ. Chính vì thế công nghệ NG-SDH được phát triển dựa trên nền mạng SDH hiện tại, là một cơ chế cho phép truyền dữ

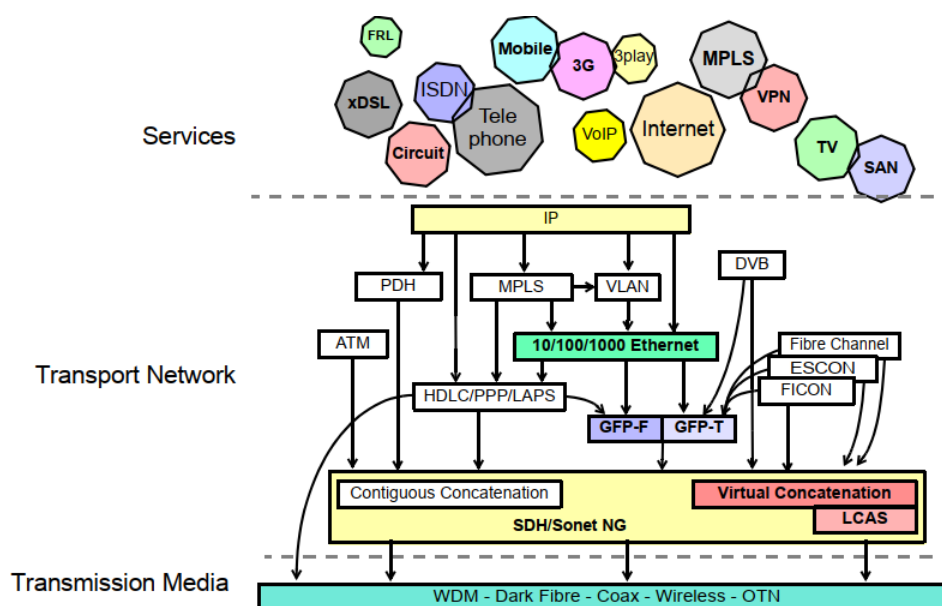
liệu ở tốc độ cao, băng thông rộng và tích hợp đồng thời các dịch vụ truyền thống và các dịch vụ mới trên cùng một mạng mà không làm ảnh hưởng lẫn nhau.

Điều quan trọng nhất ở NG-SDH là sự phát triển một số công nghệ mới trên nền tảng SDH truyền thống mà không thay đổi cấu trúc mạng sẵn có, vốn đã tương tối hoàn thiện bằng cách bổ sung một số thiết bị phần cứng và các thủ tục cũng như giao thức mới. Chính vì điều đó NG-SDH cho phép bổ sung các dịch vụ mới và khả năng truyền tải đồng thời nhiều loại dịch vụ khác nhau trong cùng một môi trường bằng cách lắp đặt thêm các MSPP ở nút truy nhập cả hệ thống SDH hiện có. Điều đó đồng nghĩa với việc không cần lắp đặt một mạng chồng lắp hoặc thay đổi tất cả các nút hay sợi quang. Do đó đã cắt giảm được chi phí trong lắp đặt triển khai công nghệ NG-SDH trên hệ thống viễn thông.



Hình 1.1: Tổng quan mạng truyền dẫn ứng dụng công nghệ NG-SDH

Nhu cầu phát triển của NG-SDH chính là mong muốn tìm ra một phương thức đơn giản có khả năng thích ứng với bất kỳ giao thức dữ liệu gói nào và có thể sử dụng băng thông hiệu quả. Nói cách khác là cần một lớp giao thức thích ứng và một cơ chế sắp xếp mới để điều khiển việc sử dụng băng thông. Từ đó tạo nên tính linh hoạt, mềm dẻo và hiệu quả trong tích hợp nhiều dịch vụ của công nghệ NG-SDH được trình bày ở hình 1.2.



Hình 1.2: Sơ đồ ứng dụng của dịch vụ thông qua công nghệ NG-SDH

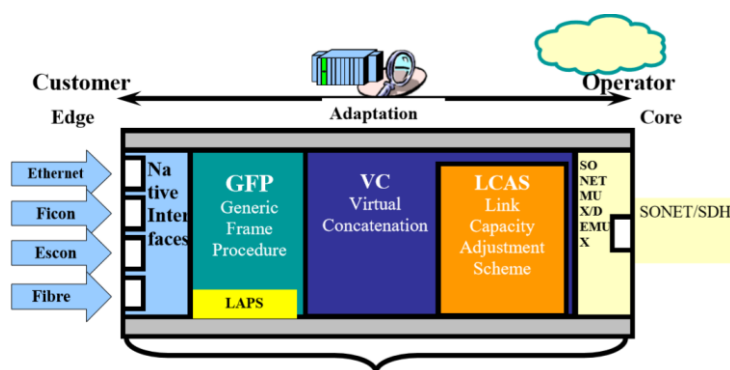
Như trên hình 1.2 ta thấy, các dịch vụ khác nhau như Mobile, 3G, VoIP trên nền tảng IP và truyền tải trên nền tảng công nghệ NG-SDH. Một số dịch vụ mà NG-SDH cung cấp bao gồm: Dịch vụ dữ liệu gói, dịch vụ sử dụng giao diện TDM và một số chức năng mới.

Vấn đề mấu chốt để công nghệ NG-SDH đáp ứng được bài toán tích hợp dịch vụ đó chính là bổ sung 3 giao thức chính: Thủ tục đóng khung tổng quát GFP, kỹ thuật liên kết chuỗi ảo VCAT và cơ cấu điều chỉnh dung lượng tuyến LCAS. Những giao thức kể trên đã được ITU-T chuẩn hóa bởi các tiêu chuẩn G.7042/Y.1303, G707, G7042/Y.1305.

- Giao thức GFP cung cấp thủ tục đóng gói khung dữ liệu có lưu lượng khác nhau (Ethernet, IP/PPP, RPR, kênh quang..) vào các phương tiện truyền dẫn TDM như là SDH hoặc hệ thống truyền tải quang OTN.

- Giao thức VCAT cung cấp những thủ tục cài đặt băng thông cho kênh, cho phép mềm dẻo hơn so với những thủ tục áp dụng trong hệ thống truyền dẫn TDM trước đó.

- Giao thức LCAS cung cấp thủ tục báo hiệu đầu cuối tới đầu cuối để thực hiện chức năng điều chỉnh động dung lượng băng thông của các kết nối khi sử dụng VC. Bên cạnh đó còn một số giao thức hỗ trợ khác.



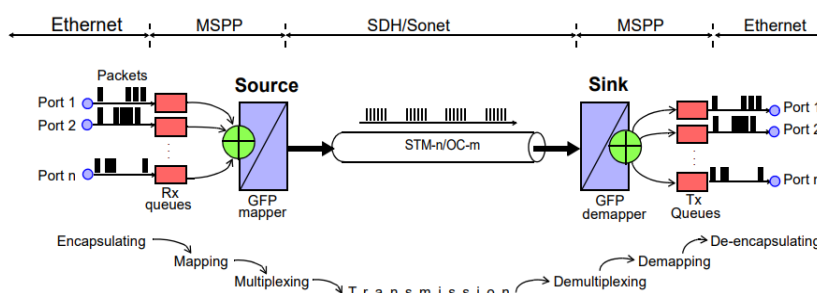
Hình 1.3: Các giao thức được sử dụng trong NG-SDH

1.1.1 Giao thức đóng khung GFP

GFP là một kỹ thuật đóng khung được định nghĩa trong ITU-T G.7041, cho phép ánh xạ các tín hiệu từ khách hàng ở các lớp cao hơn có độ dài thay đổi qua mạng truyền tải như OTN, SDH/SONET hoặc PDH.

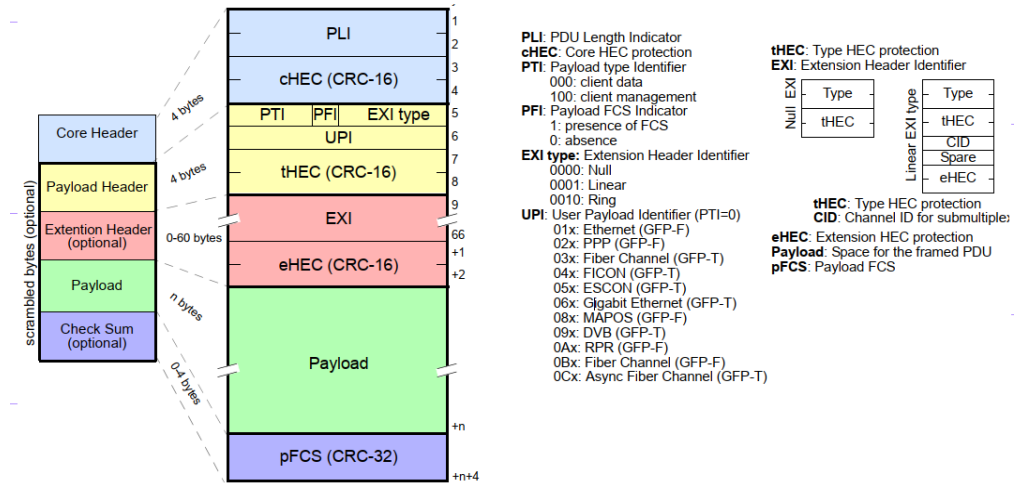
GFP là một thuật ngữ chung, đó là sự xếp chồng của hai hướng: Đối với hướng của lớp dưới GFP cho phép sử dụng bất cứ kiểu công nghệ truyền tải nào, mặc dù hiện tại chỉ chuẩn hóa cho SDH và OTN. Còn hướng cho lớp phía trên, GFP hỗ trợ nhiều kiểu gói khác nhau như Ip, khung Ethernet, khung HDLC như PPP.

Giao thức đóng khung GFP làm tương thích một luồng dữ liệu trên nền một khung đến luồng dữ liệu định hướng byte bằng cách sắp xếp các dịch vụ khác nhau vào một khung có mục đích chung, sau đó khung này được sắp xếp vào trong các khung SDH đã biết. Chính điều này cho phép ưu điểm hơn ở việc phát hiện và sửa lỗi và cung cấp hiệu quả sử dụng băng thông lớn hơn so với các thủ tục đóng gói truyền thống.



Hình 1.4: Quá trình sắp xếp của GFP

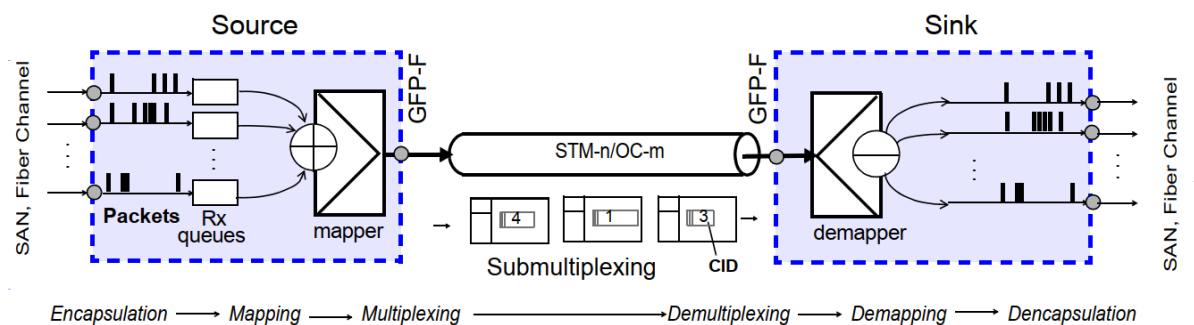
Cấu trúc khung GFP được trình bày như hình 1.5, gồm những thành phần cơ bản: mào đầu lõi; mào đầu của tải tin; mào đầu của 1 số tính năng mở rộng; phần tải tin; chuỗi kiểm tra khung (FCS).



Hình 1.5: Cấu trúc khung GFP

GFP có hai phương pháp sắp xếp để thích ứng các tín hiệu khách hàng vào trong khung SDH: GFP sắp xếp theo khung (GFP-F) và GFP trong suốt (GFP-T).

a. GFP-F: GFP-F sử dụng cơ chế hiệu chỉnh lỗi mào đầu để phân tách khung GFP nối tiếp trong dòng tín hiệu ghép kênh cho truyền dẫn.



Hình 1.6: Quy trình đóng khung dữ liệu trong giao thức GFP-F

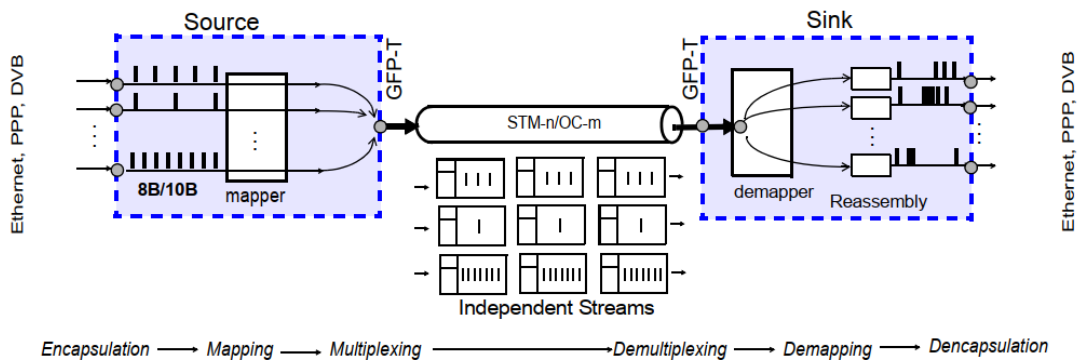
Do độ dài tải GFP là thay đổi nên cơ chế này đòi hỏi khung tín hiệu khách hàng được đệm toàn bộ lại để xác định độ dài trước khi sắp xếp vào khung GFP. Toàn bộ các gói dữ liệu từ khách hàng được đưa vào khung GFP-F cụ thể:

- Các loại dữ liệu như Ethernet, PPP và DVB được xếp hàng đợi để ánh xạ.
- Một số loại mã có thể được bỏ bớt để giảm kích thước truyền.

- GFP-F cung cấp phân kênh phụ vào 1 kênh duy nhất cho các nguồn có tốc độ thấp.

Do đó GFP-F vận chuyển hiệu quả hơn, tuy nhiên quy trình đóng gói ở hình 1.6 làm tăng độ trễ, làm cho GFP-F không phù hợp với các dịch vụ nhạy cảm với thời gian.

b. GFP-T: Tín hiệu khách hàng cố định được sắp xếp trực tiếp vào khung GFP có độ dài xác định trước (sắp xếp theo mã khối cho truyền tải trong khung GFP, hiện thời chỉ mới định nghĩa cho mã 8B/10B trong chuẩn G.704.1 ITU-T). Quy trình đóng gói của giao thức GFP-T được mô tả ở hình 1.7.



Hình 1.7: Quy trình đóng khung dữ liệu trong giao thức GFP-T

Các tín hiệu từ khách hàng được ánh xạ thành các khung GFP có độ dài cố định và được truyền ngay lập tức mà không cần đợi nhận toàn bộ gói dữ liệu.

1.1.2 Kỹ thuật ghép chuỗi ảo VCAT

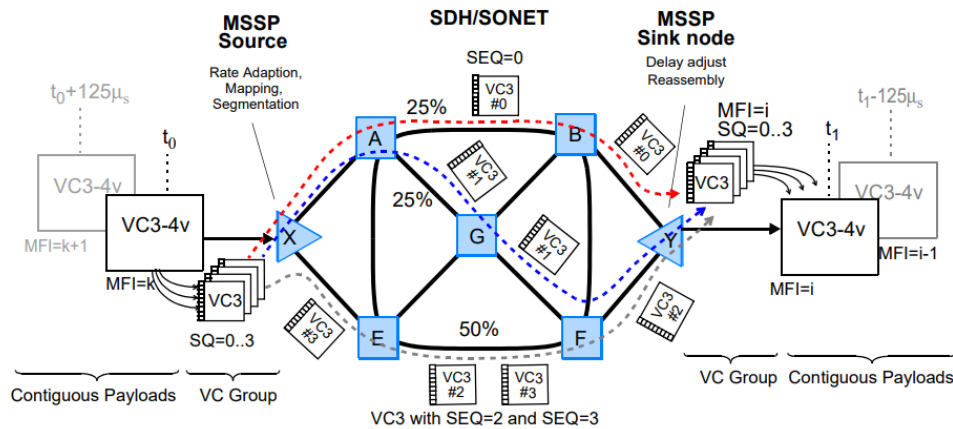
Ghép chuỗi là quá trình gom băng tần của X tải (C-i) thành một tải có băng tần lớn hơn, quá trình này cho băng tần lớn gấp X lần C-i. Các tải ghép chuỗi trong mạng được xử lý như những tải riêng biệt và độc lập, do đó nhà khai thác mạng truyền tải có thể tự do thực hiện chức năng ghép chuỗi mà không sợ ảnh hưởng đến hệ thống đang sử dụng hiện tại. Có hai phương pháp ghép chuỗi:

- *Ghép chuỗi liên tục:* là phương pháp ghép nối truyền thống được định nghĩa trong G.707, các container kế cận được kết hợp lại tạo các tải lớn hơn và truyền qua mạng SDH như là một container tổng. Do các tải này không bị phân chia thành các phần tải nhỏ hơn trong quá trình truyền dẫn nên tất cả các NE đều phải có chức

năng ghép chuỗi, khả năng nhận ra và xử lý container được ghép nối. Vì vậy phương pháp ghép chuỗi liên tục thiếu tính mềm dẻo trong việc sử dụng băng thông làm cho việc truyền dữ liệu không có hiệu quả, không đem lại độ mịn băng tần phù hợp cho các công nghệ phi kết nối và hướng gói như IP hoặc Ethernet.

- *Ghép chuỗi ảo*: là quá trình truyền tải các VCAT riêng lẻ và nhóm chúng lại tại điểm cuối của luồng truyền dẫn. Do đó, chức năng ghép chuỗi chỉ cần có tại thiết bị đầu cuối luồng. Cơ chế ghép chuỗi ảo cung cấp khả năng khai thác tải SONET/SDH hiệu quả và mềm dẻo. Cơ chế này phá vỡ giới hạn do sự phân cấp tín hiệu truyền dẫn đồng bộ SONET/SDH được thiết kế cho tải PDH. VCAT sắp xếp các tải trọng container độc lập vào trong một liên kết ảo. Số container bất kỳ có thể nhóm lại được với nhau để cung cấp độ linh hoạt của băng thông tốt hơn so với cách ghép nối truyền thống, cho phép gia tăng độ mịn băng tần trên từng khối VC-n.

Giải pháp ghép chuỗi ảo chỉ được yêu cầu tại các node nguồn MSPP, tại đây VCAT tạo một tải liên tục bằng X lần VC-n. Tất cả các VC thành viên đều được gửi đến node nguồn MSSP một cách độc lập, trên bất kì luồng rỗi nào nếu cần thiết. Do đó nếu một tuyến hoặc một node bị sự cố thì kết nối chỉ bị ảnh hưởng từng phần và đây chính là một cách cung cấp dịch vụ bảo vệ sử dụng VCAT.



Hình 1.8: Quá trình ghép chuỗi ảo VCAT

Tại đích, tất cả các VC-n được nhóm lại, theo các chỉ thị cung cấp bởi byte H4 hoặc K4, và cuối cùng được phân phát đến địa chỉ. Do các VC thành viên được phát đi một cách độc lập và có thể trên các luồng khác nhau với độ tồn tại trễ khác

nhau giữa các VC. Do vậy, MSPP đích phải bù trễ chênh lệch này trước khi nhóm tải và phân phát dịch vụ. Các tham số của VCAT là bộ chỉ thị đa khung MFI (Multi-Frame Indicator) và số thứ tự SQ (Sequence Number). Cụ thể của quá trình ghép chuỗi ảo VCAT được mô tả ở hình 1.8.

Bảng 1.1: So sánh hiệu quả sử dụng các dịch vụ khi có và không dùng VCAT

Dịch vụ	Hiệu quả sử dụng không dùng VCAT	Hiệu quả sử dụng dùng VCAT
Ethernet (10 Mbit)	VC-3 --> 20%	VC-12-5v --> 92%
Fast Ethernet (100 Mbit)	VC-4 --> 67%	VC-12-47v --> 100%
ESCON (200 MByte)	VC-4-4c --> 33%	VC-3-4v --> 100%
Fibre Channel (1 Gbit)	VC-4-16c --> 33%	VC-4-6v --> 89%
Gigabit Ethernet (1000 Mbit)	VC-4-16c --> 42%	VC-4-7v --> 85%

Một số ưu điểm khi sử dụng VCAT:

+ *Hiệu quả*: Các kênh VCAT được định tuyến độc lập thông qua mạng SDH và sau đó được nhóm lại tại nút đích, do vậy loại trừ được việc tắc nghẽn và sử dụng hiệu quả băng thông.

+ *Có khả năng mở rộng*: VCAT cho phép băng thông thay đổi phù hợp với sự tăng giảm nhỏ của nhu cầu. Dựa trên tốc độ dữ liệu mong muốn, các kênh VCAT có thể thay đổi để phù hợp với băng thông sử dụng và tránh được sự lãng phí.

+ *Tính tương thích*: Chỉ có các nút nguồn và đích cần nhận ra VCAT, các nút còn lại của mạng SDH trong mạng không cần biết về các nhóm ghép nối ảo này. Do đó VCAT được truyền thẳng trong mạng SDH và làm việc trên các mạng sẵn.

+ *Duy trì dịch vụ*: Trong các nhóm VCAT, mỗi kênh có thể được định tuyến khác nhau trên mạng, nếu một kênh có sự cố, các kênh khác vẫn làm việc bình thường. Do đó nếu một liên kết bị sự cố thì chỉ có một kênh nhánh trong nhóm VCAT bị mất nhưng liên kết dữ liệu vẫn tiếp tục cung cấp dịch vụ với băng thông bị giảm xuống.

1.1.3 Cơ chế điều chỉnh dung lượng LCAS

Như đã trình bày ở trên, ghép chuỗi ảo được thực hiện để tạo nên những tải có dung lượng khác nhau. Mặc dù một số lượng tải ghép chuỗi đã được xác định trước cho phần lớn ứng dụng nhưng thực tế vẫn cần phân phát động một số tải cho một vài ứng dụng cụ thể. LCAS đã được chuẩn hoá trong ITU-T G.7042, được thiết kế để thực hiện chức năng trên. LCAS có thể đưa thêm hoặc loại bỏ một số tải thành viên trong một VCG, do đó sử dụng lượng băng tần hiệu quả hơn mà không làm ảnh hưởng đến dữ liệu được truyền tải.

LCAS là một giao thức báo hiệu thực hiện trao đổi bản tin giữa hai điểm kết cuối VC để xác định số lượng tải ghép chuỗi. Với yêu cầu của người sử dụng, số lượng tải ghép chuỗi có thể tăng/giảm phù hợp với kích thước lưu lượng trao đổi nhằm tối ưu băng thông.

Đặc tính này rất hữu dụng đối với nhà khai thác để thích ứng băng tần thay đổi theo thời gian, theo mùa...giữa các bộ định tuyến.

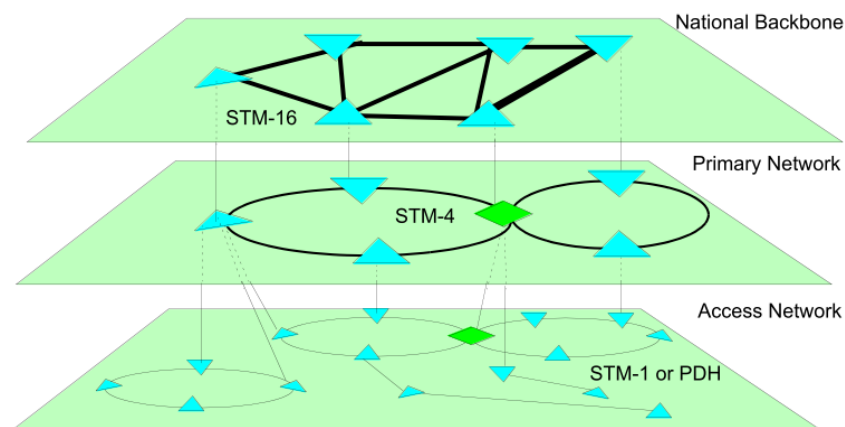
Cơ chế hoạt động của LCAS dựa trên việc trao đổi gói điều khiển giữa bộ phát (So) và bộ thu (Sk). Mỗi gói điều khiển sẽ mô tả trạng thái của tuyến trong gói điều khiển kế tiếp. Những thay đổi này được truyền đi tới phía thu để bộ thu có thể chuyển tới cấu hình mới ngay khi nhận được nó. Gói điều khiển gồm một loạt các trường dành cho những chức năng định trước và chứa thông tin từ bộ phát đến bộ thu cũng như thông tin từ bộ thu đến bộ phát.

1.2 Kiến trúc mạng truy nhập sử dụng công nghệ NG-SDH

Thông thường mạng truyền dẫn quang của hệ thống viễn thông được phân chia thành 3 lớp: lớp lõi, lớp biên và lớp truy nhập.

Từ hình 1.9 ta thấy đối với mạng truy nhập trong hệ thống SDH sẽ đảm bảo luồng có tốc độ thấp, chủ yếu là giao diện STM-1 và PDH. Giải pháp để thực hiện nâng cấp từ mạng SDH trở thành mạng NG-SDH, chính là bổ sung thêm các thiết bị MSPP. Tại đó, các thiết bị sử dụng ngoài việc cung cấp dịch TDM truyền thống như SDH hay PDH, còn bổ sung thêm các giao diện gói như Ethernet lớp 1, lớp 2, MPLS-TP, GigE, Fiber Channel hoặc DVB. Sử dụng các giao thức GFP, LCAS và

VCAT trong đóng gói và điều khiển băng thông dịch vụ. Giao diện quang đối với những thiết bị này thường sẽ có tốc độ từ STM-0/STS-1 đến STM-64/OC-192.



Hình 1.9: Mô hình phân chia mạng truyền dẫn quang

Khảo sát trên một mạng truy nhập thì kết quả cho thấy rằng số lượng các thiết bị truyền dẫn MSPP là khá lớn. Chủ yếu là thiết bị nhập ngoại của các hãng ECI, ALU và Tejas. Các thiết bị này có chủng loại đa dạng, dung lượng từ 2,5G đến 10G, cung cấp các dịch vụ TDM và Ethernet lớp 1, lớp 2, MPLS-TP. Số liệu thống kê chủng loại, số lượng trang thiết bị truyền dẫn quang NG-SDH đang được vận hành, khai thác trong hệ thống khảo sát như sau:

Bảng 1.2: Thống kê chủng loại và số lượng thiết bị nhập ngoại đang hoạt động trên mạng truy nhập khảo sát của hệ thống

Hệ điều hành	Loại thiết bị	Chủng loại	Số lượng
ALU	1626LM	WDM	41
	1660SM	SDH	58
	1662SM		1
	1646SM		11
	1642EM		12
	1642EMC		26
	Tổng		149
TV	TV1420	SDH	16
	TV1464		8
	Tổng		24
EMS:	XDM1000	SDH	1
	XDM900		8

Hệ điều hành		Loại thiết bị	Chủng loại	Số lượng
ECI	MPT	XDM300		1
		XDM100		25
	EMS: APT	NPT1200		115
		NPT1030		28
		BG40		2
		BG20		76
	EMS: Syncom	SDM16	SDH	3
	Tổng			259

Thiết bị truyền dẫn quang NG-SDH truyền tải các dịch vụ thoại, truyền số liệu, truyền hình kết nối giữa các đơn vị sử dụng. Từ số liệu thống kê ở bảng 1.2 có thể thấy, số lượng lớn các thiết bị truyền dẫn tốc độ thấp (2,5G) như BG20 và 1642EM/EMC vẫn được sử dụng trên mạng lưới để cung cấp dịch vụ tới các đơn vị đầu mối nhỏ hơn.

1.3 Thực trạng nghiên cứu và sản xuất các thiết bị truyền dẫn quang NG-SDH ở Việt Nam

Như đã đề cập ở trên, hiện nay trên hệ thống đã và đang được trang bị số lượng lớn các thiết bị truyền dẫn quang NG-SDH. Đặc biệt ở mạng truy nhập, giải pháp được sử dụng chính là bổ sung các nút MSSP dựa trên mạng truyền dẫn SDH truyền thống. Tuy nhiên, tất cả những thiết bị kể trên đều là những thiết bị nhập ngoại của các hãng lớn như ECI, Fujitsu, ALU, Siemen. Tejas... mà cụ thể là các dòng thiết bị ALU 1642; ECI BG20; HIT 7020; NPT 1030, TJ1400...

Những thiết bị kể trên đã và đang được sử dụng rộng rãi trên hệ thống viễn thông. Tuy nhiên, các thiết bị đều là thiết bị nhập ngoại. Khả năng bảo đảm kỹ thuật trên mạng lưới rất khó khăn do hầu hết các thiết bị đã hết khấu hao và không còn nhận được sự hỗ trợ kỹ thuật của các hãng cung cấp thiết bị. Do đó việc nghiên cứu thiết kế chế tạo thành công thiết bị truyền dẫn quang NG-SDH thay thế các thiết bị hiện có trên mạng truy nhập đóng vai trò rất quan trọng trong việc nâng cao khả năng làm chủ trang thiết bị, góp phần tăng cường sự chủ động trong bảo đảm kỹ thuật cho trang bị, giảm thiểu các yếu tố phụ thuộc vào các doanh nghiệp nước

ngoài, và các hãng cung cấp thiết bị viễn thông. Ở Việt Nam, chưa có doanh nghiệp nào sản xuất thiết bị truyền dẫn quang NG-SDH, mà chủ yếu là nhà phân phối cho các hãng thiết bị lớn để cung cấp giải pháp và thiết bị trên hệ thống.

1.4 Kết luận chương 1

Chương 1 đã nêu ra những vấn đề về tổng quan về công nghệ truyền dẫn NG-SDH. Khái quát những kỹ thuật then chốt của công nghệ NG-SDH. Ngoài ra, còn trình bày kiến trúc mạng truy nhập ứng dụng công nghệ NG-SDH. Nêu ra thực trạng nghiên cứu và sản xuất thiết bị truyền dẫn quang NG-SDH ở Việt Nam.

Như vậy trong chương 1 đã khái quát lên được các vấn đề kỹ thuật liên quan đến công nghệ NG-SDH, thống kê các dòng thiết bị đang được sử dụng ở mạng truy nhập đa dịch vụ của hệ thống viễn thông, làm cơ sở lý thuyết cũng như làm công cụ tham chiếu, so sánh để thiết kế được thực hiện chính xác và thành công.

Chương 2 – THIẾT KẾ XÂY DỰNG THIẾT BỊ TRUYỀN DẪN NG-SDH

2.1 Nghiên cứu xây dựng và đề xuất chỉ tiêu tính năng của thiết bị truyền dẫn quang NG-SDH

Để xây dựng và đề xuất chỉ tiêu tính năng của thiết bị, trước hết cần phải nghiên cứu, khảo sát tính năng kỹ thuật của các dòng thiết bị nhập ngoại tương đương đang được sử dụng trên hệ thống. Cụ thể là phân tích, so sánh chỉ tiêu tính năng kỹ thuật của 2 thiết bị đó là ALU 1642 của hãng Acatlel, BG20 của hãng ECI, và HIT 7020 của hãng Siemens.

Đối với từng thiết bị kể trên thì phần tính năng và chỉ tiêu kỹ thuật cụ thể được tham khảo ở tài liệu [1], [2], [9]. Bảng so sánh tính năng kỹ thuật cụ thể của 3 loại thiết bị kể trên được trình bày ở bảng 2.1.

Bảng 2.1: Chỉ tiêu, tính năng kỹ thuật các dòng thiết bị truyền dẫn NG-SDH nhập ngoại

ALU1642	BG20	HIT 7020
<ul style="list-style-type: none"> - Giao diện cung cấp: $8 \times E1$, $2 \times STM-1$, $2 \times STM-4$ và $8 \times Ethernet\ 10/100/1000$. - Dịch vụ EoS đáp ứng mức: VC-12/3/4; cung cấp dịch vụ E-line và E-LAN; - Giao thức bảo vệ SNCP và MSP 1:1; - Chia sẻ dữ liệu và tích hợp với các thiết bị MSPP khác. - Sử dụng giao thức GFP-F, VCAT, LCAS; - Nguồn cung cấp: 48 VDC. 	<ul style="list-style-type: none"> - Giao diện: $18 \times STM-1$ và $3 \times STM-4$; $252 \times E1$, $18 \times E3$, $18 \times DS-3$; - Giao diện data: 10/100/1000 Mbps, EoS, EoP, IP, MPLS; - Hỗ trợ Ethernet Layer1 và Layer2; - Nguồn cung cấp: 40 VDC ÷ 75 VDC; 	<ul style="list-style-type: none"> - Giao diện: STM-1, STM-4, $8 \times 2\ Mbit/s$, $4 \times Fast\ Ethernet$; - Hỗ trợ Ethernet Layer 2; - Giao thức sử dụng: GFP, VCAT, LCAS; - Giao thức bảo vệ: SNCP, MSP, phần cứng. - Kích thước: rack 19 inch.

Đề xuất một số yêu cầu của thiết bị NG-SDH cần nghiên cứu, chế tạo:

- Thiết bị có thể được sử dụng như thiết bị ghép kênh đầu cuối (TM), thiết bị xen kẽ, bộ lặp tín hiệu hoặc bộ kết nối chéo. Thiết bị có thể cấu hình linh động, có thể triển khai trong nhiều mô hình mạng khác nhau.

- Thiết bị có phần cứng nhỏ gọn, kết cấu chắc chắn, sử dụng các giao diện theo các chuẩn chung cho thiết bị truyền dẫn, dễ thao tác trong khai thác sử dụng.

- Thiết bị có khả năng làm việc trong điều kiện làm việc tương ứng với dòng thiết bị kể trên.

- Thiết bị có tính năng và chỉ tiêu kỹ thuật tương đương với các dòng thiết bị kể trên, cho phép thay thế hoàn toàn ở các nút trong mạng truy nhập của hệ thống viễn thông.

Từ đó, đề xuất các chỉ tiêu kỹ thuật của thiết bị cần chế tạo cụ thể là:

2.1.1 Chỉ tiêu kỹ thuật chung của thiết bị

Từ bảng 2.1 ta sẽ xây dựng bảng chỉ tiêu kỹ thuật chung của thiết bị bao gồm các giao diện quản lý, nguồn cung cấp và dòng điện tiêu thụ, kích thước và trọng lượng của thiết bị sau chế tạo. Cụ thể được trình bày ở bảng 2.2 dưới đây:

Bảng 2.2: Chỉ tiêu kỹ thuật chung của thiết bị

STT	Tham số	ĐVT	Chỉ tiêu	Ghi chú
1	Nguồn cung cấp	VDC	36 đến 72	
2	Dòng tiêu thụ, lớn nhất	A	3	
3	Giao diện quản lý console		USB	
4	Giao diện quản lý mạng		Ethernet	
5	Phần mềm quản lý phần tử		Telnet/CLI, SSH/CLI, Web	
6	Kích thước cực đại (Rộng × Sâu × Cao)	mm	483 × 375 × 44	rack 19 inch, 1U
7	Trọng lượng, lớn nhất	kg	≤ 8	
8	Nhiệt độ làm việc	°C	0 ÷ 50	
9	Độ ẩm làm việc, cực đại	%	95	

2.1.2 Chỉ tiêu kỹ thuật của giao diện E1

Sau khi cân nhắc chỉ tiêu kỹ thuật của các thiết bị nhập ngoại được trình bày ở bảng 2.1. Số lượng cổng E1 của thiết bị là 21 cổng, đáp ứng yêu cầu mặt nạ xung theo tiêu chuẩn G.703 và tốc độ truyền dẫn là 2048 Kbps. Chỉ tiêu kỹ thuật cụ thể của giao diện E1 được trình bày ở bảng 2.3 dưới đây:

Bảng 2.3: Chỉ tiêu kỹ thuật của giao diện E1

STT	Tham số	ĐVT	Chỉ tiêu	Ghi chú
1	Số giao diện E1	Cổng	21	
2	Mặt nạ xung		G.703	
3	Tốc độ truyền dẫn	Kb/s	2048 ± 50 ppm	
4	Trở kháng	Ω	120	Cân bằng
5	VT2/TU12 Map/DeMap Mode		Bit Asynchronous	

2.1.3 Chỉ tiêu kỹ thuật của giao diện Ethernet

Các kỹ thuật then chốt của công nghệ NG-SDH như LCAS, GFP, VCAT sẽ được xây dựng trong chỉ tiêu kỹ thuật của giao diện Ethernet. Trong đó số giao diện Ethernet của thiết bị là 8, giao thức đóng khung được sử dụng là GFP-F theo chuẩn G.7041. Cụ thể được trình bày ở bảng 2.4 dưới đây :

Bảng 2.4: Chỉ tiêu kỹ thuật của giao diện Ethernet

STT	Tham số	ĐVT	Chỉ tiêu	Ghi chú
1	Số giao diện	cổng	08	
2	Tốc độ	Mbps	10/100	
3	Tiêu chuẩn áp dụng		IEEE 802.3	
4	Loại đầu nối		RJ45	
5	Số VCG cho HO/LO VCAT-LCAS		≤ 8	
6	Giao thức LCAS Protocol		G.7042/Y.1355 (2006)	
7	Đóng gói GFP-F		G.7041, G.8040	
8	Số kênh GFP-F		≤ 8	
9	VLAN		802.1Q/802.1ad	

2.1.4 Chỉ tiêu kỹ thuật của giao diện SDH

Chỉ tiêu kỹ thuật cụ thể của giao diện SDH được trình bày ở bảng 2.5. Trong đó số giao diện STM-1 là 04 cổng, đáp ứng các tiêu chuẩn của ITU-T về công nghệ truyền dẫn SDH.

Bảng 2.5: Chỉ tiêu kỹ thuật của giao diện SDH

STT	Tham số	ĐVT	Chỉ tiêu	Ghi chú
1	Số giao diện STM-1	Cổng	4	
2	Tốc độ truyền dẫn STM-1	Kb/s	155520 ± 20 ppm	
3	Clock Reference		SDH, E1, clock nội bộ, clock ngoài	

Các bảng chỉ tiêu kỹ thuật cụ thể đối với từng giao diện được trình bày ở bảng 2.2, 2.3, 2.4, 2.5 sẽ là căn cứ để đánh giá và đo kiểm thiết bị sau khi chế tạo hoàn chỉnh.

2.2 Thiết kế phần cứng hệ thống NG-SDH đa dịch vụ

Tiến hành khảo sát 3 loại thiết bị ECI BG20, Acatel ALU1642 và HIT 7020 thấy rằng phần cứng của các thiết bị sẽ phân chia thành cách bảng mạch. Trong đó mỗi bảng mạch đảm nhiệm chức năng riêng đáp ứng các giao diện khác nhau của thiết bị. Các bảng mạch chức năng sẽ được kết nối với nhau bằng các bus dữ liệu thông qua bảng mạch lưng. Nhờ vậy việc thiết kế và hiệu chỉnh phần cứng của thiết bị thuận tiện và nhanh chóng hơn. Ngoài ra, việc phân chia bảng mạch theo sơ đồ khối chức năng còn cho phép đo kiểm riêng rẽ từng phần của thiết bị trong quá trình hoàn thiện. Đối với thiết bị truyền dẫn NG-SDH đang nghiên cứu cũng thiết kế theo phương án phân chia khối chức năng. Cụ thể thiết bị sẽ phân chia thành các bảng mạch SDH, CPU-XCC, E1, EoS, POWER, OAM, BACK PLANE.

Nguyên lý hoạt động chung của thiết bị:

- Bảng mạch CPU-XCC có chức năng quản lý, điều khiển và giám sát toàn bộ thiết bị và thực hiện chuyển mạch dịch vụ với băng thông tối đa $3 \times \text{STM4}$ và $4 \times \text{STM1}$ hoặc 2,5Gbps. Bảng mạch CPU được thiết kế module CFPGA có chức năng tiếp nhận thông tin điều khiển trên CPU và truyền tới các đối tượng cần được xử lý ở các khối khác qua SPI, I2C, Local Bus, OHXC bus.

- Bảng mạch POWER có chức năng biến đổi nguồn 48 VDC từ đầu vào thành các mức điện áp DC khác nhau cung cấp cho tất cả các bảng mạch còn lại của thiết bị.

- Bảng mạch E1 có chức năng gom 21 luồng E1 thành luồng STM-1 và giao tiếp với bảng mạch CPU - XCC.

- Bảng mạch EoS có chức năng chuyển đổi dữ liệu Ethernet (8 luồng FE) thành luồng dữ liệu SDH.

- Bảng mạch SDH có chức năng ghép/tách các giao diện SDH đầu vào (tốc độ STM-1 hoặc STM-4) thành một đường truyền thông duy nhất (telecom bus) đến bảng mạch kết nối chéo XCC.

- Bảng mạch OAM thực hiện chức năng cung cấp giao diện RJ45 để kết nối phục vụ quản lý và cấu hình thiết bị.

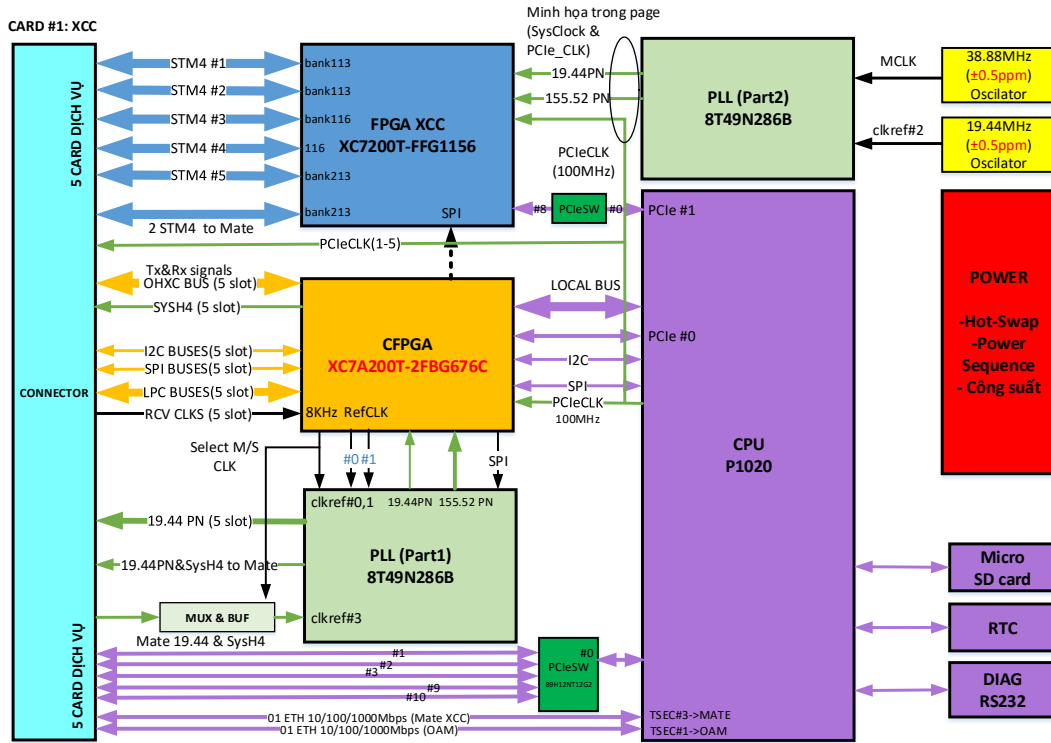
- Bảng mạch BACK PLANE có chức năng cung cấp đường bus kết nối giữa các bảng mạch trên. Ngoài ra, còn có nhiệm vụ cung cấp nguồn từ bảng mạch POWER tới các bảng mạch chức năng.

Ngoài ra thiết bị còn được thiết kế dự phòng và cho phép cắm nóng đối với mạch CPU-XCC, POWER. Phân tích thiết kế phần cứng cụ thể đối với từng bảng mạch kể trên được trình bày dưới đây.

2.2.1 Thiết kế bảng mạch CPU - XCC

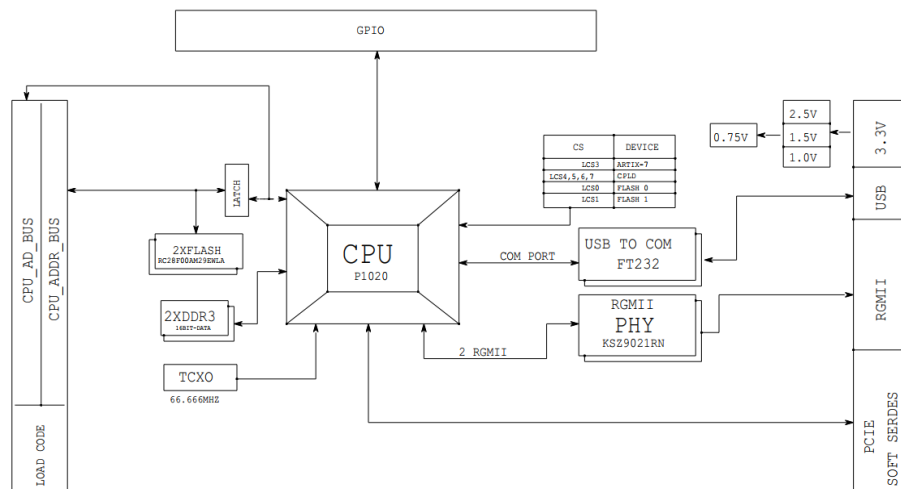
- Bảng mạch CPU-XCC có chức năng quản lý, điều khiển và giám sát toàn bộ thiết bị và thực hiện chuyển mạch dịch vụ với băng thông tối đa $3 \times \text{STM4}$ và $4 \times \text{STM1}$ hoặc 2,5Gbps. Bảng mạch CPU được thiết kế module CFPGA có chức năng tiếp nhận thông tin điều khiển trên CPU và truyền tới các đối tượng cần được xử lý ở các khối khác qua SPI, I2C, Local Bus, OHXC bus.

Bảng mạch CPU-XCC bao gồm 2 khối CPU, XCC và CFPGA thực hiện các chức năng cụ thể. Sơ đồ khối chức năng của bảng mạch CPU-XCC được mô tả như hình 2.1.



Hình 2.1: Sơ đồ khối chức năng của bảng mạch CPU-XCC.

a. *Khối CPU*: Có chức năng điều khiển toàn bộ thiết bị. Sử dụng chip PowerPc P1020 là dòng CPU chuyên dụng trong lĩnh vực thông tin và truyền thông. Dung lượng bộ nhớ Flash 256 Mbyte, bộ nhớ DDRAM3 256 Mbyte. Thực hiện tiếp nhận các thông tin cấu hình điều khiển và gửi các trạng thái hệ thống ra bên ngoài qua giao diện mạng (out-of-band) hoặc console hoặc giao diện in-band DCC.



Hình 2.2: Sơ đồ khối của khối CPU

Khối CPU sử dụng nguồn điện 3,3 VDC sau đó tiếp tục thực hiện chuyển đổi xuống các điện áp thấp hơn bao gồm 2,5 VDC dùng cho giao tiếp Local Bus, 1,5V và 0,75V cho khối DDRAM3, nguồn 1,0 VDC cho khối Core bên trong CPU. Bộ tạo xung clock sử dụng TCXO 66,67 MHz. Sơ đồ khối của khối CPU được trình bày ở hình 2.2.

Giao diện kết nối khối CPU đến các khối còn lại trong thiết bị bao gồm:

- Giao diện Local Bus, SPI, I2C, GPIO, PCIe1 kết nối đến khối CFPGA
- Giao diện PCIe2 kết nối đến khối PCIe Switch.

Giao diện về phía người sử dụng bao gồm:

- 01 cổng Console giao tiếp qua MiniUSB sử dụng IC chuyển đổi USB to COM FT232.

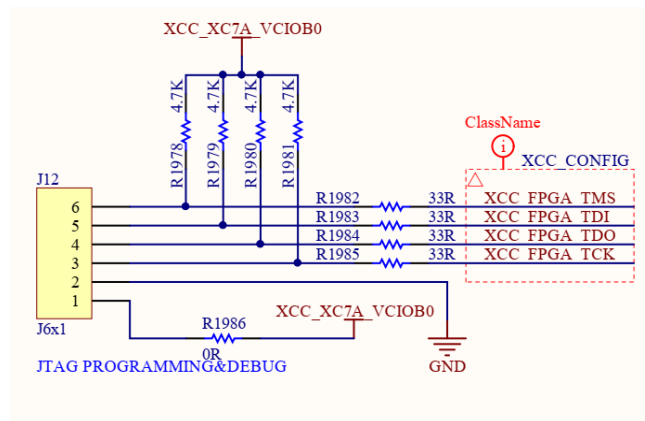
- 02 Cổng GE sử dụng IC chuyển đổi vật lý KSZ9021RN.

b. Khối chuyển mạch XCC: Sử dụng chip xử lý FPGA của Xilinx dòng Artix7 là XC7A200T-2FFG1156C, giao tiếp với các chip chức năng thông qua giao diện dữ liệu tốc độ cao SERDES chuyên dụng của hãng.

Giao tiếp giữa khối XCC với khối SDH và khối Ethernet over SDH là chuẩn STM4, giữa khối XCC và E1 Mapper là chuẩn STM1. Khối XCC được điều khiển bởi CPU qua PCIe Switch tốc độ 2,5Gbps. Các đường đồng hồ tham chiếu clock 155,52MHz và 100MHz được cấp bởi khối PLL. Tất cả các kết nối trên được thiết kế trên bank tốc độ cao SERDES 113, 116, 213, 216 của FPGA. Khối CFPGA điều khiển khối XCC qua chuẩn giao tiếp SPI trên bank 16.

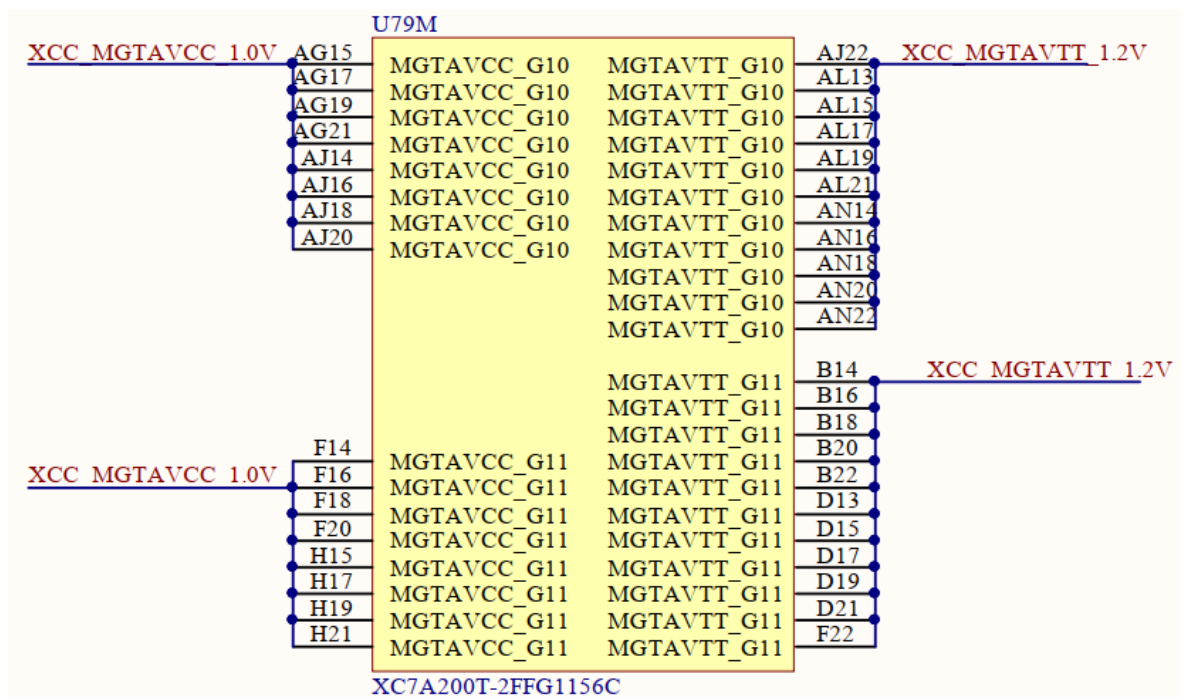
Giao diện điều khiển chip FPGA từ CPU sử dụng PCIe thông qua chip PCIe switch 89HPES6T6G2 của hãng IDT.

Chip FPGA được cấu hình theo chế độ SPIx4 bằng Flash S25FL256S có dung lượng 256Mb. Cấu hình được thực hiện bằng máy tính qua cổng cấu hình JTAG. Sơ đồ nguyên lý mạch cấu hình chip FPGA được trình bày trên hình 2.3.



Hình 2.3: Sơ đồ nguyên lý mạch cấu hình chip FPGA cho khối XCC

Các chuẩn giao tiếp gồm: STM4 từ FPGA tới bảng mạch SDH và EoS, STM1 tới bảng mạch E1, PCIe từ PCIe Switch tới FPGA. Đồng hồ tham chiếu clock được cấp là 155,52 MHz từ IDT8T49.



Hình 2.4: Sơ đồ nguyên lý mạch cấp nguồn cho chip FPGA

Sơ đồ nguyên lý mạch cấp nguồn cho chip FPGA được mô tả trên hình 2.4. Mạch cấp nguồn cung cấp các nguồn gồm 0,75V; 1,0V; 1,2V; 1,5V; 1,8V; 3,3V cho các bank tương ứng của FPGA như thiết kế. Các chân nguồn được lọc chống nhiễu bởi các tụ lọc nguồn và các cuộn chặn.

c. *Khối giao tiếp chung CFPGA*: Khối CFPGA có chức năng cơ bản là chuyển đổi các giao diện truyền thông điều khiển, thực hiện lựa chọn nguồn đồng bộ, giao diện OH (Overhead) buses, trường chuyển mạch mức DS0 và đóng khung lớp 2 HDLC cho kênh DCN, giao tiếp với CPU qua giao diện Localbus. Khối CFPGA chuyển đổi lệnh điều khiển từ CPU tới các bảng mạch chức năng thông qua các khối CFPGA nhỏ ở từng bảng mạch.

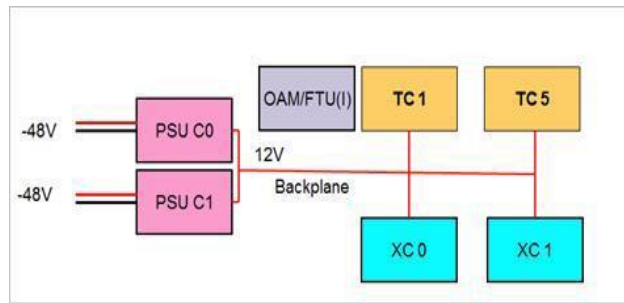
Khối CFPGA sử dụng chip Artix XC7A200T-2FBG676C của hãng Xilinx. Chip FPGA được cấu hình theo chế độ SPIx4 bằng Flash S25FL256S có dung lượng 256Mb. Cấu hình được thực hiện bằng máy tính qua cổng cấu hình JTAG. Sơ đồ nguyên lý của mạch cấu hình và cấp nguồn cho CFPGA tương tự như đối với chip FPGA của khối XCC.

Các giao tiếp trên CFPGA bao gồm:

- Các kênh DCC giao tiếp với khối SDH.
- Giao tiếp I2C điều khiển cổng SFP của khối SDH.
- Các đèn LED báo hiệu trạng thái hoạt động của thiết bị.
- Giao tiếp SPI điều khiển IC IDT8T49N282B của khối DPLL.
- Giao tiếp I2C điều khiển IC SI5338 của khối DPLL.
- Giao tiếp SPI điều khiển FPGA của khối E1Mapper.
- Giao tiếp SPI điều khiển IC giao tiếp luồng E1 LIU của khối E1Mapper.
- Giao tiếp SPI điều khiển FPGA của khối Ethernet over SDH.
- Giao tiếp I2C điều khiển cổng SFP của khối Ethernet over SDH.
- Giao tiếp MDIO để cấu hình PHY Ethernet của khối Ethernet over SDH.
- Giao tiếp SPI điều khiển FPGA của khối SDH.
- Giao tiếp SPI điều khiển FPGA của khối XCC.
- Giao tiếp với CPU qua Local Bus, SPI, I2C và MDIO.

2.2.2 Thiết kế bảng mạch POWER

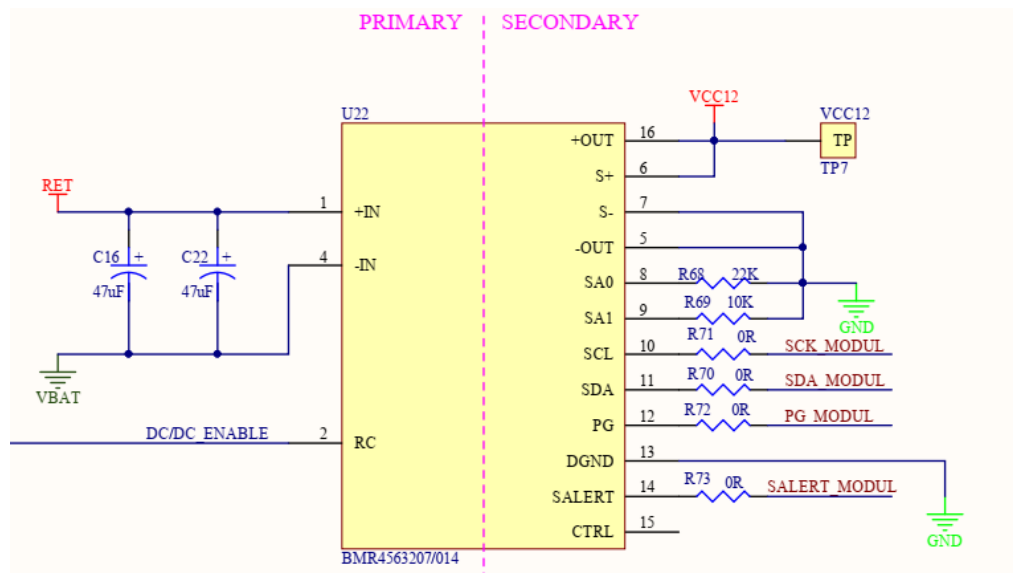
Bảng mạch POWER được thiết kế dựa trên sơ đồ khối chức năng của thiết bị. Nguồn đầu vào sử dụng nguồn -48 VDC ($-72 \text{ VDC} \div -36 \text{ VDC}$) phổ biến tại các trạm máy thông tin qua bộ chuyển đổi nguồn từ -48 VDC sang 12 VDC cấp ra các bảng mạch chức năng khác thông qua bảng mạch BACK PLANE của thiết bị. Sơ đồ khối của bảng mạch POWER được trình bày ở hình 2.5.



Hình 2.5: Sơ đồ khối bảng mạch POWER

Tại các bảng mạch chức năng, nguồn 12 VDC tiếp tục được chuyển đổi sang các nguồn thứ cấp khác để cung cấp cho các mô đun của các bảng mạch. Chip FPGA trong các khối chức năng (SDH, E1, EoS, XCC) chủ yếu sử dụng các nguồn 3,3V; 2,5V; 1,8V; 1,2V; 1,0V. Các nguồn 3,3V, 2,5V chủ yếu cung cấp cho các Bank I/O của FPGA và linh kiện khác như bộ đếm Clock, IC PLL, IC Flash, LED...

Nguồn 1,8V sử dụng cho các khối chức năng khác bên trong FPGA như ADC, DAC, AUX...và các IC giao tiếp vật lý như PHY Ethernet, LIU E1. Nguồn 1,2V dùng cho các bộ thu phát tốc độ cao (Serdes) và nguồn 1,0V dùng cho Core của các FPGA. Mô đun RAM dùng cho khối giao tiếp Ethernet sử dụng nguồn 1,5V và 0,75V.



Hình 2.6: Sơ đồ nguyên lý bảng mạch POWER

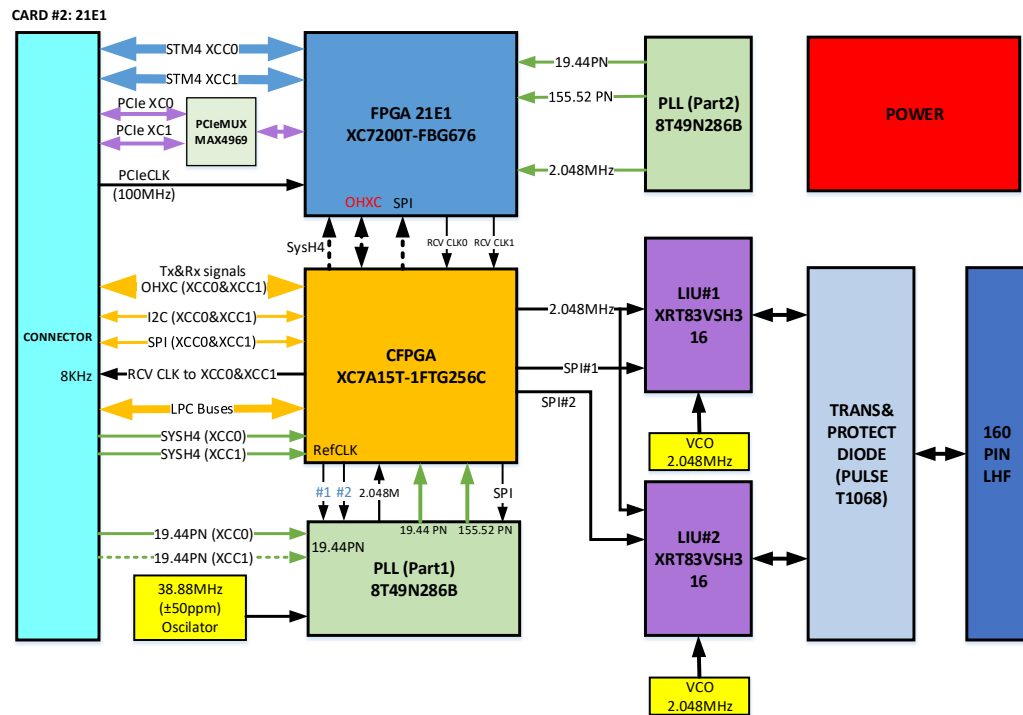
Các đầu ra của các khối nguồn thứ cấp đều được đưa ra các điểm Test Point và các đèn LED hiển thị nhằm mục đích báo cảnh, đo kiểm các giá trị nguồn trong quá trình hoạt động của thiết bị.

Đầu vào cấp nguồn -48 VDC được bảo vệ chống ngược nguồn bằng cầu đi ốt và có chức năng cắm nóng (Hot-swap). Sơ đồ nguyên lý của bảng mạch POWER được trình bày ở hình 2.6.

Bảng mạch POWER được thiết kế dự phòng và cho phép cắm nóng, do đó trong phần thiết kế sơ đồ nguyên lý, bổ sung vi điều khiển ATMEGA328PB-AUR có nhiệm vụ giám sát điện áp, dòng điện và nhiệt độ của bảng mạch POWER, điều khiển việc chuyển đổi giữa bảng mạch làm việc chính sang bảng mạch dự phòng khi xuất hiện lỗi.

2.2.3 Thiết kế bảng mạch E1

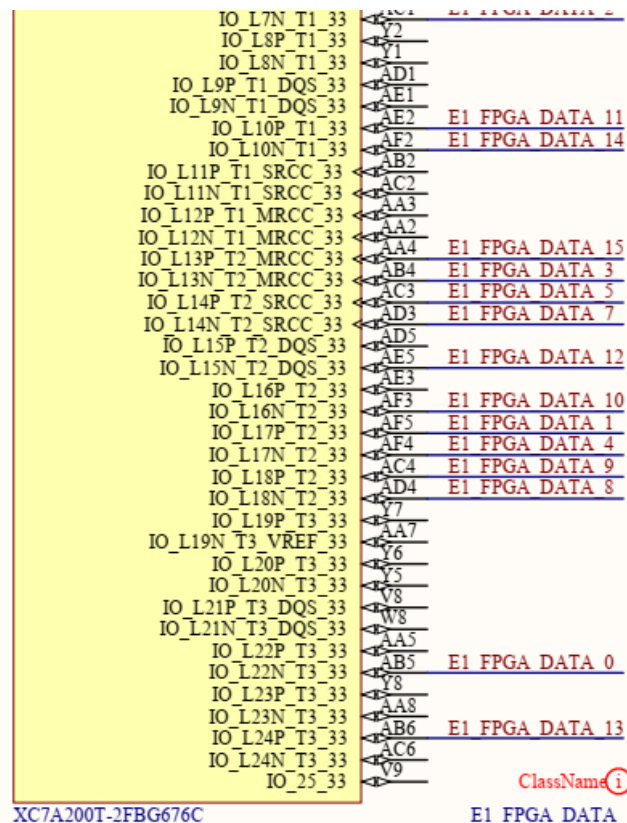
Sơ đồ khối bảng mạch giao tiếp E1 được thể hiện ở hình 2.7.



Hình 2.7: Sơ đồ khối bảng mạch E1

Bảng mạch E1 có chức năng gom 21 luồng E1 thành luồng STM-1, được thiết kế trên công nghệ FPGA. Chuỗi dữ liệu 21 E1 độc lập từ IC LIU XRT83VSH316 bên ngoài thực hiện ánh xạ (mapping) luồng số E1 thành tải trọng

TU-12/VC-12 cùng với việc thực hiện tạo ra toàn bộ các bytes Low-Order Path Overhead cần thiết (V5, J2, N2, và K4), tạo các bít chèn cho mục đích đồng bộ giữa luồng E1 và khung SDH hướng giao tiếp với khối chuyển mạch XCC. Chip FPGA sử dụng dòng FPGA XC7A200T – 2FBG676C của Xilinx. Do có 21 luồng E1 cần sử dụng 2 IC giao tiếp vật LIU XRT83VSH316, LIU1 cung cấp 16 luồng E1, LIU2 cung cấp 5 luồng E1 còn lại. Biến áp luồng HDB3 sử dụng Transformer T1068. Mạch bảo vệ sử dụng Sidactor và cầu chì. Phần config cho FPGA sử dụng giắc JTAG và IC Flash để lưu trữ cấu hình cho E1 Mapper FPGA. Chip FPGA được cấu hình theo chế độ SPIx4 bằng Flash S25FL256S có dung lượng 256Mb. Cấu hình được thực hiện bằng máy tính qua cổng cấu hình JTAG. Sơ đồ nguyên lý của mạch cấu hình và cấp nguồn cho chip FPGA được thiết kế tương tự như đối với chip FPGA ở bảng mạch CPU-XCC. Sơ đồ nguyên lý chip FPGA XC7A200T – 2FBG676C được trình bày ở hình 2.8.

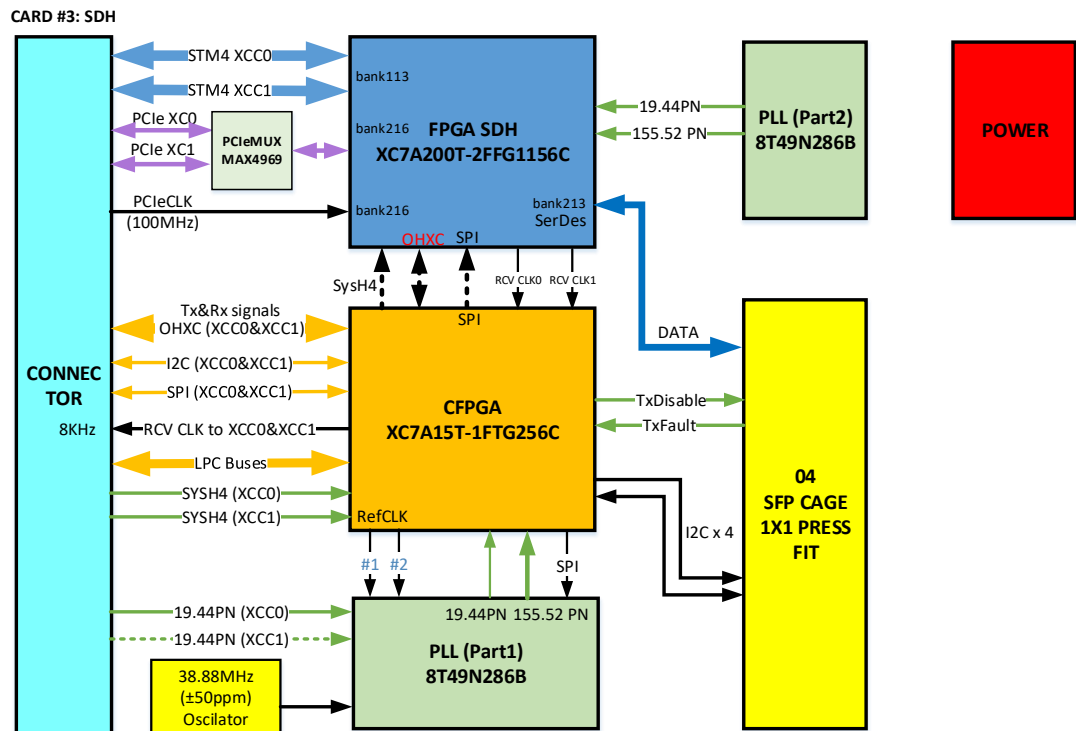


Hình 2.8: Sơ đồ nguyên lý chip FPGA thực hiện chức năng E1 mapper

Ngoài ra, để giao tiếp với bảng mạch CPU-XCC, một chip FPGA dòng artix 7 là XC7AT-1FTG256C được sử dụng với các chức năng truyền thông và tích hợp, chuyển đổi các giao diện cần thiết như I2C, SPI...Phần thiết kế của chip FPGA này được sử dụng tương tự với chip CFPGA ở bảng mạch CPU-XCC.

2.2.4 Thiết kế bảng mạch SDH

Dữ liệu từ đường quang thông qua SFP được nối trực tiếp với chip xử lý FPGA của Xilinx dòng Artix7 là XC7A200T-2FFG1156C thông qua giao diện nối tiếp tốc độ cao SERDES. Các mô-đun SFP được điều khiển thông qua giao tiếp I2C từ CPU qua CFPGA, có thể cấu hình, đọc và ghi các thông số hoạt động của hệ thống. Các trạng thái của SFP được đưa ra các LED hiển thị trên mặt máy. Sơ đồ khối bảng mạch SDH được trình bày ở hình 2.9.



Hình 2.9: Sơ đồ khối của bảng mạch SDH Frammer

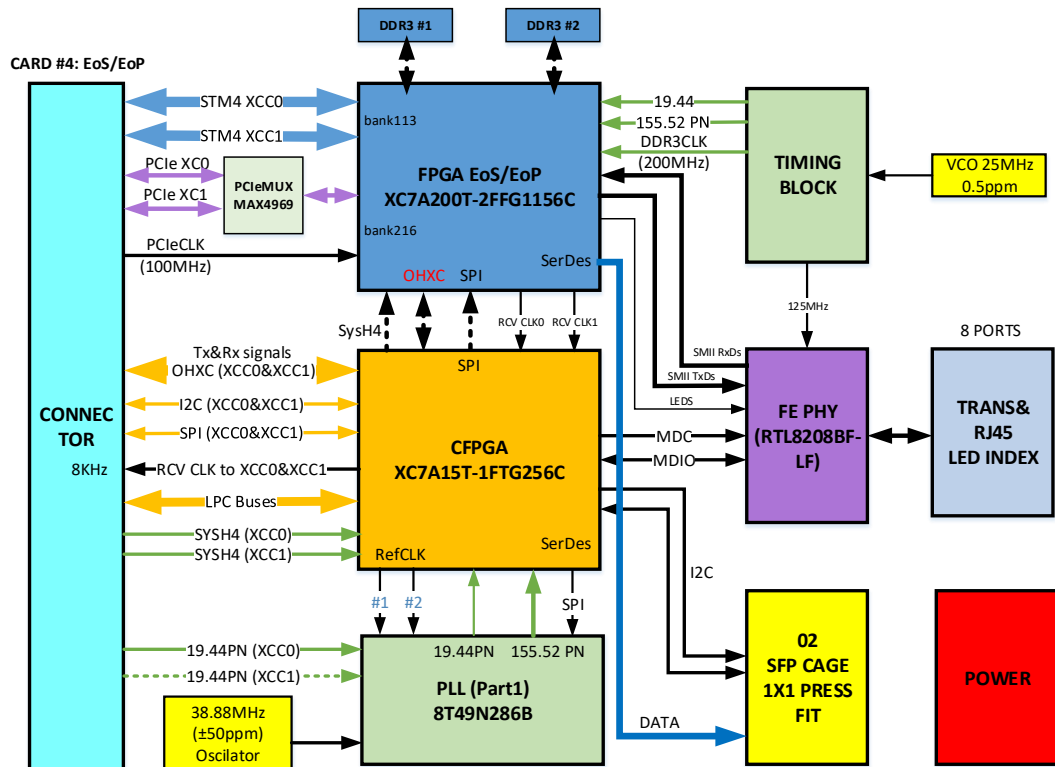
Trên hình 2.9 ta thấy chip FPGA giao tiếp với CFPGA theo các chuẩn giao tiếp SPI, DCC. Giao tiếp này được thực hiện trên các bank 16, 34, 35.

Phần thiết kế mạch cấu hình và cấp nguồn cho chip FPGA tương tự như chip FPGA ở bảng mạch CPU-XCC.

Các chuẩn giao tiếp truyền thông bao gồm: STM4 từ FPGA tới khối XCC, STM1 từ 4 cổng SFP tới FPGA, PCIe từ PCIe Switch tới FPGA. Đồng hồ tham chiếu clock được cấp là 100MHz, 155,52MHz từ khối DPLL.

Bên cạnh đó sử dụng thêm chip FPGA sử dụng dòng Artix 7 là XC7AT-1FTG256C được sử dụng với các chức năng truyền thông và tích hợp, chuyển đổi các giao diện cần thiết như I2C, SPI...để giao tiếp với bảng mạch CPU-XCC. Phần thiết kế của chip FPGA này được sử dụng tương tự với chip CFPGA ở bảng mạch CPU-XCC.

2.2.5 Thiết kế bảng mạch EoS



Hình 2.10: Sơ đồ khối của bảng mạch EoS

Bảng mạch EoS sử dụng chip giao tiếp vật lý 8 cổng 10/100 Mbps RTL8208 của hãng Realtek, luồng dữ liệu đưa vào chip xử lý FPGA của Xilinx dòng Artix7 là XC7A200T-2FFG1156C qua giao diện SMII, giao diện điều khiển sử dụng MDC/MDIO. Sơ đồ khối của bảng mạch EoS được trình bày ở hình 2.10.

Nguyên lý mạch cấu hình và cấp nguồn cho chip FPGA được thiết kế tương tự như chip FPGA của bảng mạch CPU-XCC.

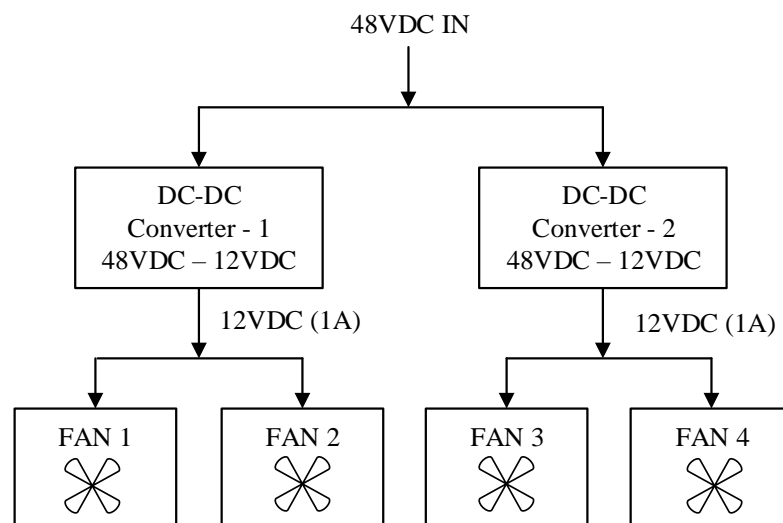
Để xử lý dữ liệu phân packet, chip FPGA cần kết nối thêm 02 mô-đun SDRAM-DDR3 của hãng Micron gồm 4 chip MT41J128M16HA tổng dung lượng 1Gbytes. Giao diện điều khiển chip FPGA từ CPU sử dụng PCIe thông qua chip PCIe switch 89HPES6T6G2 của hãng IDT.

Sử dụng thêm chip FPGA dòng artix 7 là XC7AT-1FTG256C được dùng với chức năng truyền thông và tích hợp, chuyển đổi các giao diện cần thiết như I2C, SPI...để giao tiếp với bảng mạch CPU-XCC. . Phần thiết kế của chip FPGA này được sử dụng tương tự với chip CFPGA ở bảng mạch CPU-XCC.

2.2.6 Thiết kế bảng mạch OAM

Bảng mạch này có chức năng làm mát và cung cấp giao diện quản lý (OAM: operator, administration, management) cho thiết bị ; chứa các giao diện: NMS, MGN, Alarm In, Alarm Out, BITS Data & Clk và EOW (thoại công vụ) ; vị trí ở khe cắm số 10.

Trong quá trình hoạt động, bên trong thiết bị tỏa ra một lượng nhiệt rất lớn. Nguồn nhiệt chủ yếu phát ra từ các mô-đun nguồn, FPGA, CPU và các IC chuyển đổi vật lý. Trong quá trình sản xuất các phần tử tỏa nhiệt lớn sẽ được gắn tản nhiệt theo đúng khuyến nghị của nhà sản xuất linh kiện. Tuy nhiên để tăng tính ổn định và tuổi thọ của thiết bị cần lắp thêm hệ thống các quạt tản nhiệt.



Hình 2.11: Sơ đồ khối quạt

Phương pháp tản nhiệt sử dụng là phương pháp đối lưu cưỡng bức. Luồng gió có nhiệt độ thấp sẽ được hút vào từ hai bên thành và mặt trước sau đó được đi qua các tấm tản nhiệt, các phần tử bên trong sau đó đi ra phía sau của thiết bị nhờ các quạt tản nhiệt.

Quạt tản nhiệt sử dụng loại quạt 12 VDC có kích thước 40×28 mm của hãng Delta. Với tốc độ 9500 vòng/phút mỗi quạt tạo ra luồng gió $0,442 \text{ m}^3/\text{phút}$ đảm bảo khả năng tản nhiệt cao. Sơ đồ của khối quạt được trình bày ở hình 2.11.

Quạt sử dụng nguồn 12 VDC được cấp từ bảng mạch nguồn thông qua bảng mạch BACK PLANE.

2.2.7 Thiết kế bảng mạch BACK PLANE

Bảng mạch BACK PLANE có chức năng cung cấp nguồn cho các bảng mạch khác của thiết bị. Nguồn đầu vào -48 VDC được biến đổi thành mức điện áp yêu cầu của các bảng mạch, sau đó được đưa tới bảng mạch BACK PLANE để cung cấp tới từng bảng mạch chức năng. Ngoài ra, chức năng quan trọng khác của bảng mạch BACK PLANE chính là cung cấp tất cả các giao tiếp dữ liệu và điều khiển từ bảng mạch CPU-XCC tới các bảng mạch còn lại. Bao gồm PCIe, SPI, I2C, DCC, STM1, STM4...

Thiết kế mạch EPROM có chức năng lưu địa chỉ, part number, serial number của thiết bị. Khi đổi card CPU thì các giá trị này không thay đổi (gắn liền với khung giá máy). Khi CPU cắm vào BACK PLANE, sẽ đọc thông tin từ EEPROM này. Ngoài ra còn có chức năng nhận diện card nào khi cắm vào các khe cắm, trừ khe cắm CPU-XCC và POWER là cố định, các card còn lại có thể cắm bất kỳ

Ngoài ra trên bảng mạch BACK PLANE bổ sung thêm IC buffer clock IDT853S310 để chia clock PCIe (100MHz) từ 1 trong 2 CPU đến các card lẻ và vi điều khiển 8 bit AVR để giám sát (qua cổng GPIO của CPU P1020), chuyển trạng thái từ 1 trong 2 CPU này.

2.3 Xây dựng và phát triển phần mềm quản lý điều khiển thiết bị

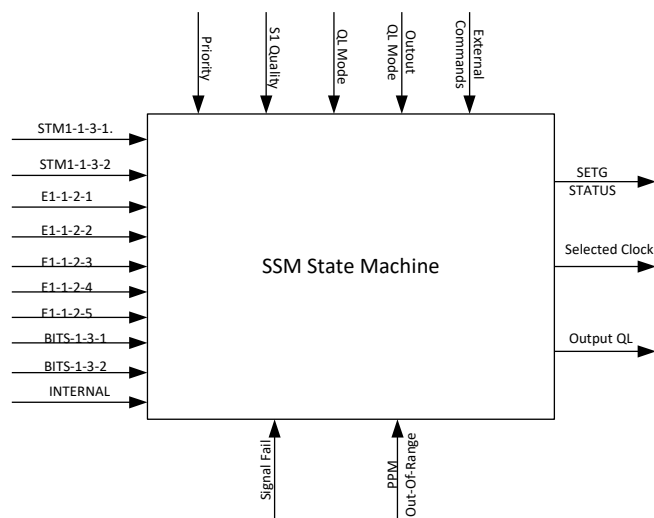
2.3.1 Phần mềm CPU

Khối CPU có chức năng chính là điều khiển quản lý thiết bị thông qua hệ điều hành nhúng trên chip PowerPc P1020, thực hiện giao tiếp với các khối FPGA ở các bảng mạch chức năng như E1, SDH, EoS để điều khiển và thực hiện các kết nối truyền dẫn theo yêu cầu từ người quản lý. Sử dụng thư viện các hàm API, cho phép người dùng thao tác và tạo các kết nối truyền dẫn thông qua việc thao tác trực tiếp đến các thanh ghi trên phần mềm FPGA trên từng bảng mạch.

Hệ điều hành được sử dụng trên CPU là hệ điều hành Linux với mã nguồn mở. Tiến hành điều chỉnh các thay đổi phần cứng phù hợp với P1020 khi khai báo uboot và file device tree. Sử dụng thư viện liên kết động và liên kết tĩnh để thiết kế giao tiếp với các ngoại vi thông qua các driver SPI và I2C. Thông qua các hàm API và thư viện nhúng trên thiết bị, người dùng có thể lấy các thông số trên các cổng vật lý như SFP, Si5338, IDT, LIU...

Bên cạnh các chức năng chính như đã trình bày ở trên, phần mềm CPU còn thực hiện các chức năng quan trọng khác như lựa chọn nguồn đồng bộ, chức năng bảo vệ (MSP và SNCP vòng 2 dây) khi xảy ra lỗi.

a. Chức năng lựa chọn nguồn đồng bộ SSM:



Hình 2.12: Sơ đồ máy trạng thái của module SSM

Lựa chọn nguồn clock từ các nguồn độc lập đầu vào: Hệ thống SSM hỗ trợ các nguồn clock source đề cử từ tín hiệu đầu vào STM-N, tín hiệu đầu vào PDH và tín hiệu tham chiếu bên ngoài (đầu vào BITS). Sơ đồ máy trạng thái của module SSM được trình bày ở hình 2.12.

Hệ thống SSM có rất nhiều nguồn Clock Source và có chức năng chọn 2 clock tốt nhất (chính và phụ) trong số chúng dựa trên các tham số được thảo luận dưới đây:

- + Chọn clock chính làm nguồn tham chiếu thời gian. Tuy nhiên, nó giám sát cả chính và phụ và chuyển sang nguồn phụ trong trường hợp nguồn clock chính có vấn đề.

- + Lựa chọn clock dựa trên chất lượng: Bao gồm 2 chế độ QL Mode Enable và QL Mode Disable.

- + Lựa chọn thời gian dựa trên mức độ ưu tiên: SSM đưa ra cách lựa chọn dựa trên việc cung cấp mức độ ưu tiên của tất cả các nguồn clock được chỉ định.

- + Khóa một nguồn clock được đề cử: Chính là thao tác khóa 1 nguồn clock đang được đề cử đầu vào trong quá trình lựa chọn. Bên cạnh cho phép xóa nguồn clock bị khóa.

- + Chuyển đổi Manual và Forced: SSM cung cấp cách thực hiện chuyển đổi manual và forced đối với bất kỳ nguồn clock nào được chỉ định. Nó cũng cung cấp cách để xóa yêu cầu chuyển đổi Manual/Forced đang hoạt động.

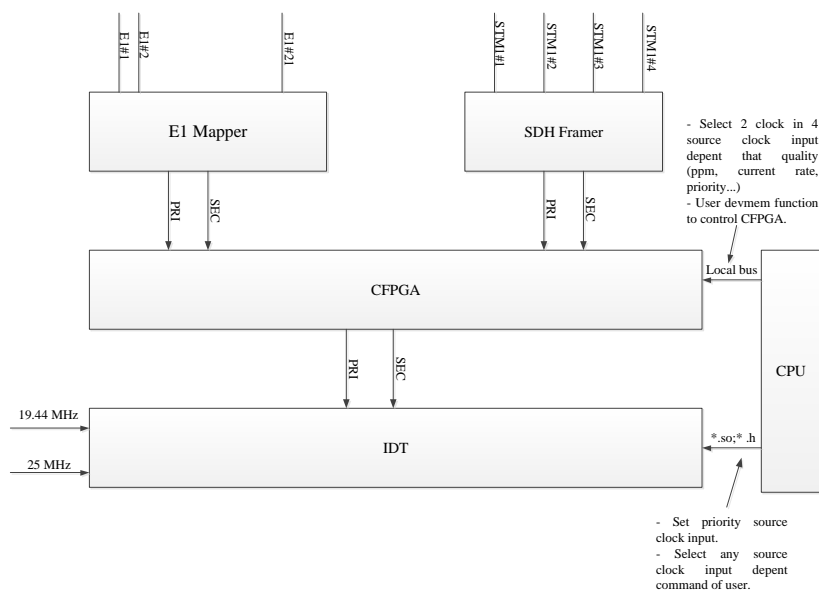
- + SSM cung cấp cách để bật/tắt vòng lặp thời gian cho các nguồn đồng bộ hóa được lấy từ tín hiệu STM-N và tín hiệu PDH.

- + SSM cung cấp một cách để nén đầu ra của trạm (BITS output).

- + SSM thực hiện bộ chọn logic để chọn nguồn clock tốt nhất từ một tập hợp tất cả các nguồn clock được chỉ định. Trong chế độ QL_Enables, nó sẽ chọn một nguồn có chất lượng tốt nhất và ở chế độ QL_Disables, nó sẽ chọn một nguồn có mức ưu tiên cao nhất.

- + SSM báo cáo trạng thái của tất cả các nguồn clock.

- + SSM sẽ báo cáo trạng thái của module đồng bộ hóa (LOCKED/HOLDOVER/FREERUNNING).
- + SSM tạo ra bẫy về sự thất bại của bất kỳ nguồn đồng bộ hóa nào được chỉ định. Nó sẽ xóa bẫy thu hồi nguồn đồng bộ hóa tương ứng.
- + SSM thực hiện thao tác chuyển đổi nguồn tham chiếu (tức là bất cứ khi nào một nguồn đồng bộ hóa mới được chọn theo logic bộ chọn).
- + SSM cung cấp cách để cung cấp/trích dẫn các mức chất lượng và thông tin lỗi tín hiệu của tất cả các nguồn đồng bộ hóa được chỉ định.
- + SSM giám sát tất cả các sự kiện phản ứng, ví dụ: báo động về nguồn đồng bộ hóa, thay đổi byte S1 của nguồn đồng bộ hóa, v.v. và thực hiện hành động thích hợp.
- + SSM gửi nhãn chất lượng đến các cổng gửi đi nếu nút được định cấu hình ở Quality Level Enable Mode.
- + SSM cố gắng tránh các vòng lặp thời gian bằng cách gửi DNU/DUS trên cổng mà nó hiện đang lấy thời gian từ đó. Nó cũng gửi DNU/DUS trên cổng MSP nếu nó tồn tại.



Hình 2.13: Sơ đồ khối chức năng của module SSM

Các nguồn clock của thiết bị NG-SDH:

- TCXO: 38.88 MHz (± 0.5 ppm): Dao động đầu vào của IDT8T49N286.
- Nguồn đồng hồ từ 21 luồng E1 và 4 cổng STM: Những tín hiệu clock này được tách ra từ data (clock recovery).
- Các nguồn clock được tổng hợp từ 2 con DPLL: Si5338 và IDT8T49N (PLL thực hiện tổng hợp tần số cho dịch vụ SDH hoạt động). Sơ đồ khối của module SSM được trình bày ở hình 2.13.

b. Chức năng bảo vệ MSP

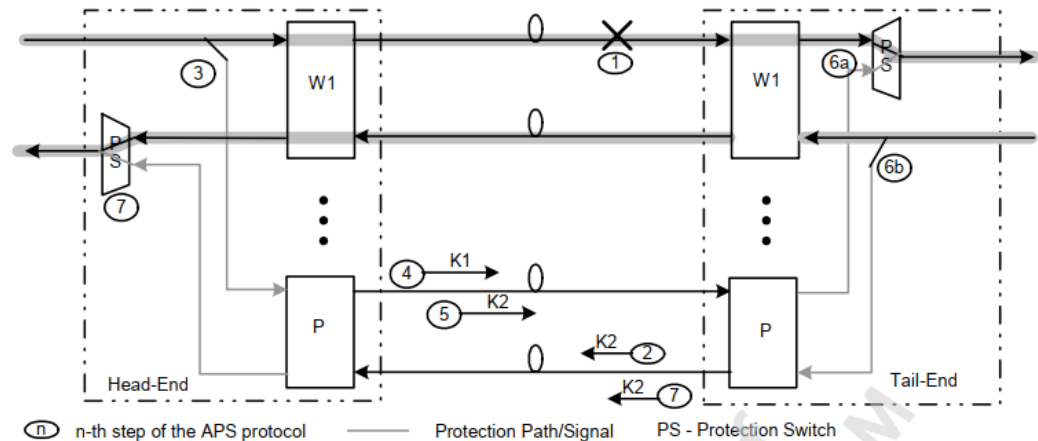
Tiêu chí điển hình để bắt đầu cơ chế bảo vệ:

- Phát hiện có lỗi: LOS, LOF
- Tín hiệu lỗi: BER
- Suy giảm tín hiệu: BER cao
- Lệnh từ người quản trị là chuyển mạch thủ công hoặc cưỡng bức chuyển mạch.

Tập hợp lệnh để điều khiển hệ thống được phân thành các mức ưu tiên khác nhau:

- Forced switch: có mức ưu tiên cao nhất thường được sử dụng khi người vận hành muốn bảo trì hoặc nâng cấp khi có tình trạng lỗi có thể gây ảnh hưởng đến các kênh làm việc khác.
- LOS có mức ưu tiên cao hơn, trong thực tế khi BER cao thì được xem là LOS.
- Manual switch có mức ưu tiên thấp nhất.

Giao tiếp APS được sử dụng để thông tin trạng thái các node với nhau. Giao tiếp APS được thông qua kênh bảo vệ hơn là kênh hệ thống. Để kiểm tra chức năng điều khiển bảo vệ, người ta bổ sung thêm chế độ Exercise. Chức năng này được thực hiện thường xuyên như một hoạt động bảo trì nên để tránh những lỗi im lặng trong thiết bị dự phòng và chuyển mạch bảo vệ logic.



Hình 2.14: Thao tác thực hiện cơ chế APS trên thiết bị NG-SDH

Thứ tự các bước trong APS được trình bày ở hình 2.14:

- b1: Phát hiện có lỗi ở đường work;
- b2: Phía thu gửi byte K1 tới phía đầu phát
- b3: Chuyển mạch chuyển sang phát ở đường protect
- b4: Gửi byte K1 trên đường protect tới phía đầu thu
- b5: Gửi byte K2 trên đường protect tới phía đầu thu
- b6: Phía đầu thu chuyển thu ở kênh Protect và chuyển phát lên kênh P
- b7: Phía phát chuyển mạch nhận sang kênh P

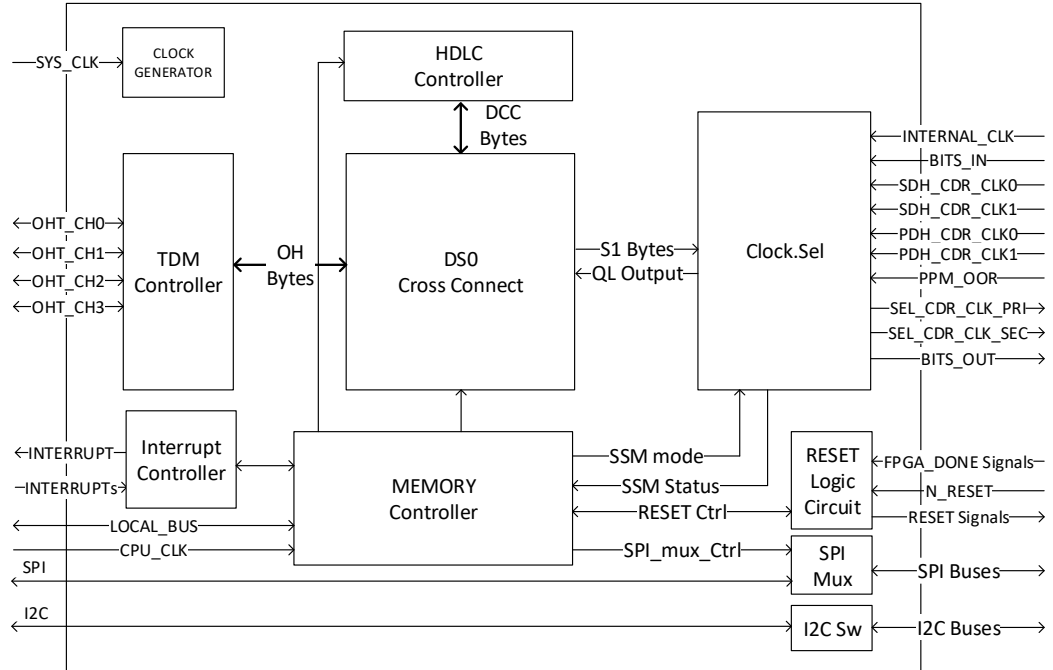
Sự khác nhau giữa chuyển mạch 1+1 unidirectional là đầu đuôi chỉ cần lựa chọn tín hiệu tốt nhất trong 2 kênh W và P mà không cần trao đổi hay thông báo cho đầu phát. Còn 1+1 bidirectional thì đầu cuối cần thông báo cho đầu phát để có thể bắt đầu chuyển các bước sang kênh bảo vệ.

1:N Protect: Số kênh bảo vệ tối đa là 14, kênh số 0 để chỉ ra line bảo vệ và kênh 15 biểu thị lưu lượng bổ sung. Bởi vì ở điều kiện bình thường thì kênh bảo vệ nhàn rỗi nên có thể được sử dụng để thực hiện lưu lượng bổ sung.

2.3.2 Phần mềm CFPGA

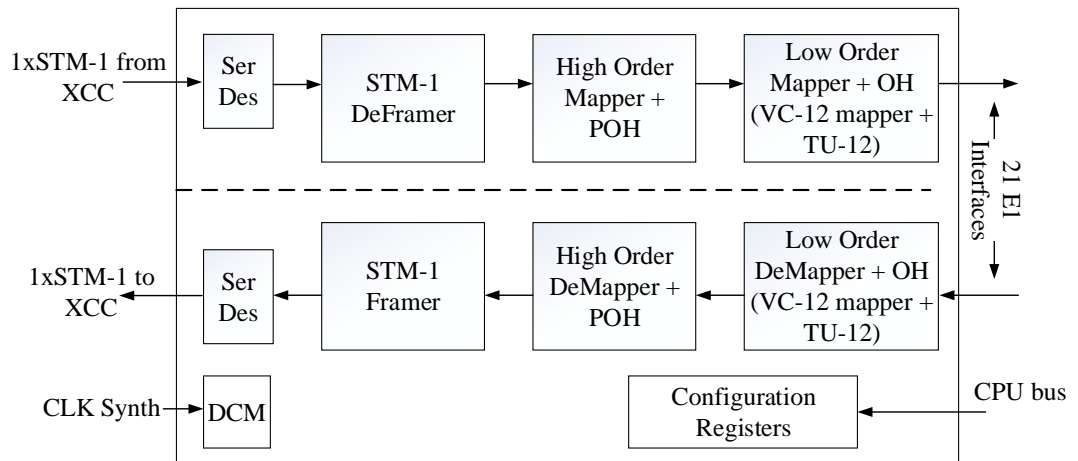
Khối CFPGA có chức năng cơ bản là chuyển đổi các giao diện truyền thông điều khiển, thực hiện lựa chọn nguồn đồng bộ, giao diện OH (Overhead) buses, trường chuyển mạch mức DS0 và đóng khung lớp 2 HDLC cho kênh DCN, giao

tiếp với CPU qua giao diện Localbus. Sơ đồ khối của phần mềm CFPGA được trình bày hình 2.15.



Hình 2.15: Sơ đồ khối của phần mềm CFPGA

2.3.3 Phần mềm FPGA E1 Mapper



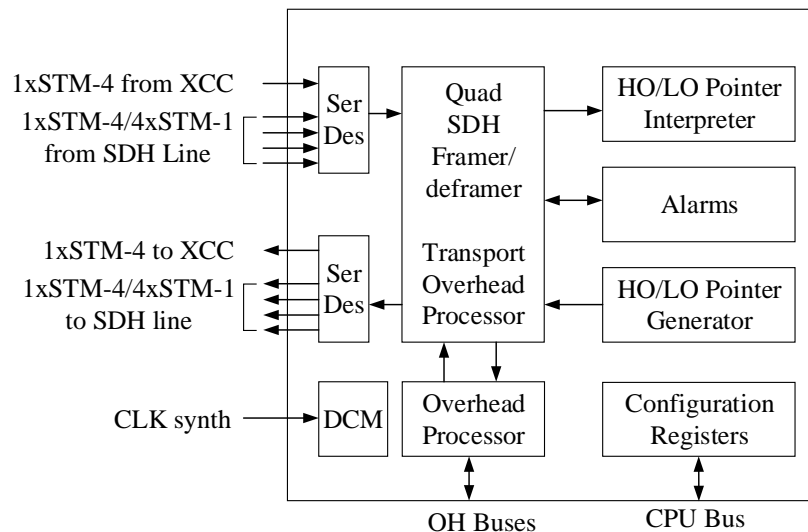
Hình 2.16: Sơ đồ khối của phần mềm FPGA E1 mapper

Phần mềm FPGA E1 mapper có chức năng gom 21 luồng E1 thành luồng STM-1, được thiết kế trên công nghệ FPGA. Sơ đồ khối của phần mềm E1 Mapper được mô tả ở hình 2.16.

Khối VC-12/TU-12 21 chuỗi dữ liệu E1 độc lập từ IC Receiver E1 LIU bên ngoài, thực hiện ánh xạ (mapping) luồng số E1 thành tải trọng TU-12/VC-12 cùng với việc thực hiện tạo ra toàn bộ các bytes Low-Order Path Overhead cần thiết (V5, J2, N2, và K4), tạo các bit chèn cho mục đích đồng bộ giữa luồng E1 và khung SDH hướng giao tiếp với khối chuyển mạch XCC.

2.3.4 Phần mềm *FPGA SDH Framer*

Phần mềm FPGA SDH Framer có chức năng ghép/tách các giao diện SDH đầu vào (ở đây là STM-1/4) thành một đường truyền thông duy nhất (telecom bus) đến bảng mạch kết nối chéo XCC. Phần mềm thực hiện các tính năng như: xử lý khung SDH, xáo trộn dữ liệu, xử lý con trỏ cả mức thấp và mức cao. Quá trình xử lý SDH tuân thủ các tiêu chuẩn ITU-T. SDH hỗ trợ cấu hình các giao diện 1xSTM-4 hoặc 4xSTM-1 hướng đường dây (SDH line side) và 1xSTM-4 hướng kết nối đến XCC. Sơ đồ khối phần mềm SDH Framer được mô tả hình 2.17.

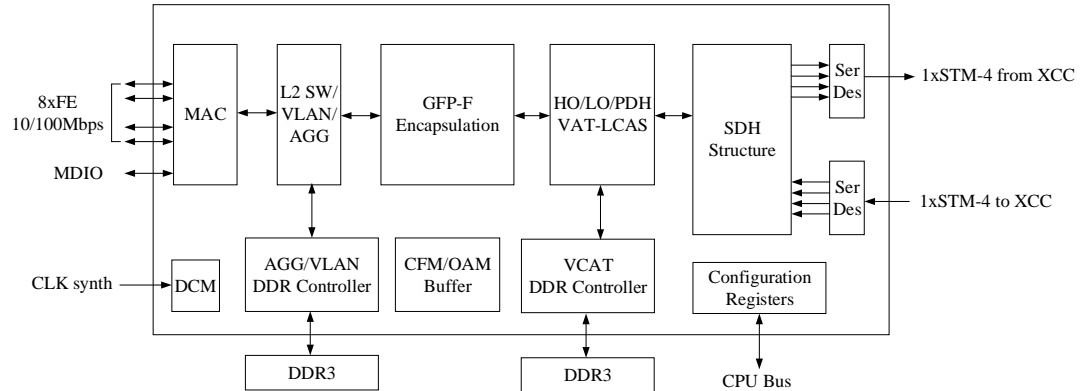


Hình 2.17: Sơ đồ khối của phần mềm FPGA SDH Framer

2.3.5 Phần mềm *FPGA EoS*

Phần mềm EoS có chức năng chuyển đổi dữ liệu Ethernet (8 luồng FE) thành luồng dữ liệu SDH. Về phía FE, khối MAC xử lý các khung Ethernet MAC trước khi lưu trữ chúng vào bộ đệm riêng để đóng gói trên các khung theo chuẩn HDLC hoặc GFP-F. Xử lý khung MAC bao gồm phần mở đầu, SFD, Ethernet Header (DA, SA, Len/Type, Vlan), kiểm tra lỗi khung, loại bỏ phần đệm, tách FCS. Chức năng

kiểm soát luồng (flow control) được thực hiện tại bộ quản lý bộ đệm dựa trên thuật toán xử lý Leaky Bucket. EoS hỗ trợ chức năng xử lý VCAT/LCAS. Tổng số VCG được hỗ trợ là 8 VCG cho SDH VCAT/LCAS. Sơ đồ khối phần mềm EoS được mô tả ở hình 2.18.

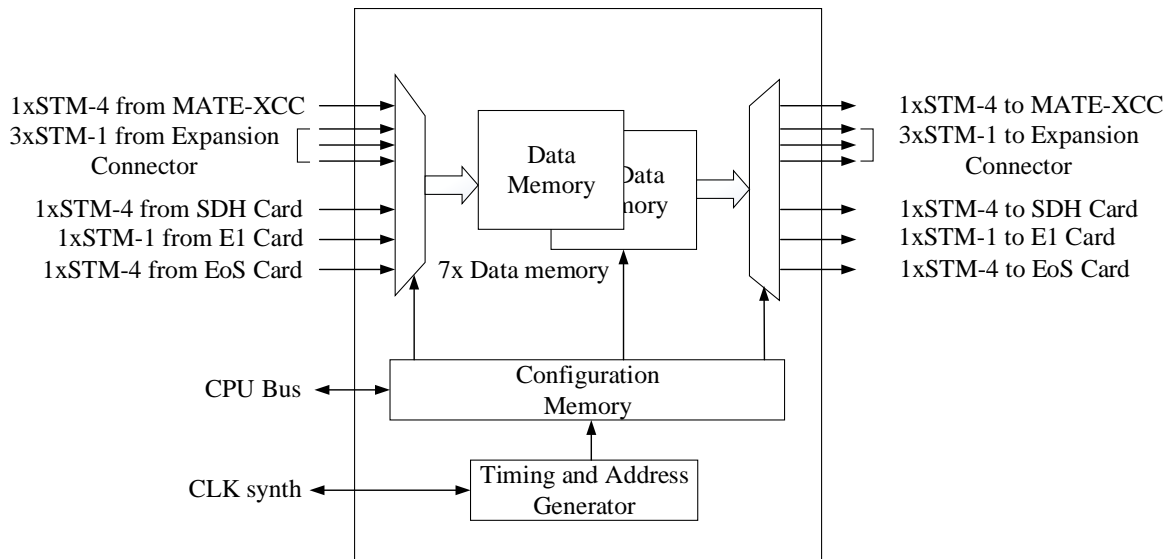


Hình 2.18: Sơ đồ khối của phần mềm FPGA EoS

2.3.6 Phần mềm kết nối chéo FPGA XCC

Phần mềm kết nối chéo FPGA XCC thực hiện chức năng kết nối chéo (non-blocking), có thể cấu hình kết nối chéo với băng thông tối đa 3xSTM4 và 4xSTM1 hoặc 2,5 Gbps. XCC cho phép cấu hình linh hoạt các luồng dữ liệu trong đó bất kỳ đầu ra nào ở mức tối thiểu VC-4/VC-3/VC-12 có thể được cấu hình ngẫu nhiên để kết nối với bất kỳ đầu vào VC-4/VC-3/VC-12 liên quan nào. Kiến trúc XCC và giao diện với các bảng mạch khác như hình 2.19.

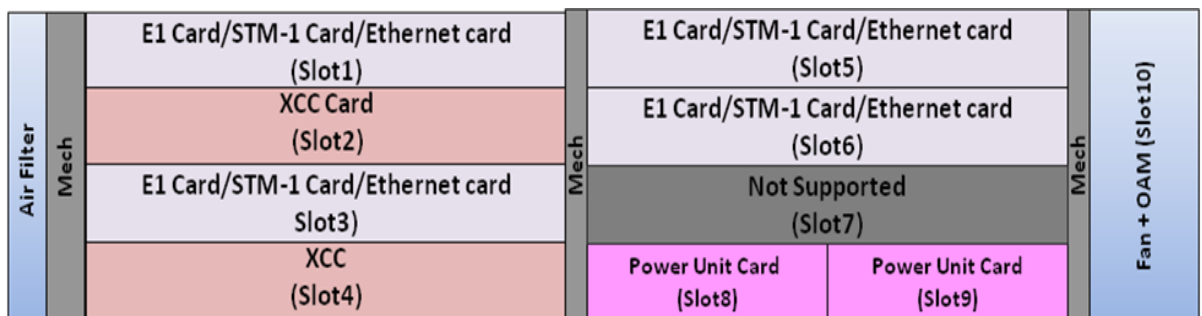
Mỗi đầu ra không sử dụng có thể được cấu hình chèn mẫu dữ liệu cố định tương ứng với các mức tải trọng. Dữ liệu trước khi đến XCC từ STM Line, PDH Card, EoS Card và MATE/Expansion được đồng bộ lại bởi kỹ thuật xử lý căn chỉnh con trỏ (Pointer alignment) cho phép trao đổi đồng bộ giữa các khe thời gian VC-4/VC-3/VC-12.



Hình 2.19: Sơ đồ khối của phần mềm FPGA XCC

2.4 Thiết kế cơ khí vỏ hộp

Thiết kế cơ khí được thực hiện giống như của thiết bị TJ1400 của Tejas, kích thước phù hợp khi lắp đặt ở rack 19 inch, với tất cả các giao diện được thực hiện phía trước:



Hình 2.20: Thiết kế cơ khí mặt trước của thiết bị



Hình 2.21: Hình ảnh thiết bị sau khi chế tạo hoàn chỉnh

2.5 Kết luận chương 2

Chương 2 tiến hành nghiên cứu, khảo sát các dòng thiết bị truyền dẫn quang NG-SDH nhập ngoại đang được sử dụng trên hệ thống. Đề xuất tính năng chỉ tiêu kỹ thuật đối với thiết bị cần nghiên cứu và chế tạo. Tiến hành thiết kế phần cứng hệ thống của thiết bị, phân chia bảng mạch và thiết kế phần cứng của từng bảng mạch.

Chương 2 cũng tiến hành xây dựng và phát triển phần mềm quản lý điều khiển thiết bị. Đưa ra phương án thiết kế vỏ hộp, giao diện bên ngoài của thiết bị.

Chương 3 – ĐO KIỂM VÀ ĐÁNH GIÁ CHỈ TIÊU KỸ THUẬT CỦA THIẾT BỊ TRUYỀN DẪN QUANG NG-SDH VÀ ỨNG DỤNG TRÊN HỆ THỐNG VIỄN THÔNG

3.1 Xây dựng kịch bản đo kiểm thiết bị sau khi chế tạo

Sơ đồ đo kiểm chỉ tiêu kỹ thuật của thiết bị được căn cứ vào các tiêu chuẩn đo kiểm hiện hành TCVN/QS 1995:2017. Cụ thể như sau:

Điều kiện tiến hành kiểm tra:

- Nhiệt độ từ 20 °C đến 27 °C.
- Nguồn cung cấp: Điện áp danh định một chiều -48 VDC; dòng điện 8,2 A.

Phương tiện đo, kiểm tra:

Phương tiện đo, kiểm tra quy định được quy định tại Bảng 3.1:

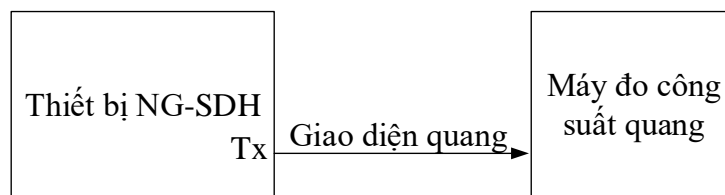
Bảng 3.1: Danh mục phương tiện đo

Tên phương tiện đo	Đặc tính kỹ thuật	
	Phạm vi đo	Sai số
1. Máy đo công suất quang	- Dải bước sóng: từ 780 nm đến 1650 nm; - Dải đo công suất: từ âm 70 dBm đến 20 dBm.	$\pm 0,13$ dB
2. Suy hao quang	- Dải bước sóng: từ 1260 nm đến 1650 nm; - Dải suy hao quang: từ 2 dB đến 60 dB	$\pm 0,05$ dB
3. Bộ biến đổi nguồn AC/DC	- Điện áp đầu vào 220 VAC; Tần số 50 Hz; - Điện áp một chiều đầu ra có dải biến đổi từ 0 VDC đến 60 VDC; - Dòng cấp liên tục ra tải không nhỏ hơn 10 A; độ gợn sóng không vượt quá 2,5 mV hiệu dụng.	± 5 % ± 5 %
4. Máy đo SDH	- Dải bước sóng: từ 600 nm đến 1700 nm; - Đo được rung pha và trôi pha trên giao diện STM-1/4, đo lỗi bit BER trên các giao diện STM-1/4, có chức năng đo kiểm tự động chuyển mạch (APS) trên giao diện E1/VC12/ VC4.	10^{-10}

Tên phương tiện đo	Đặc tính kỹ thuật	
	Phạm vi đo	Sai số
5. Máy đo luồng E1	Đo luồng E1 với các tính năng: Đo lỗi bit, đo mất nã xung, đo sai số tốc độ luồng E1, đo rung pha và trôi pha luồng E1	10^{-10}
6. Cân khối lượng	Cân được khối lượng đến 10 kg	$\pm 5 \%$
7. Thước đo chiều dài	Có thang mm, đo được đến 50 m	$\pm 5 \%$
8. Máy đo Ethernet L1, L2	Đo Ethernet lớp 1, 2 trên giao diện điện và giao diện quang	10^{-10}
<i>CHÚ THÍCH: Các phương tiện đo trên phải được kiểm định và còn trong thời hạn hiệu lực. Cho phép dùng các phương tiện đo khác có cùng giới hạn đo và cấp chính xác cao hơn hoặc tương đương.</i>		

3.1.1 Đo công suất phát quang

- Thiết bị đo:
- + Máy đo công suất phát quang;
- + Dây nhảy quang.
- Sơ đồ đấu nối thiết bị được thực hiện theo hình 3.1:



Hình 3.1: Sơ đồ đo công suất phát quang

- Thực hiện đo:
- + Máy đo công suất quang chọn bước sóng làm việc 1310 nm khi kiểm tra ở các giao diện S1.1; L1.1.
- + Sử dụng dây nhảy quang nối đầu phát quang của thiết bị đến đầu vào máy đo công suất quang;
- + Ghi kết quả đo được vào bảng 3.2.

Bảng 3.2: Kết quả đo công suất phát quang

Loại SFP	Giá trị cho phép (dBm)	Kết quả	Kết luận
STM-1/S1.1	-15 ÷ -8	-11,8	Đạt yêu cầu
STM-1/L1.1	-5 ÷ 0	-3,2	Đạt yêu cầu

Từ kết quả thu được ở bảng 3.2, có thể kết luận thiết bị đảm bảo công suất phát quang trên giao diện STM-1, đáp ứng chỉ tiêu kỹ thuật của giao diện SDH như đề xuất ở bảng 2.5.

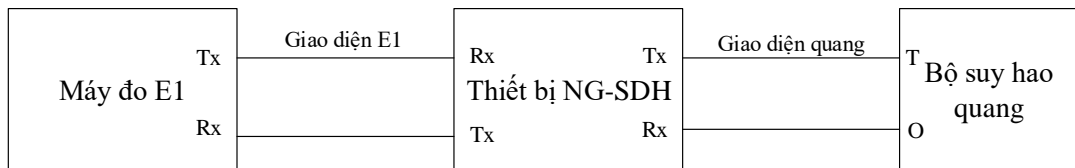
3.1.2 Đo độ nhạy quang

- Thiết bị đo:

+ Máy đo E1, máy đo công suất quang;

+ Bộ suy hao quang điều chỉnh được.

- Sơ đồ đấu nối thiết bị được thực hiện theo hình 3.2:

**Hình 3.2: Sơ đồ đo độ nhạy quang**

- Thực hiện đo:

+ Máy đo công suất quang chọn bước sóng làm việc 1310 nm khi kiểm tra ở giao diện S1.1; L1.1;

+ Trên thiết bị NG-SDH: Thiết lập lưu lượng trên các giao diện STM-1/4;

+ Thiết lập máy đo E1, tiến hành tạo kết nối chéo luồng E1 trên thiết bị NG-SDH và đảm bảo không có lỗi nào xảy ra;

+ Điều chỉnh bộ suy hao quang cho đến khi BER lớn hơn 10^{-9} trong máy đo;

+ Ngắt kết nối cổng laser Rx ở giao diện quang của thiết bị và nối với máy đo công suất quang;

+ Giá trị hiển thị trên máy đo công suất quang chính là ngưỡng thu hay còn gọi là độ nhạy thu của thiết bị SDH trên các giao diện tương ứng;

+ Ghi kết quả đo được vào bảng 3.3.

Bảng 3.3: Kết quả đo độ nhạy quang

Loại SFP	Giá trị cho phép, dBm, không lớn hơn	Kết quả	Kết luận
STM-1/S1.1	-28	-36,8	Đạt yêu cầu
STM-1/L1.1	-34	-40,1	Đạt yêu cầu

Từ kết quả thu được ở bảng 3.3, có thể kết luận thiết bị đảm bảo độ nhạy quang trên giao diện STM-1, đáp ứng chỉ tiêu kỹ thuật của giao diện SDH như đề xuất ở bảng 2.5.

3.1.3 Đo trôi pha và rung pha trên các giao diện

a. Đo trôi pha và rung pha trên giao diện E1

Mục đích: Đo giá trị trôi pha và rung pha trên giao diện luồng 2 Mbps theo chuẩn ITU-T G.823.

- Thiết bị đo: Máy đo E1; suy hao quang; cáp và phụ kiện.
- Sơ đồ đấu nối thiết bị được thực hiện theo hình 3.2 ở trên.
- Quy trình thực hiện đo:
 - + Tạo kết nối chéo luồng E1 cần đo ra giao diện STM-1 và loop cổng Tx vào Rx ở phần giao diện quang;
 - + Trong máy đo Sunset E20C, chọn giao diện đo trôi pha và rung pha;
 - + Tiến hành đo lần lượt trên 21 luồng $1 \div 21$;
 - + Lần lượt chọn hai chế độ đo bộ lọc từ 18 kHz đến 100 kHz và từ 20 kHz đến 100 kHz. Ấn nút START và đọc kết quả hiển thị trên máy Sunset E20C;
- Ghi kết quả đo được vào bảng 3.4.

Bảng 3.4: Kết quả đo trôi và rung pha trên giao diện E1

Thứ tự luồng	Bộ lọc	Giá trị cho phép, UI, không lớn hơn	Kết quả	Kết luận
1	Từ 20 kHz đến 100 kHz	1,5	1,197	Đạt
	Từ 18 kHz đến 100 kHz	0,2	0,038	Đạt
2	Từ 20 kHz đến 100 kHz	1,5	1,121	Đạt
	Từ 18 kHz đến 100 kHz	0,2	0,036	Đạt

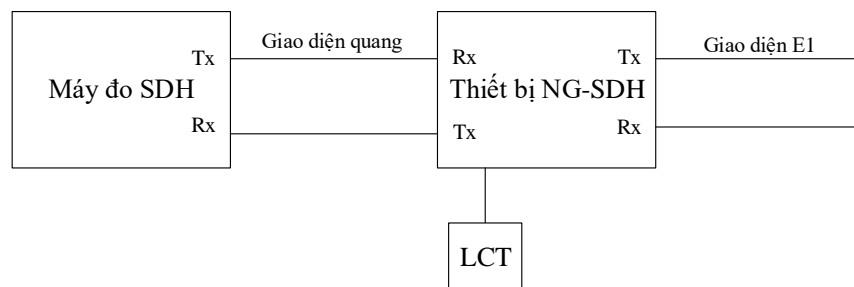
...				Đạt
				Đạt
21	Từ 20 kHz đến 100 kHz	1,5	1,191	Đạt
	Từ 18 kHz đến 100 kHz	0,2	0,035	Đạt

Từ kết quả thu được ở bảng 3.4, có thể kết luận thiết bị đảm bảo chỉ tiêu về độ trôi và rung pha trên giao diện E1 theo chuẩn ITU G.823, đáp ứng chỉ tiêu kỹ thuật của giao diện E1 như đề xuất ở bảng 2.3.

b. Đo trôi pha và rung pha trên các giao diện STM-1

Mục đích: Đo giá trị trôi pha và rung pha trên ngõ ra trên giao diện STM-1 theo chuẩn ITU-T G.825.

- Thiết bị đo:
- + Máy đo SDH;
- + Cáp và phụ kiện.
- Sơ đồ đấu nối thiết bị được thực hiện theo hình 3.3.



Hình 3.3: Sơ đồ đo trôi pha và rung pha trên giao diện STM-1

- Quy trình thực hiện đo:
- + Tạo kết nối chéo giao diện quang STM-1 sang luồng E1 và tiếp hành loop Tx và Rx trên giao diện E1;
- + Đo kiểm lỗi bit trên máy đo và đảm bảo luồng STM-1 hoạt động tốt;
- + Bật chức năng lọc băng rộng và lọc băng cao (LP+HP1/LP+HP2) trong phần Receiver Setting của máy đo và khởi động máy đo;
- + Trong phần Results sẽ hiển thị trôi pha và rung pha tích lũy trong 1 phút;
- + Ghi kết quả đo được vào bảng 3.5.

Bảng 3.5: Kết quả đo trôi và rung pha trên giao diện STM-1

Loại SFP	Bộ lọc LP+HP1/LP+HP2	Giá trị cho phép, UI, không lớn hơn	Kết quả	Kết luận
STM-1/S1.1	500 Hz - 1,3 MHz	1,50	0,739	Đạt
	65 kHz - 1,3 MHz	0,15	0,139	Đạt
STM-1/L1.1	500 Hz - 1,3 MHz	1,50	0,834	Đạt
	65 kHz - 1,3 MHz	0,15	0,126	Đạt

Từ kết quả thu được ở bảng 3.5, có thể kết luận thiết bị đảm bảo độ trôi và rung pha trên giao diện STM-1, đáp ứng chỉ tiêu kỹ thuật của giao diện SDH như đề xuất ở bảng 2.5.

3.1.4 Đo mật nă xung luồng E1

Mục đích: Đo dạng tín hiệu HDB3 trên giao diện E1 theo chuẩn ITU G.703.

Mô tả: Đo mật nă xung bằng cách “Loop” luồng E1.

- Thiết bị đo:

+ Máy đo E1;

+ Suy hao quang 10 dB;

+ Dây nhảy quang.

- Sơ đồ đấu nối thiết bị được thực hiện theo hình 3.2 ở trên.

- Quy trình thực hiện đo:

+ Tiến hành các bước thiết lập đo giống với việc đo kiểm độ nhảy quang, chỉ khác là bộ suy hao quang điều chỉnh ở mức 10 dB để đảm bảo máy đo E1 không xuất hiện lỗi nào;

+ Thiết lập máy đo luồng E1 về chế độ đo mật nă xung;

+ Tiến hành đo đến khi máy đo báo kết quả;

+ Ghi kết quả đo được vào phiếu kiểm tra;

+ Tiến hành đo lần lượt trên 21 luồng từ 1÷21;

+ Quan sát xung trên máy màn hiển thị của máy đo luồng E1: Nếu dạng xung tín hiệu nằm trong khoảng giữa đường giới hạn trong và đường giới hạn ngoài của mật nă xung là đạt yêu cầu;

- + Các xung dương và xung âm đều phải nằm trong mặt nạ xung cho phép, trong đó $V = 100\%$ là 3 V;
- + Khoảng bit tương ứng với giá trị 0 có điện áp trong khoảng $\pm 0,3$ V;
- + Tỷ lệ biên độ của các xung dương và âm từ 0,95 đến 1,05 so với đỉnh xung định dạng;
- + Tỷ lệ độ rộng của các xung dương và âm từ 0,95 đến 1,05 so với đỉnh xung định dạng;
- + Nếu các thông số của xung vượt ra khỏi khoảng giữa giới hạn trong và giới hạn ngoài của mặt nạ xung máy sẽ báo lỗi và kết quả là không đạt;
- + Kết quả kiểm tra được ghi vào bảng 3.6.

Bảng 3.6: Kết quả đo mặt nạ xung luồng E1

Thứ tự luồng	Giá trị yêu cầu		Kết quả	Kết luận
1	Đạt theo khuyến nghị ITU-T G.703	Độ rộng xung, ns, trong khoảng	240	Đạt
		Độ rộng sườn trước xung, ns, không lớn hơn	37	Đạt
		Độ rộng sườn sau xung, ns, không lớn hơn	103	Đạt
		Biên độ xung, V, trong khoảng	2,76	Đạt
21	Đạt theo khuyến nghị ITU-T G.703	Độ rộng xung, ns, trong khoảng	236,6	Đạt
		Độ rộng sườn trước xung, ns, không lớn hơn	61	Đạt
		Độ rộng sườn sau xung, ns, không lớn hơn	115	Đạt
		Biên độ xung, V, trong khoảng	2,7	Đạt

Từ kết quả thu được ở bảng 3.6, có thể kết luận thiết bị đảm bảo chỉ tiêu về mặt nạ xung theo tiêu chuẩn ITU G703, đáp ứng chỉ tiêu kỹ thuật của giao diện E1 như đề xuất ở bảng 2.3.

3.1.5 Đo tỷ lệ lỗi bit trên luồng E1

- Mục đích: Đo chất lượng hệ thống SDH trên giao diện luồng 2 Mbps theo chuẩn ITU-T G.826.

- Mô tả: Đo chất lượng BER bằng cách loop giao diện quang qua bộ suy hao.

- Thiết bị đo:

+ Máy đo E1;

+ Suy hao quang ;

+ Cáp và phụ kiện.

- Sơ đồ đầu nối thiết bị được thực hiện theo hình 3.2 ở trên.

- Quy trình thực hiện:

+ Tạo kết nối chéo luồng E1 từ máy đo đến thiết bị;

+ Đảm bảo rằng không có lỗi nào xuất hiện trên máy đo;

+ Thực hiện đo kiểm BER trên độ lệch 0 và các giá trị độ lệch khác ($\pm 50 \times 10^{-6}$), thời gian đo là 24 h;

+ Lặp lại các bước đo đối với các luồng khác;

+ Ghi kết quả đo được vào bảng 3.7.

Bảng 3.7: Kết quả đo tỷ lệ lỗi bit trên luồng E1

Thứ tự luồng	Giá trị yêu cầu	Kết quả	Kết luận
1	Không nhỏ hơn 10^{-10}	Không có lỗi bit	Đạt
21	Không nhỏ hơn 10^{-10}	Không có lỗi bit	Đạt

Kết luận thiết bị đảm bảo chỉ tiêu về tỷ lệ lỗi bit trên luồng E1, đáp ứng chỉ tiêu kỹ thuật của giao diện E1 như đề xuất ban đầu.

3.1.6 Đo kiểm tra dịch vụ Ethernet

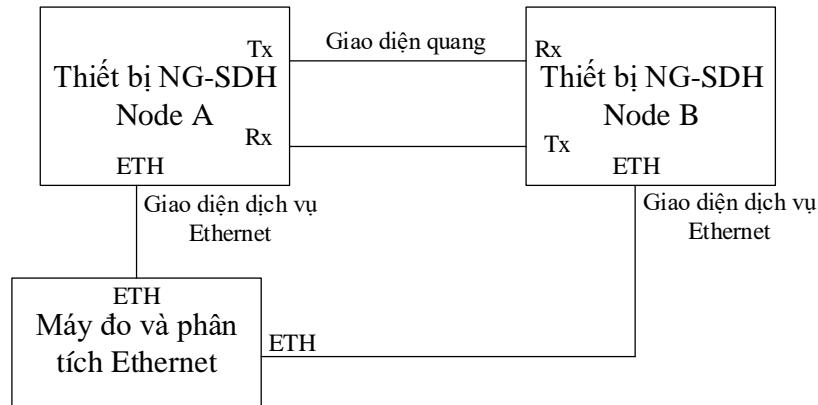
- Mục đích: Kiểm tra tính năng VCAT, LCAS của EoS.

- Mô tả: Cấu hình EoS qua SDH với chức năng VCAT, LCAS

- Thiết bị đo:

+ Máy đo, phân tích Ethernet;

- Sơ đồ đầu nối thiết bị được thực hiện theo hình 3.4:



Hình 3.4: Sơ đồ đo kiểm tra dịch vụ Ethernet

- Quy trình thực hiện:
- + Bật tính năng VCAT, LCAS trên các VCG;
- + Tạo VCG gồm 5 VC-12 trên 2 node A và B. Tạo lưu lượng Ethernet tốc độ 10 Mbps từ máy phân tích Ethernet vào node A và nhận lại từ node B;
- + Xóa 1 VC-12 trong VCG từ node A;
- + Lưu lượng sẽ giảm xuống 8 Mbps, không gián đoạn;
- + Tắt tính năng LCAS, lưu lượng mất;
- + Kết quả mong muốn là lưu lượng không gián đoạn khi xóa hoặc thêm thành phần cho VCG;
- + Ghi kết quả đo được vào bảng 3.8.

Bảng 3.8: Kết quả đo kiểm tính năng Ethernet lớp 1

Tính năng	Tiêu chí	Kết quả	Kết luận
Hỗ trợ	VC-11, VC-12, VC-3, VC-4	Có	Đạt
VCAT	Nhiều thành phần trong VCG	Có	Đạt
LCAS	Xóa hoặc thêm thành phần cho VCG	Có	Đạt

Kết luận thiết bị đáp ứng chỉ tiêu tính năng Ethernet lớp 1.

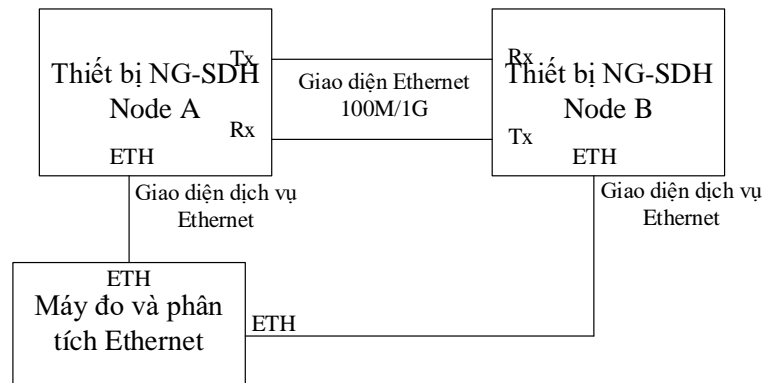
* Đo kiểm tra bảng mạch truyền tải Ethernet Lớp 2

- Thiết bị đo:

+ Máy đo, phân tích Ethernet.

- Quy trình thực hiện:

- Sơ đồ đấu nối thiết bị được thực hiện theo hình 3.5:



Hình 3.5: Sơ đồ đo kiểm Eline

- Quy trình thực hiện:
- + Tạo Eline giữa node A và Node B
- + Tại máy đo, bật chức năng đo kiểm RFC 2544;
- + Ghi kết quả đo đạt hay không đạt vào bảng 3.9.

Bảng 3.9: Kết quả đo kiểm tính năng Ethernet lớp 2

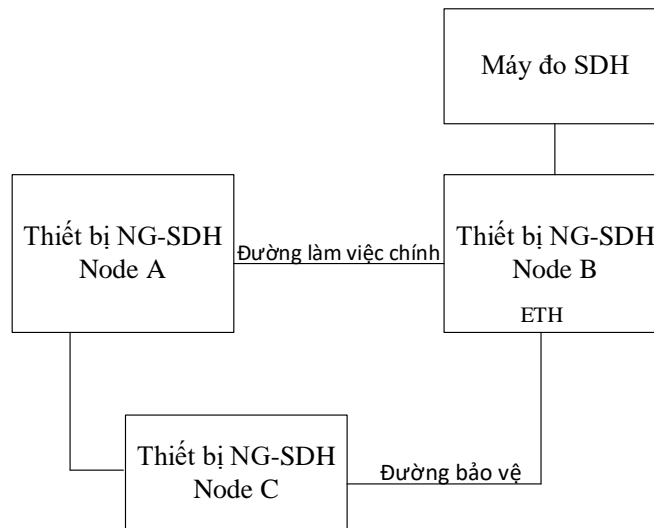
Tên chỉ tiêu kiểm tra			Giá trị yêu cầu (Mbps)	Kết quả đo (Mbps)
Bảng thông định tuyến với tốc độ 100 Mbps, không nhỏ hơn (tương ứng với tỷ lệ lỗi khung 0%)	Kích thước khung	64 byte	100	100
		128 byte	100	100
		256 byte	100	100
		512 byte	100	100
		1024 byte	100	100
		1280 byte	100	100
		1518 byte	100	100

Từ kết quả thu được ở bảng 3.8 và bảng 3.9, có thể kết luận thiết bị đáp ứng chỉ tiêu kỹ thuật của giao diện Ethernet như đề xuất ở bảng 2.4.

3.1.7 Đo kiểm tính năng bảo vệ mạch vòng SNCP

Mục đích: Đo bảo vệ SNCP điểm – điểm theo kiểu vòng 2 dây theo mức VC12/VC3/VC4 theo chuẩn ITU-T G.841.

- Thiết bị đo:
- + Máy đo SDH.
- Sơ đồ đấu nối thiết bị được thực hiện theo hình 3.6:



Hình 3.6: Sơ đồ đo kiểm bảo vệ SNCP

- Quy trình thực hiện :

- + Tạo kết nối chéo từ máy đo qua thiết bị NG-SDH ở Node B và thông qua điểm loopback ở Node A để tiến hành đo;
- + Thiết lập chức năng bảo vệ SNCP mạch vòng 2 dây giữa máy đo và điểm loopback;
- + Thực hiện loop cứng/mềm trên mức VC12 tại Node A;
- + Cấu hình máy đo SDH sang chế độ APS;
- + Ngắt một kết nối giữa Node A và Node B, trên Node A sẽ tự động chuyển mạch bảo vệ để tạo kết nối với Node B thông qua đường từ Node A qua Node C đến Node B;
- + Trên máy đo SDH hiển thị thời gian chuyển mạch từ lúc ngắt kết nối đến khi có kết nối trở lại. Ghi kết quả đo được vào bảng 3.10;
- + Lặp lại bài đo trên các mức VC3 và VC4.

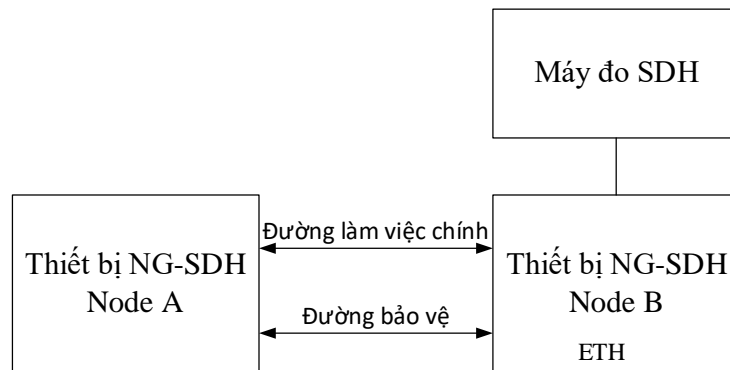
3.1.8 Đo kiểm tính năng bảo vệ chuyển mạch MSP 1+1

Mục đích: Đo chuyển mạch bảo vệ MSP 1+1 giữa hai điểm ở các mức VC12/VC3/VC4 theo đường dây nhảy quang.

- Thiết bị đo:

+ Máy đo SDH.

- Sơ đồ đấu nối thiết bị được thực hiện theo hình 3.7:



Hình 3.7: Sơ đồ đo kiểm bảo vệ MSP

- Quy trình thực hiện:

- + Tạo luồng SDH đi qua máy đo và chọn chế độ MSP APS trên máy đo;
- + Cấu hình chế độ bảo vệ MSP trên hai node;
- + Tạo kết nối chéo mức VC12 tại hai node và đảm bảo trạng thái luồng hoạt động bình thường;
- + Ngắt kết nối một trong hai đường giữa hai thiết bị và theo dõi thời gian chuyển mạch APS trên máy đo SDH;
- + Khi đó lưu lượng ở đường làm việc chính được chuyển hoàn toàn sang đường bảo vệ;
- + Kết quả ghi vào phiếu kiểm tra chính là thời gian chuyển mạch để lưu lượng khôi phục lại ở trạng thái bình thường;
- + Ghi kết quả đo được vào bảng 3.10;
- + Lặp lại bài đo trên các mức VC3 and VC4.

Bảng 3.10: Bảng kết quả đo kiểm bảo vệ SNCP và MSP

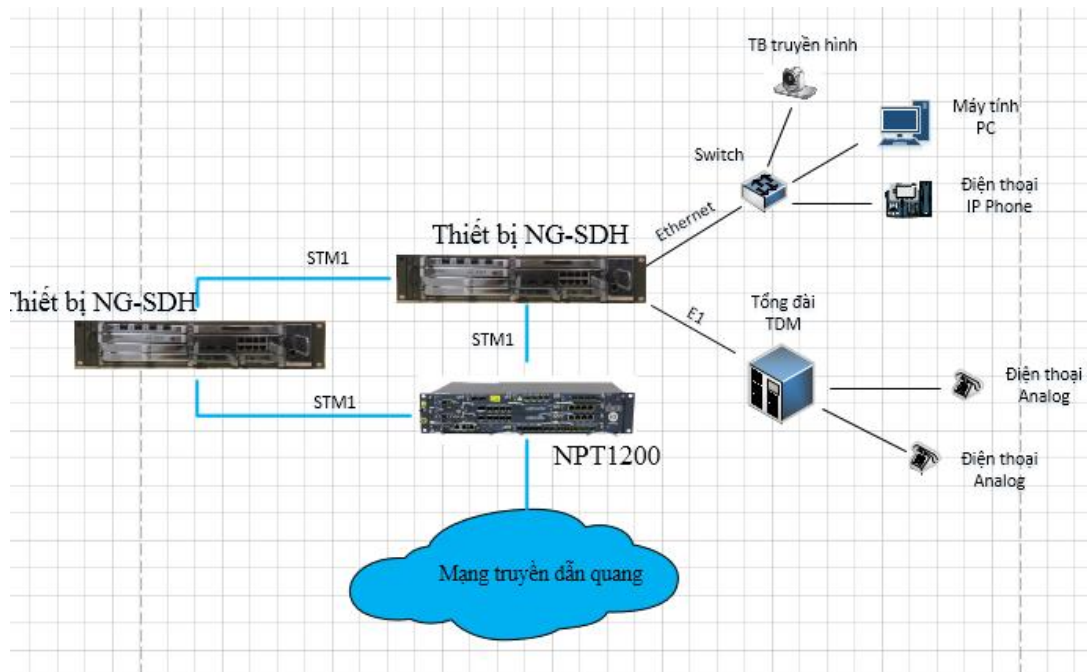
Đo kiểm	Giá trị yêu cầu, ms, không lớn hơn	Kết quả	Kết luận
Chuyển mạch SNCP ở mức VC12	50	23	
Chuyển mạch SNCP ở mức VC3	50	20	
Chuyển mạch SNCP ở mức VC4	50	23	
Chuyển mạch MSP ở mức VC12	50	26	
Chuyển mạch MSP ở mức VC3	50	30	
Chuyển mạch MSP ở mức VC4	50	32	

Đo kiểm	Giá trị yêu cầu, ms, không lớn hơn	Kết quả	Kết luận
Chuyển mạch MSP ở mức 4-4c-VC4	50	32	
Chuyển mạch MSP ở mức 16-16c-VC4	50	31	

Từ kết quả thu được ở bảng 3.10, có thể kết luận thiết bị đảm bảo tính năng bảo vệ SNCP và MSP. Tính năng này đã và đang được cung cấp ở hầu hết các dòng thiết bị nhập ngoại. Do đó có thể đánh giá thiết bị truyền dẫn quang NG-SDH sau khi chế tạo có chỉ tiêu và tính năng tương đương với các thiết bị nhập ngoại đang được sử dụng trên mạng truy nhập của hệ thống viễn thông.

3.2 Sơ đồ thử nghiệm và đánh giá thiết bị

Kết quả đo kiểm từ mục 3.1 cho thấy thiết bị sau khi thiết kế chế tạo đảm bảo đầy đủ các chỉ tiêu, tính năng kỹ thuật như bảng đề xuất 2.2, 2.3, 2.4, 2.5. Tuy nhiên, để đánh giá mức độ đáp ứng của thiết bị khi triển khai vào hệ thống, cần phải tiến hành thử nghiệm. Sơ đồ đề xuất thử nghiệm được trình bày ở hình 3.8.



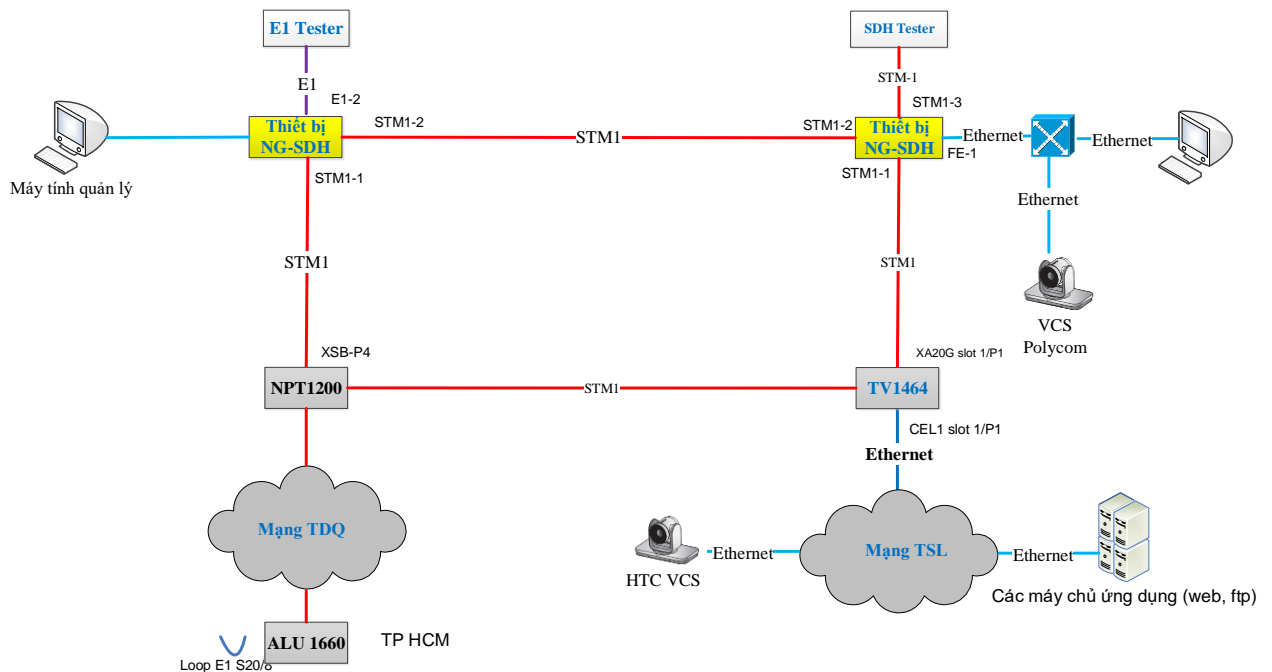
Hình 3.8: Sơ đồ thử nghiệm thiết bị trên hệ thống

Kết quả thử nghiệm tại trạm được đánh giá: Thiết bị truyền dẫn quang NG-SDH sau khi thiết kế chế tạo đáp ứng tốt các dịch vụ, cho phép thay thế tương

đương với các thiết bị BG20 và ALU1642, TJ1400 đang được triển khai trên hệ thống viễn thông. Tuy nhiên, quá trình khai báo dịch vụ thử nghiệm chưa có giao diện người dùng nên còn chưa thuận tiện. Cần tiếp tục hoàn thiện trong thời gian tiếp theo.

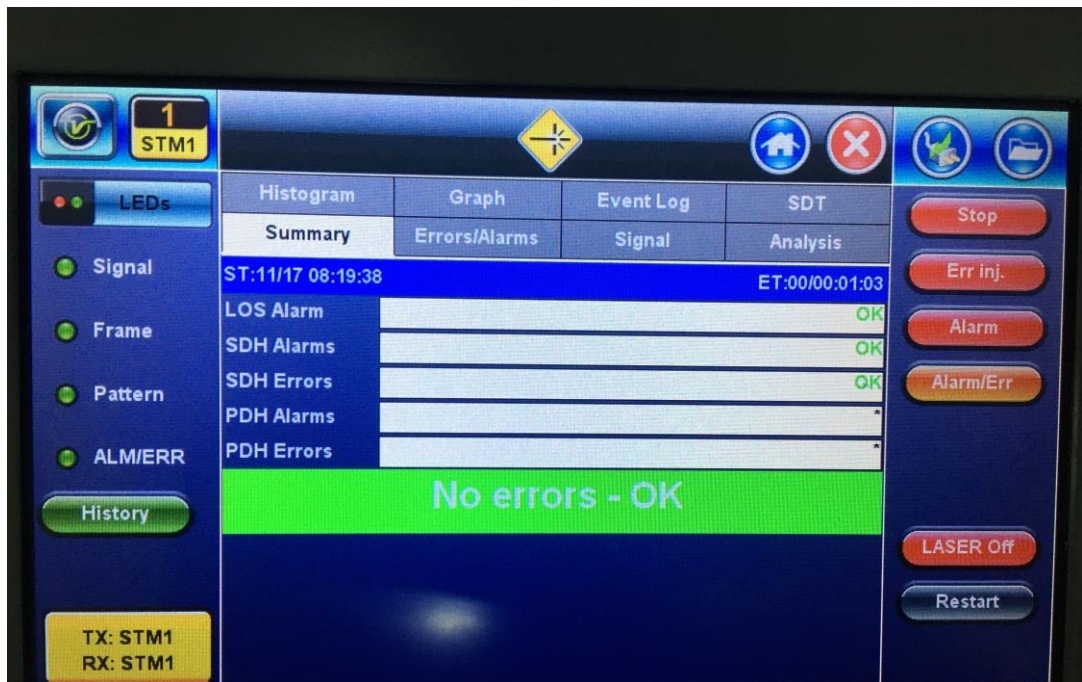
3.3 Ứng dụng thiết bị trong hệ thống viễn thông

Từ kết quả kiểm tra thiết bị được trình bày ở 2 mục 3.1 và 3.2 sẽ là cơ sở khẳng định khả năng đáp ứng của thiết bị truyền dẫn quang NG-SDH đa dịch vụ khi triển khai ở mạng truy nhập hệ thống viễn thông. Để khẳng định thêm điều ấy, công việc tiếp theo là triển khai thiết bị vào hệ thống viễn thông theo sơ đồ ở hình 3.9.



Hình 3.9: Sơ đồ ứng dụng thiết bị NG-SDH trong hệ thống viễn thông

Tiến hành đo kiểm chất lượng tín hiệu STM-1 bằng máy đo Veex RXT300. Màn hình máy đo thu được như hình 3.10.



Hình 3.10: Màn hình kết quả đo tín hiệu STM-1 khi ứng dụng thiết bị trên hệ thống viễn thông

Với kết quả thu được ở hình 3.10, có thể kết luận rằng thiết bị hoạt động tốt khi được triển khai trên hệ thống viễn thông. Thiết bị NG-SDH sau chế tạo có thể thay thế tương đương các thiết bị nhập ngoại như BG20, ALU1642, TJ1420... Do đó thiết bị hoàn toàn có đủ điều kiện sản xuất hàng loạt để biên chế sử dụng trên mạng truy nhập của hệ thống viễn thông của Việt Nam.

3.4 Kết luận chương 3

Chương 3 đã tiến hành xây dựng kịch bản đo và kiểm tra các chỉ tiêu kỹ thuật của thiết bị sau khi chế tạo hoàn chỉnh. So sánh đánh giá với bảng chỉ tiêu được đề xuất từ trước. Sau đó, thực hiện thử nghiệm thiết bị trên hệ thống, đánh giá tính tương thích và khả năng đáp ứng so với các dòng thiết bị nhập ngoại đang hoạt động. Từ đó đề xuất ứng dụng thiết bị trên hệ thống viễn thông ở Việt Nam.

KẾT LUẬN

Như vậy sau một thời gian nghiên cứu với sự nỗ lực của bản thân và sự hướng dẫn tận tình của TS. Vũ Tuấn Lâm, đề tài **“Thiết kế chế tạo thiết bị truyền dẫn quang NG-SDH đa dịch vụ ứng dụng vào mạng truy nhập của hệ thống viễn thông”** của học viên đã hoàn thành với một số kết quả sau:

- Nắm được những kỹ thuật chính trong công nghệ NG-SDH. Vai trò và chức năng của thiết bị truyền dẫn quang NG-SDH trong mạng truy nhập của hệ thống viễn thông.

- Nghiên cứu và đề xuất tính năng, chỉ tiêu kỹ thuật của thiết bị sẽ thiết kế dựa vào chỉ tiêu tính năng của các dòng thiết bị đang được trang bị trên hệ thống.

- Thiết kế hoàn chỉnh phần cứng và phần mềm của thiết bị.

- Xây dựng mô hình đo kiểm, thử nghiệm và đánh giá thiết bị sau khi chế tạo, đối chiếu với bảng chỉ tiêu kỹ thuật đề xuất ban đầu.

Những hạn chế và hướng phát triển của đề tài:

- Do thời gian thực hiện đề tài có hạn, công việc nhiều, chịu chi phối nhiều nhiệm vụ khác nhau nên chưa tối ưu được thiết kế. Thiết bị sau khi chế tạo chưa có phần mềm quản lý NE mà mới chỉ khai báo bằng LCT.

- Trong thời gian tới học viên sẽ tiếp tục hoàn thiện đề tài của mình, xây dựng phần mềm quản lý. Thử nghiệm thời gian dài trên mạng truy nhập để đánh giá tính ổn định của thiết bị sau chế tạo.

Học viên rất mong nhận được những góp ý của các nhà khoa học, đồng nghiệp và bạn bè để hoàn thiện đề tài của mình.

Hà Nội, tháng 01 năm 2021

Lê Thị Xuân

TÀI LIỆU THAM KHẢO

- [1]. “Alcatel 1642 Edge Multiplexer”, www.alcatel.com
- [2]. “BG20 Datasheet”, www.ecitele.com.
- [3]. December, 2009 “Acaltel Lucent 1642 Emux ISA Board Ethernet Switching System 1.5”.
- [4]. ECI Telecom, (October 2000), *Anouska Burrage Competitor Interlligence Optical Network*.
- [5]. Hassan, Rosilah, James Irvine, and Ian Glover. *"Design and Analysis of Virtual Bus Transport Using Synchronous Digital Hierarchy/Synchronous Optical Networking."* Journal of Computer Science 4.12 (2008).
- [6]. ISBN 84-609-4420-4 “*Migration to Next Generation SDH*”
see at www.trendcomms.com.
- [7]. “*MSPP, MTSP and MSSP Network Elements*”, Fujitsu, 23 July, 2008
- [8]. San Jose, California (1 October 2006. Retrieved 14 November 2010),
“*Synchronous Digital Hierarchy (SDH) Graphical Overview*”. Cisco India Systems.
- [9]. “*SURPASS hiT 7020 Multi-Service Provisioning Platform*”see at www.nokiasiemensnetworks.com.
- [10]. TJ1400 – 7 Slot, “*Tejas Networks Packet Transport Network*”, www.tejasnetworks.com
- [11]. Cao Xuân Tùng (2009), *Nghiên cứu ứng dụng công nghệ NG SDH vào mạng viễn thông Việt Nam*. Trường Đại học Công nghệ - Đại học Quốc gia Hà Nội